电子电路与系统基础(B2)---非线性电路

第14讲：作业选讲

李国林

清华大学电子工程系

B班课程内容安排

第一学期：线性	序号	第二学期：非线性
电路定律	1	器件基础
电阻电源	2	二极管
电容电感	3	**MOSFET**
信号分析	4	**BJT**
分压分流	5	反相电路
正弦稳态	6	数字门
时频特性	7	放大器
期中复习	8	期中复习
RLC二阶	9	负反馈
二阶时频	10	差分放大
受控源	11	频率特性
网络参量	12	正反馈
典型网络	13	振荡器
作业选讲	14	作业选讲
期末复习	15	期末复习

晶体管的两种基本应用

- 晶体管的受控非线性电阻特性可以有两种基本应用
  - 开关应用
    - 晶体管在欧姆导通区和截止区之间来回翻转，形成“导通闭合”、“截止开路”的开关特性
      - 数字门电路
        - 利用开关通断实现0、1二值逻辑运算
      - 开关电容滤波电路
        - 用开关电容实现电荷转移来模拟电阻上的电荷转移（电流）
      - 能量转换电路
        - 利用开关的无损性实现高效率的电能转换
  - 受控源应用
    - 晶体管在恒流导通区工作，DS受控非线性电阻具有受控电流源特性，具有向端口外提供电能的有源功能
      - 电流源
      - 放大器
      - 振荡器

开关电路应用1：数字门电路

- 开关串联与运算，开关并联或运算
- PMOS开关：反相开关先求非
- NMOS开关：旁路开关后求非
- 标准CMOS门电路属德摩根律的具体应用
  - Complementary：互补
    - N串则P并
      - 与非=非或
    - N并则P串
      - 或非=非与

作业6.1 加法器设计

$$\begin{array}{r} 10110100 \\ +11101101 \\ \hline 110100001 \end{array} \qquad \begin{array}{r} 180 \\ +237 \\ \hline 417 \end{array}$$

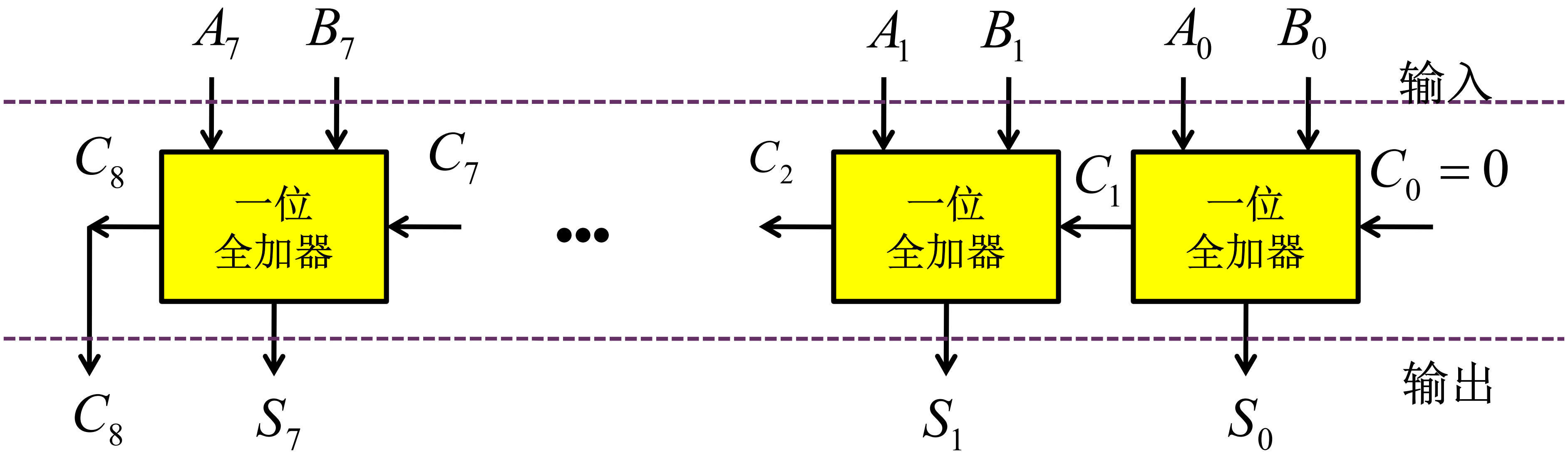
- 二进制加法运算

$$\begin{array}{cccccccccc}
 & C_8 & C_7 & C_6 & C_5 & C_4 & C_3 & C_2 & C_1 & 0 \\
 & 0 & A_7 & A_6 & A_5 & A_4 & A_3 & A_2 & A_1 & A_0 \\
+ & 0 & B_7 & B_6 & B_5 & B_4 & B_3 & B_2 & B_1 & B_0 \\ \hline
 & C_8 & S_7 & S_6 & S_5 & S_4 & S_3 & S_2 & S_1 & S_0
\end{array}$$

对每一位**i**，都是$\mathbf{A_i+B_i+C_i}$，产生和$\mathbf{S_i}$以及进位$\mathbf{C_{i+1}}$

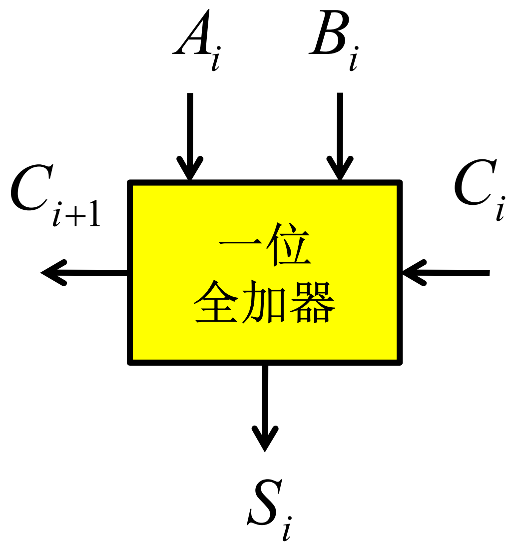
加法器系统框架

- 一位一位地加，同时考虑进位
  - 8个一位全加器级联，即可实现两个8位二进制数的相加功能



一位全加器设计

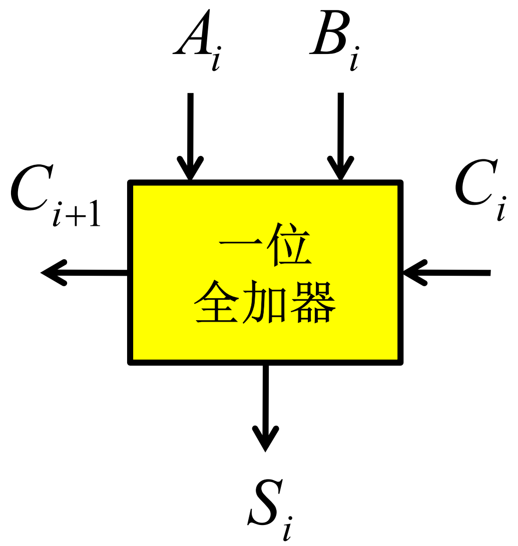
A_i	B_i	C_i	C_{i+1}	S_i
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		



- 填写真值表
- 用卡诺图化简
- 用CMOS晶体管实现
  - 教材例题跟做一遍

真值表就是对功能的具体描述

A_i	B_i	C_i	C_{i+1}	S_i
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



$$S_i = \overline{A_i}\cdot\overline{B_i}\cdot C_i + \overline{A_i}\cdot B_i\cdot\overline{C_i} + A_i\cdot\overline{B_i}\cdot\overline{C_i} + A_i\cdot B_i\cdot C_i$$

$$C_{i+1} = \overline{A_i}\cdot B_i\cdot C_i + A_i\cdot\overline{B_i}\cdot C_i + A_i\cdot B_i\cdot\overline{C_i} + A_i\cdot B_i\cdot C_i$$

卡诺图化简

$$S_i = \overline{A_i} \cdot \overline{B_i} \cdot C_i + \overline{A_i} \cdot B_i \cdot \overline{C_i} + A_i \cdot \overline{B_i} \cdot \overline{C_i} + A_i \cdot B_i \cdot C_i$$

C \AB	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$C_{i+1} = \overline{A_i} \cdot B_i \cdot C_i + A_i \cdot \overline{B_i} \cdot C_i + A_i \cdot B_i \cdot \overline{C_i} + A_i \cdot B_i \cdot C_i$$

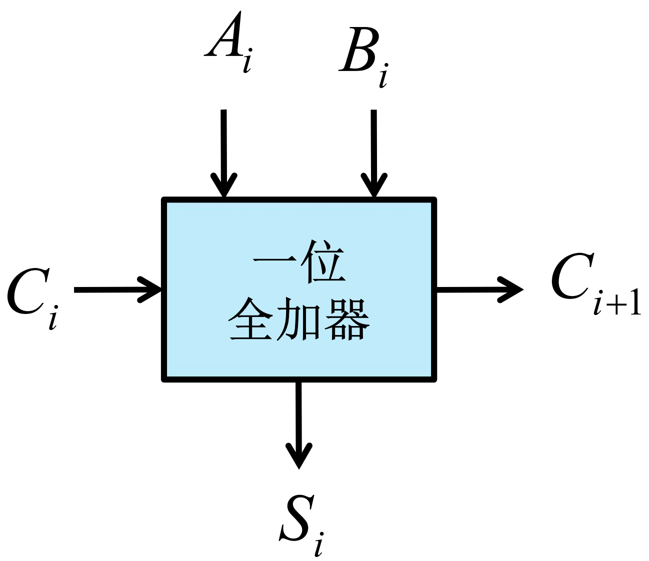
C \AB	00	01	11	10
0	0	0	1	0
1	0	1	1	1

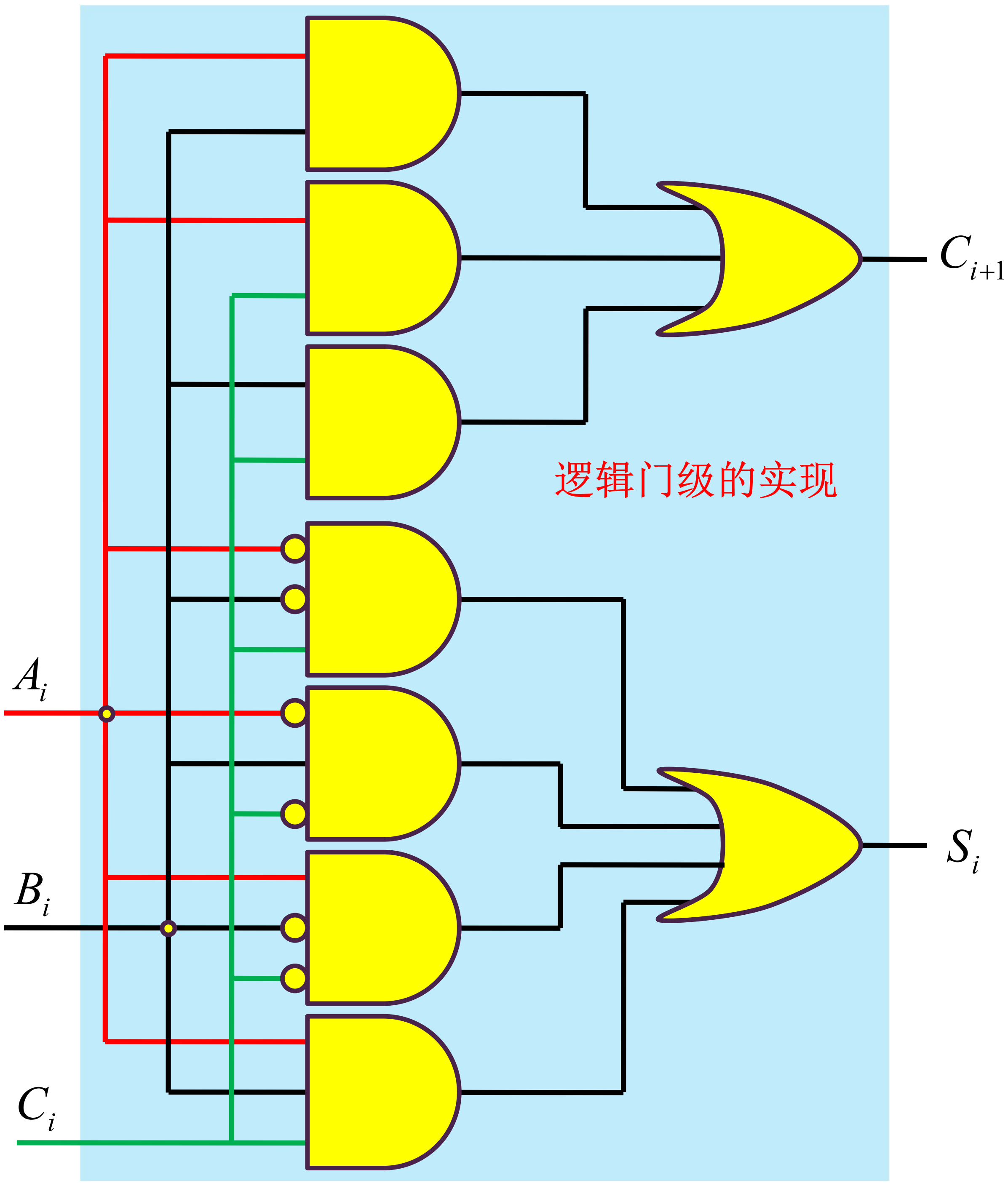
$$C_{i+1} = A_i B_i + B_i C_i + A_i C_i$$

逻辑级实现

$$S_i = \overline{A_i} \cdot \overline{B_i} \cdot C_i + \overline{A_i} \cdot B_i \cdot \overline{C_i} + A_i \cdot \overline{B_i} \cdot \overline{C_i} + A_i \cdot B_i \cdot C_i$$

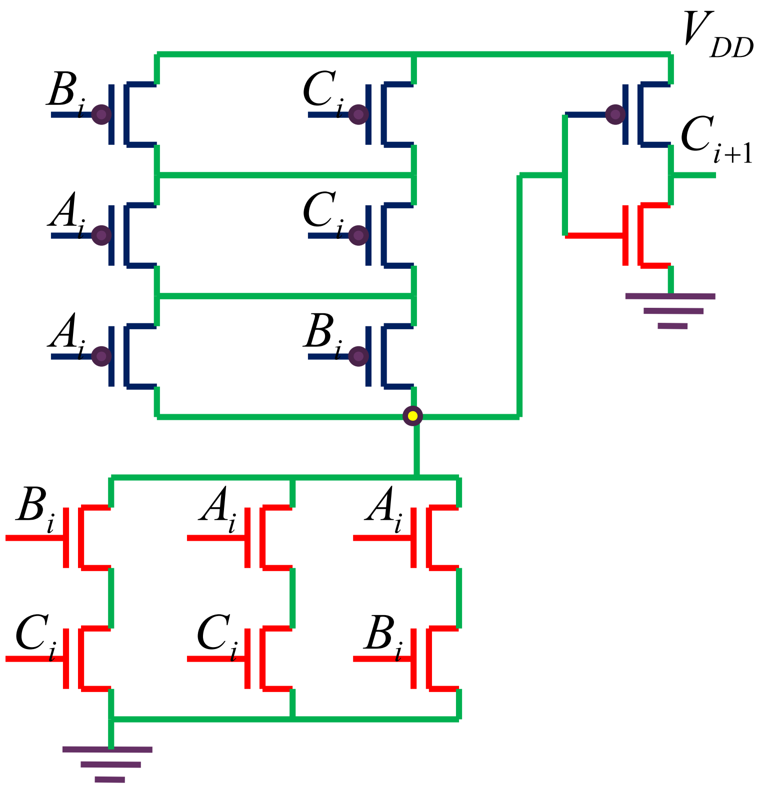
$$C_{i+1} = B_i \cdot C_i + A_i \cdot C_i + A_i \cdot B_i$$





进位逻辑的晶体管级实现

$$C_{i+1} = B_i \cdot C_i + A_i \cdot C_i + A_i \cdot B_i$$



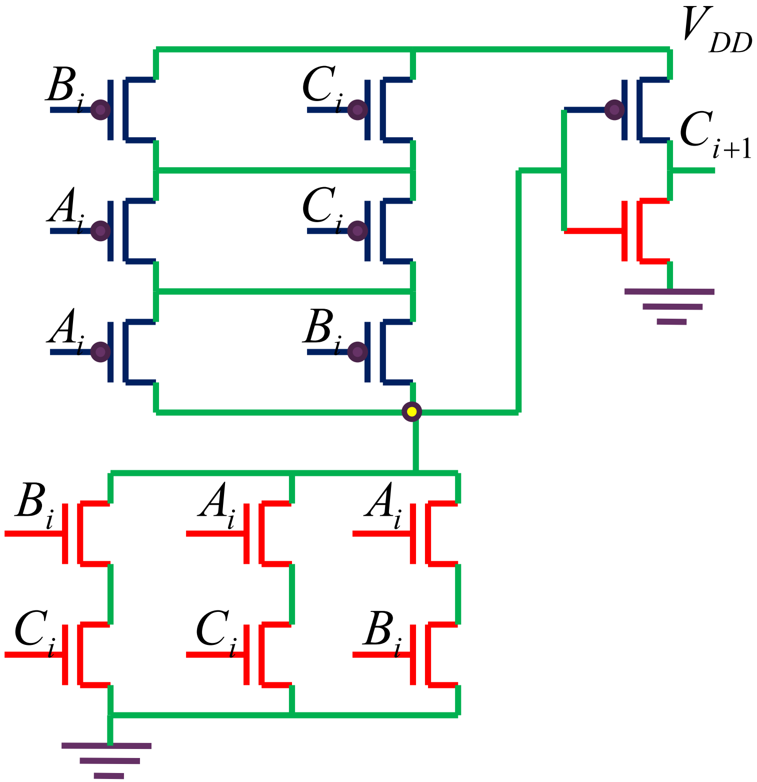
14个晶体管，5层垒叠

逻辑表达式整理后可降低晶体管个数

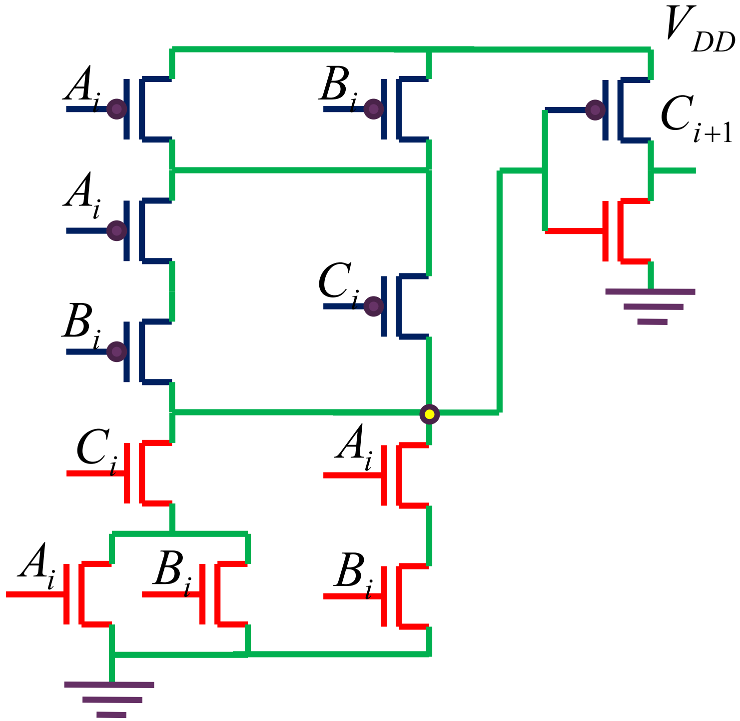
一个输入对应两个晶体管：减少输入个数

$$C_{i+1} = B_i \cdot C_i + A_i \cdot C_i + A_i \cdot B_i$$

$$C_{i+1} = (A_i + B_i)C_i + A_iB_i$$



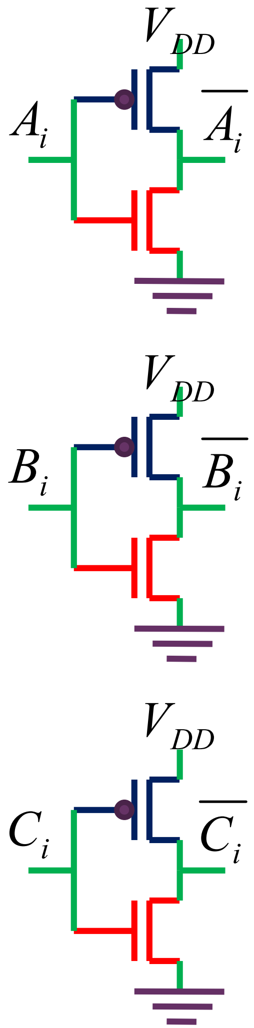
14个晶体管，**5**层垒叠

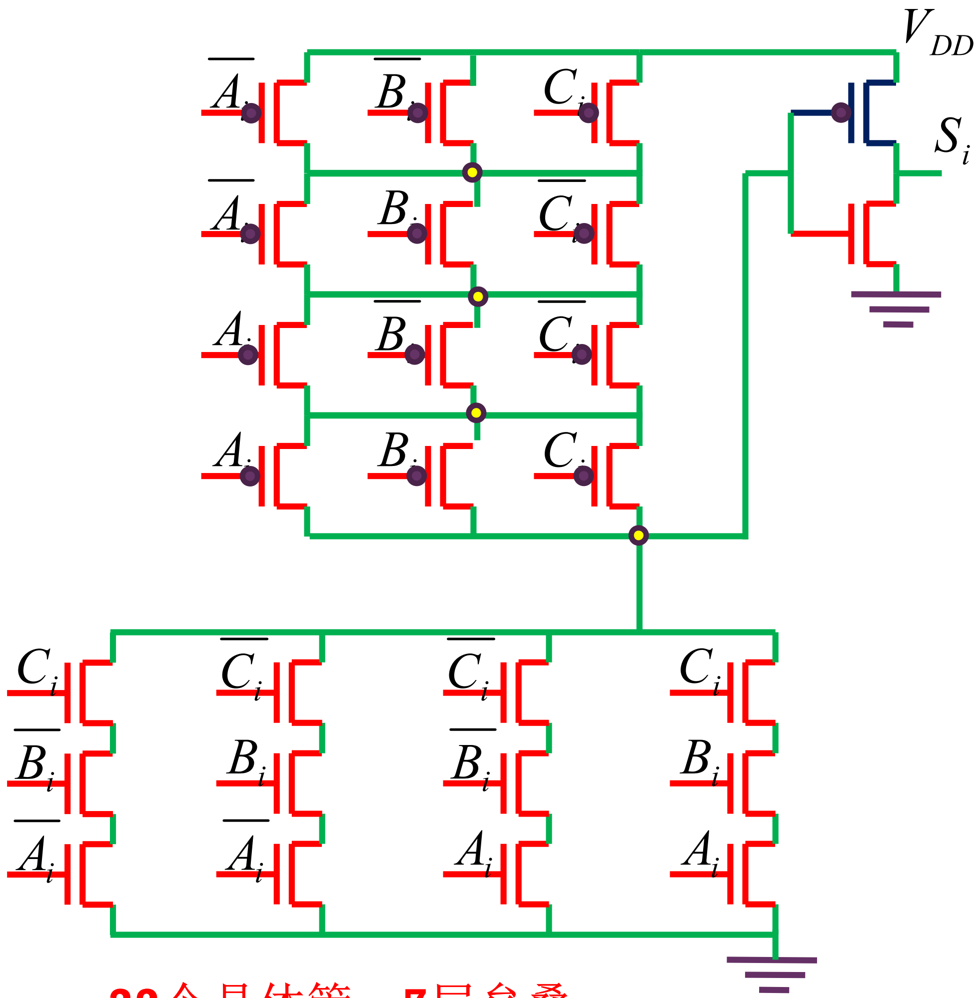


12个晶体管，**5**层垒叠

和位逻辑晶体管级实现

$$S_i = \overline{A_i} \cdot \overline{B_i} \cdot C_i + \overline{A_i} \cdot B_i \cdot \overline{C_i} + A_i \cdot \overline{B_i} \cdot \overline{C_i} + A_i \cdot B_i \cdot C_i$$



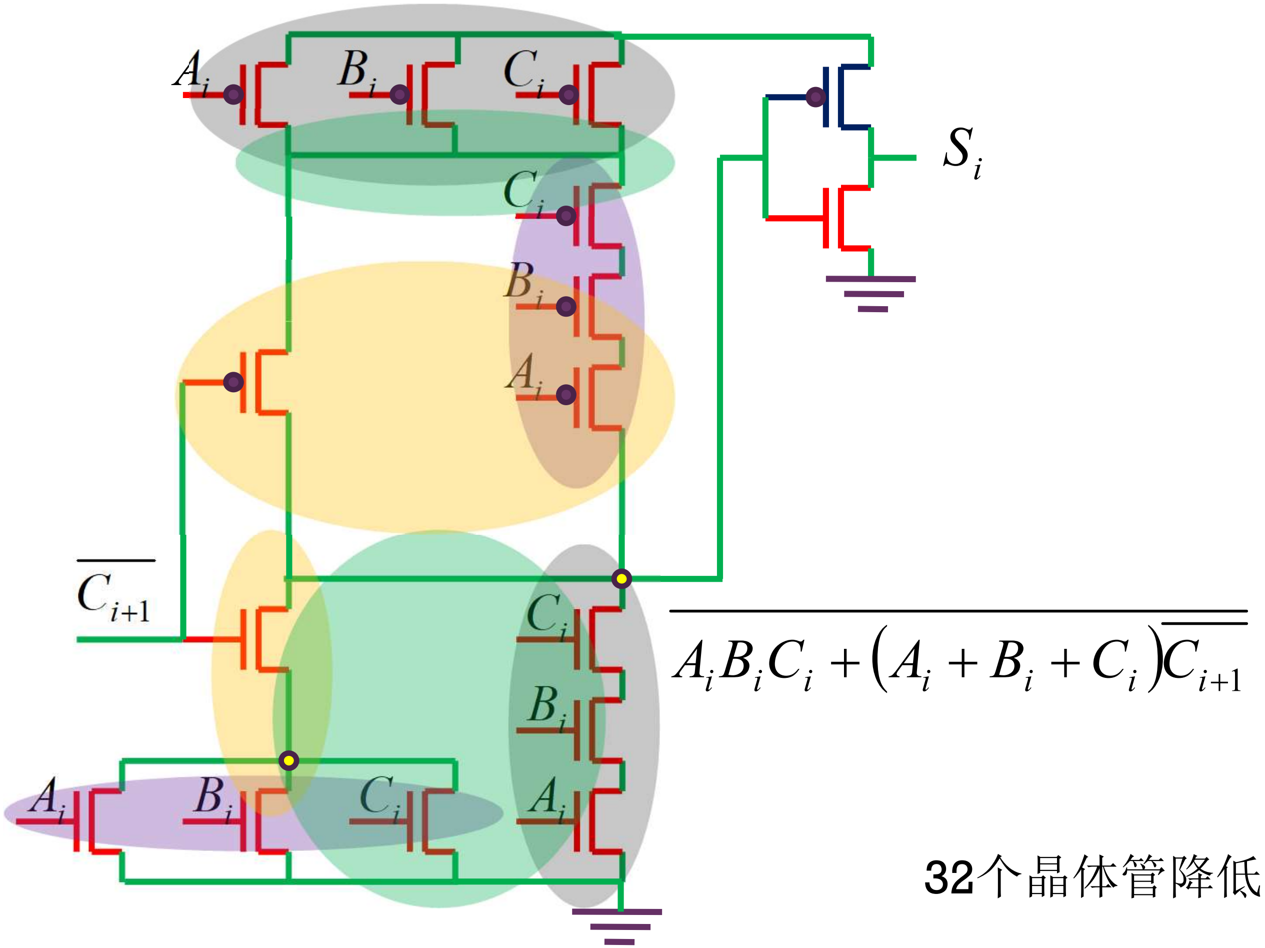


32个晶体管，7层垒叠

教材上给出的逻辑化简

$$S_i = \overline{A_i} \cdot \overline{B_i} \cdot C_i + \overline{A_i} \cdot B_i \cdot \overline{C_i} + A_i \cdot \overline{B_i} \cdot \overline{C_i} + A_i \cdot B_i \cdot C_i$$
$$= A_i \cdot B_i \cdot C_i + (A_i + B_i + C_i) \cdot \overline{C_{i+1}}$$

把12个输入降低为7个输入



32个晶体管降低为16个晶体管

简化逻辑的证明

$$S_i=\overline{A_i}\cdot\overline{B_i}\cdot C_i+\overline{A_i}\cdot B_i\cdot\overline{C_i}+A_i\cdot\overline{B_i}\cdot\overline{C_i}+A_i\cdot B_i\cdot C_i$$
$$=A_i\cdot B_i\cdot C_i+(A_i+B_i+C_i)\cdot\overline{C_{i+1}}$$

A_i	B_i	C_i	C_{i+1}	S_i		$\overline{C_{i+1}}$	$(A_i+B_i+C_i)$		$A_iB_iC_i$	
0	0	0	0	0		1	0	0	0	0
0	0	1	0	1		1	1	1	0	1
0	1	0	0	1		1	1	1	0	1
0	1	1	1	0		0	1	0	0	0
1	0	0	0	1		1	1	1	0	1
1	0	1	1	0		0	1	0	0	0
1	1	0	1	0		0	1	0	0	0
1	1	1	1	1		0	1	0	1	1
			两个1或三个1	一个1或三个1		没有1或一个1	有1即可	一个1	三个1	一个1或三个1

另一个简化逻辑

$$S_i=\overline{A_i}\cdot\overline{B_i}\cdot C_i+\overline{A_i}\cdot B_i\cdot\overline{C_i}+A_i\cdot\overline{B_i}\cdot\overline{C_i}+A_i\cdot B_i\cdot C_i$$
$$=A_i\cdot B_i\cdot C_i+(A_i+B_i+C_i)\cdot\overline{C_{i+1}}$$
$$=(A_i+B_i+C_i)\cdot\left(A_i\cdot B_i\cdot C_i+\overline{C_{i+1}}\right)$$

A_i	B_i	C_i	C_{i+1}	S_i		$\overline{C_{i+1}}$	$A_iB_iC_i$		$(A_i+B_i+C_i)$	
0	0	0	0	0		1	0	1	0	0
0	0	1	0	1		1	0	1	1	1
0	1	0	0	1		1	0	1	1	1
0	1	1	1	0		0	0	0	1	0
1	0	0	0	1		1	0	1	1	1
1	0	1	1	0		0	0	0	1	0
1	1	0	1	0		0	0	0	1	0
1	1	1	1	1		0	1	1	1	1

两个1或三个1

一个1或三个1

没有1或一个1

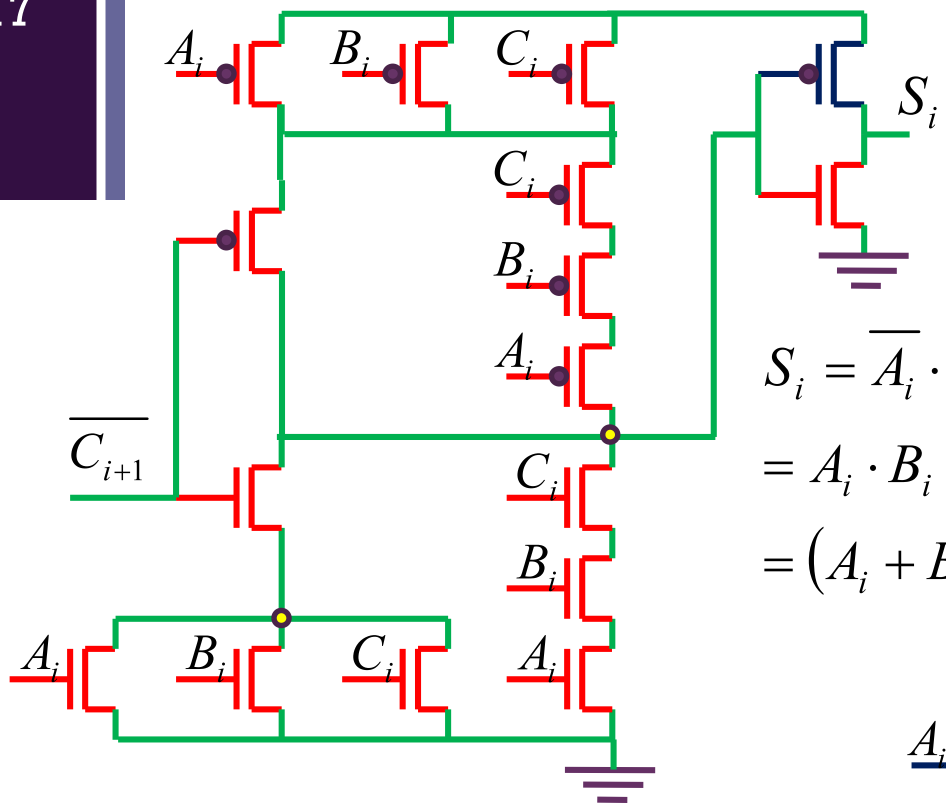
三个1

没有1或一个1或三个1

有1即可

一个1或三个1

等同逻辑合用



$$S_i = \overline{A_i} \cdot \overline{B_i} \cdot C_i + \overline{A_i} \cdot B_i \cdot \overline{C_i} + A_i \cdot \overline{B_i} \cdot \overline{C_i} + A_i \cdot B_i \cdot C_i$$

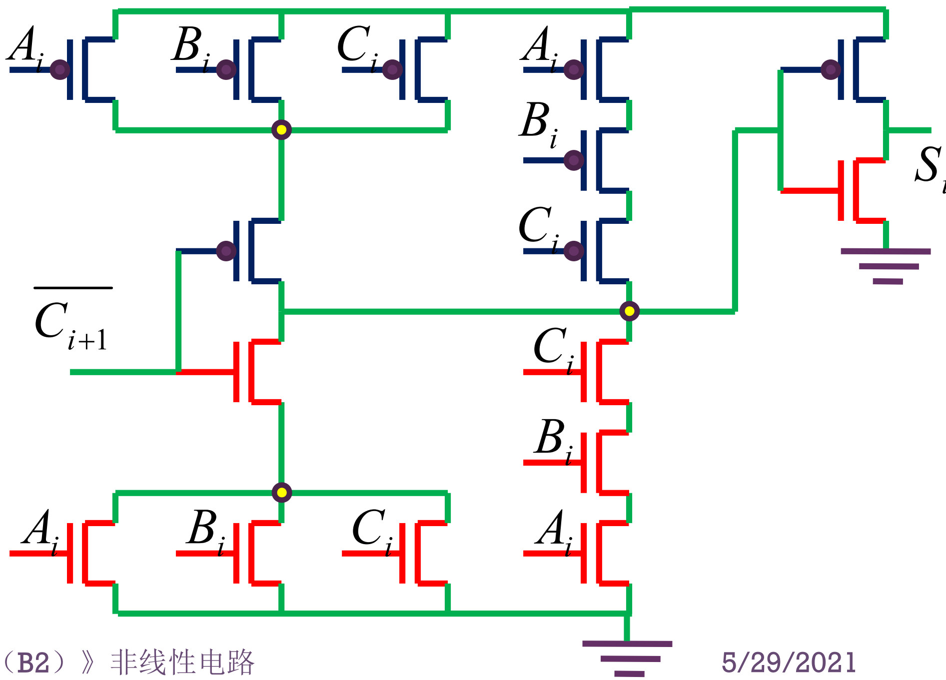
$$= A_i \cdot B_i \cdot C_i + \left(A_i + B_i + C_i\right) \cdot \overline{C_{i+1}}$$

$$= \left(A_i + B_i + C_i\right) \cdot \left(A_i \cdot B_i \cdot C_i + \overline{C_{i+1}}\right)$$

功能完全一样

但后者更对称，更紧致

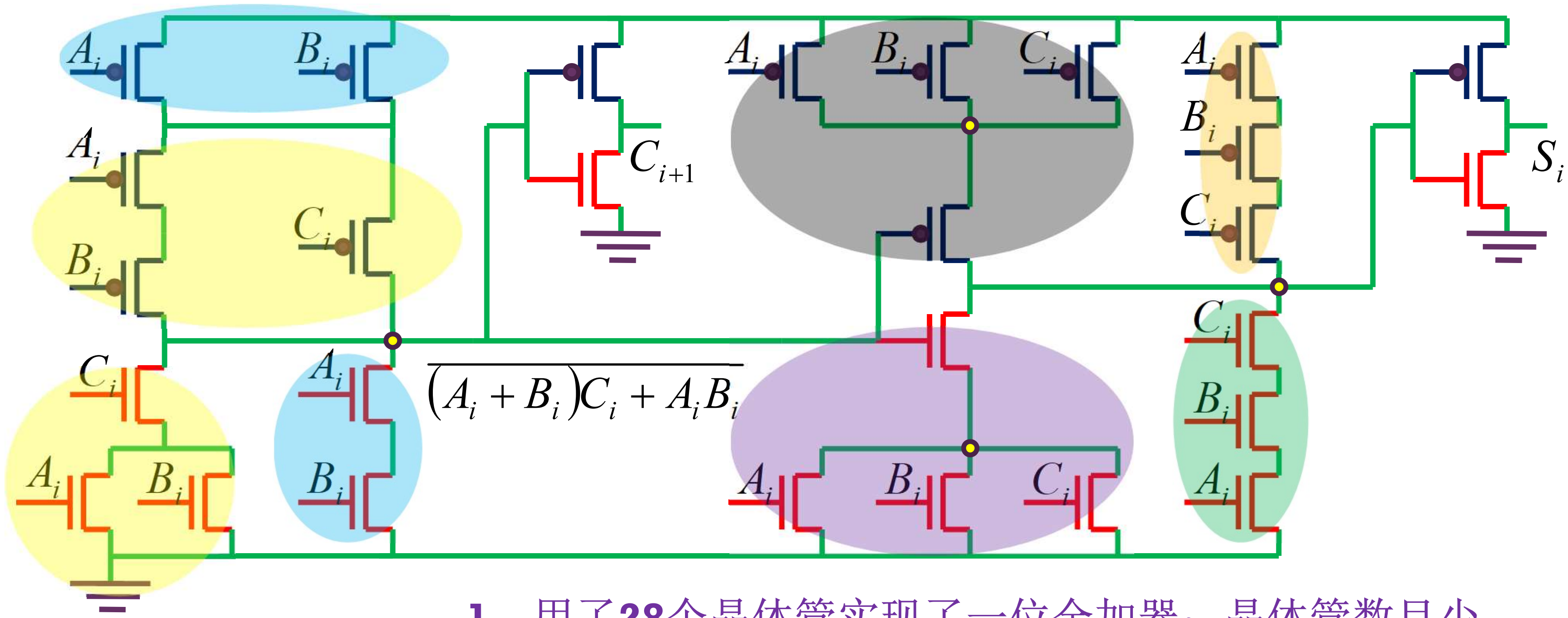
结构不具互补特征，但逻辑功能是互补的，故而可点接



一位全加器的CMOS晶体管级实现

$$C_{i+1}=B_iC_i+A_iC_i+A_iB_i=\left(A_i+B_i\right)C_i+A_iB_i$$

$$S_i=\overline{A_i}\cdot\overline{B_i}\cdot C_i+\overline{A_i}\cdot B_i\cdot\overline{C_i}+A_i\cdot\overline{B_i}\cdot\overline{C_i}+A_i\cdot B_i\cdot C_i=A_i\cdot B_i\cdot C_i+\left(A_i+B_i+C_i\right)\cdot\overline{C_{i+1}}$$
$$=\left(A_i+B_i+C_i\right)\cdot\left(A_i\cdot B_i\cdot C_i+\overline{C_{i+1}}\right)$$



1、用了**28**个晶体管实现了一位全加器；晶体管数目少

2、输出用反相器，犹如缓冲器，输出逻辑电平更稳定

作业6.2 卡诺图化简

- 1、化简卡诺图，写出输出Z用ABCD表述的逻辑表达式
- 2、用PMOS互补NMOS的CMOS电路形态（上P下N，形式互补）实现这些逻辑运算，画出CMOS晶体管级电路图
- 3、如果有与门、或门、非门电路可供选用，用与、或、非门实现上述逻辑
- 4、如果只有二输入的与非门可供选用，如何用与非门实现前述逻辑?

AB \ CD	00	01	11	10
00	1	0	0	1
01	0	1	*	*
11	1	1	*	1
10	1	*	0	1

卡诺图化简

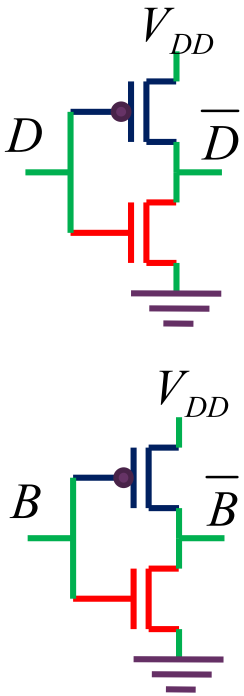
AB \ CD	00	01	11	10
00	1	0	0	1
01	0	1	*	*
11	1	1	*	1
10	1	*	0	1

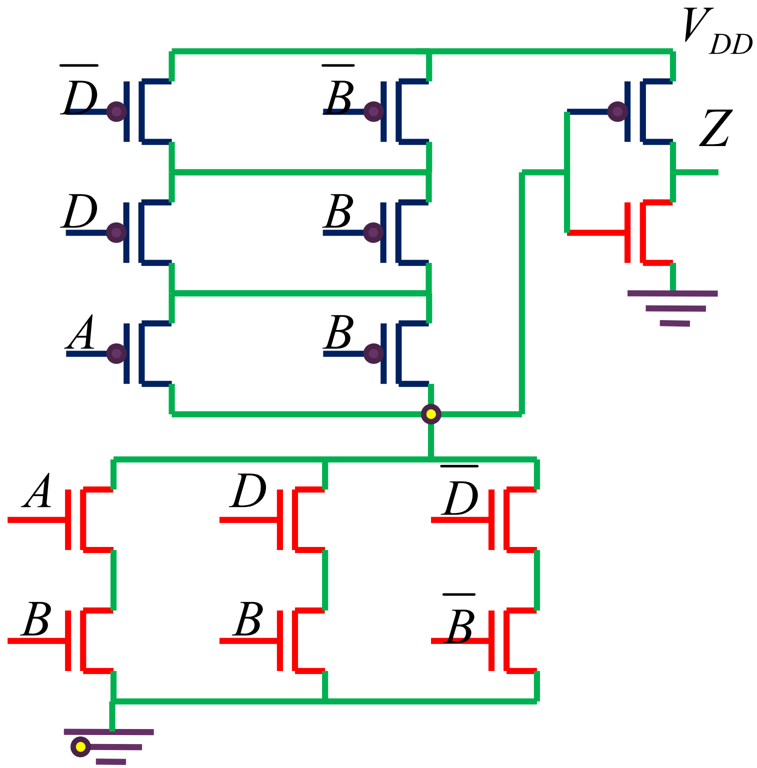
$$Z = \boxed{A \cdot B} + \boxed{B \cdot D} + \boxed{\overline{B} \cdot \overline{D}}$$

表述不唯一

CMOS晶体管级实现

$$Z = A \cdot B + B \cdot D + \overline{B} \cdot \overline{D}$$

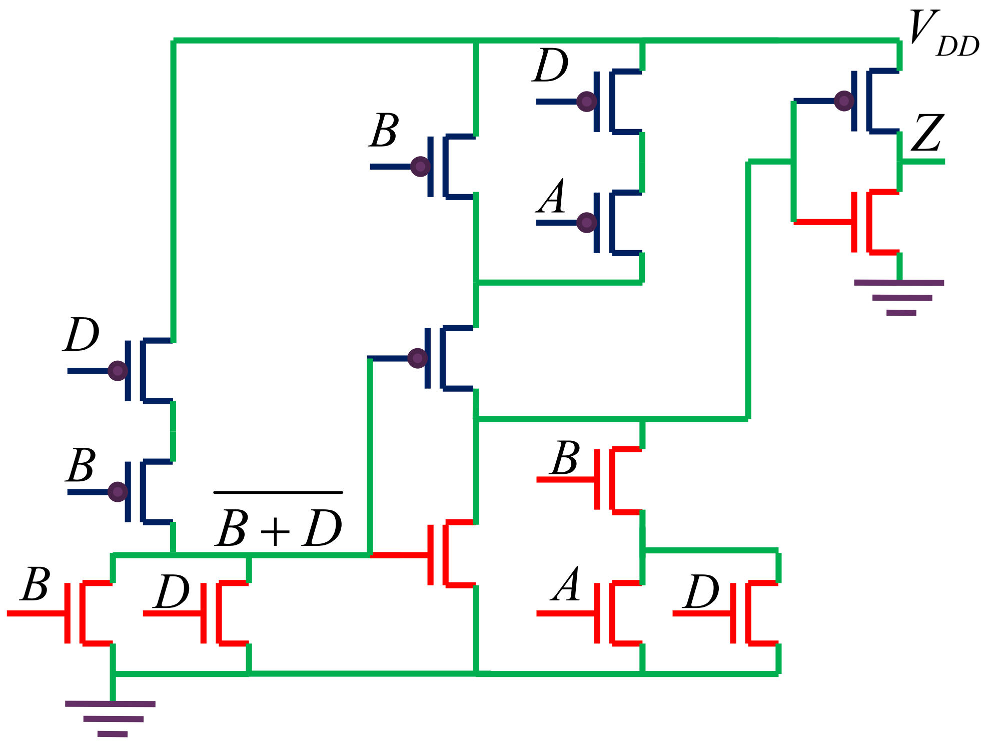




18个晶体管，5层垒叠

晶体管数目减少的措施

$$Z = A \cdot B + B \cdot D + \overline{B} \cdot \overline{D} = B \cdot (A + D) + \overline{B + D}$$

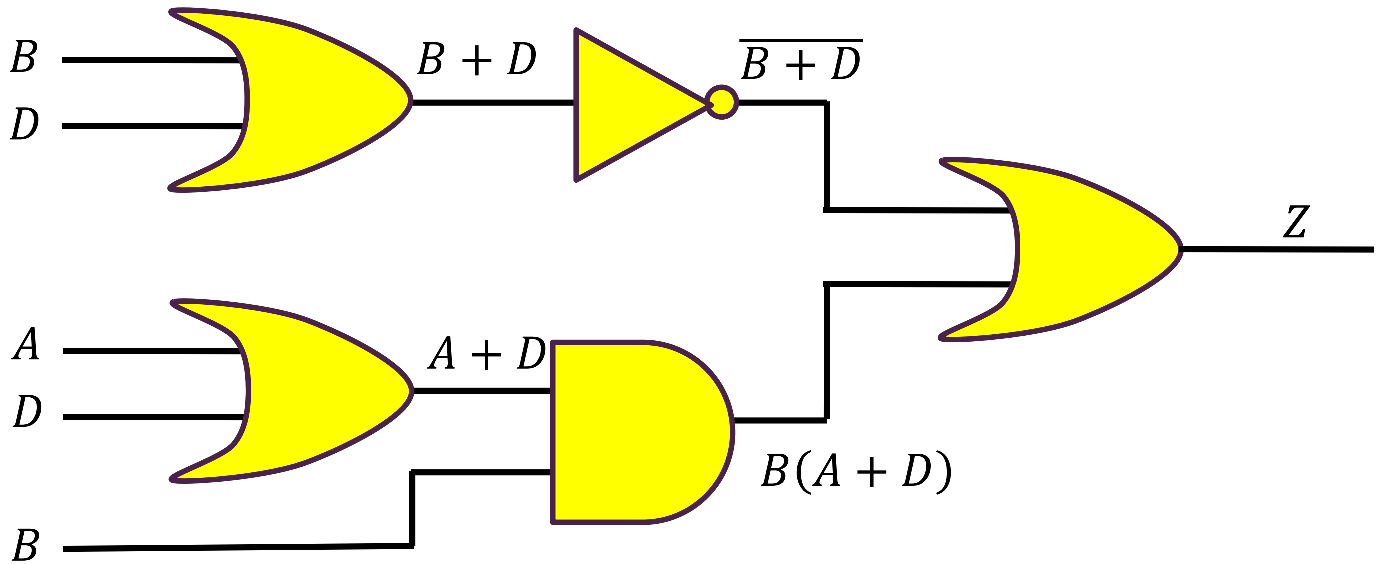


14个晶体管，5层垒叠

逻辑级实现

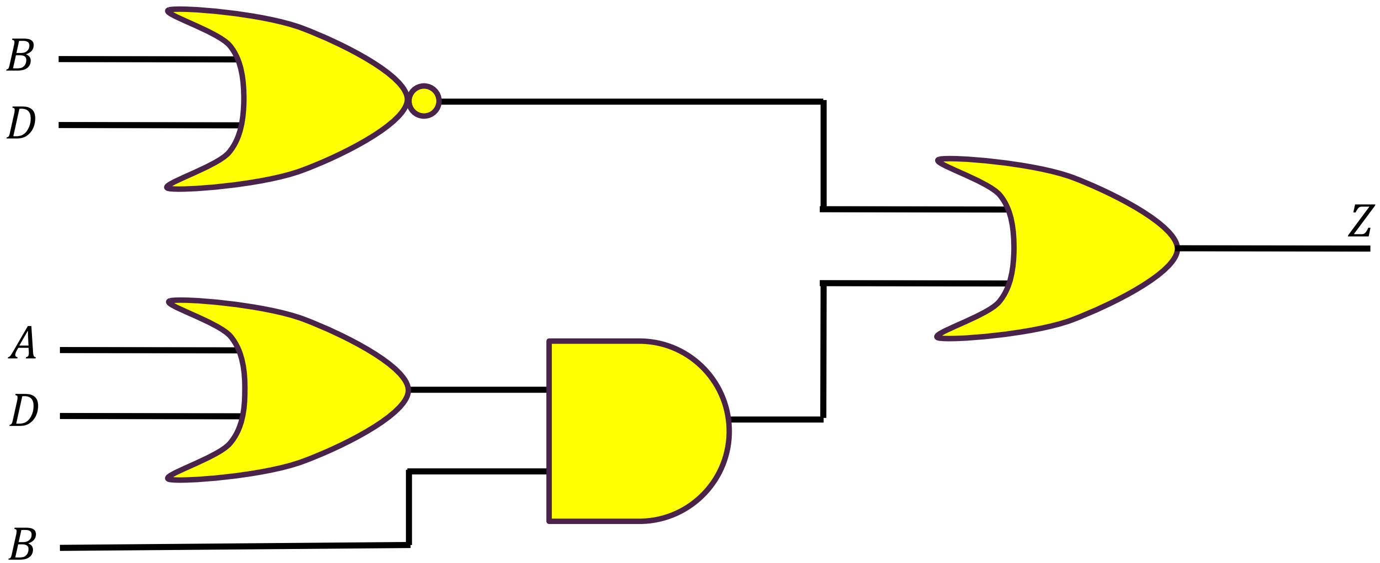
如果有与门、或门、非门电路可供选用，用与、或、非门实现上述逻辑

$$Z = A\cdot B + B\cdot D + \overline{B}\cdot\overline{D} = B\cdot\left(A+D\right)+\overline{B+D}$$

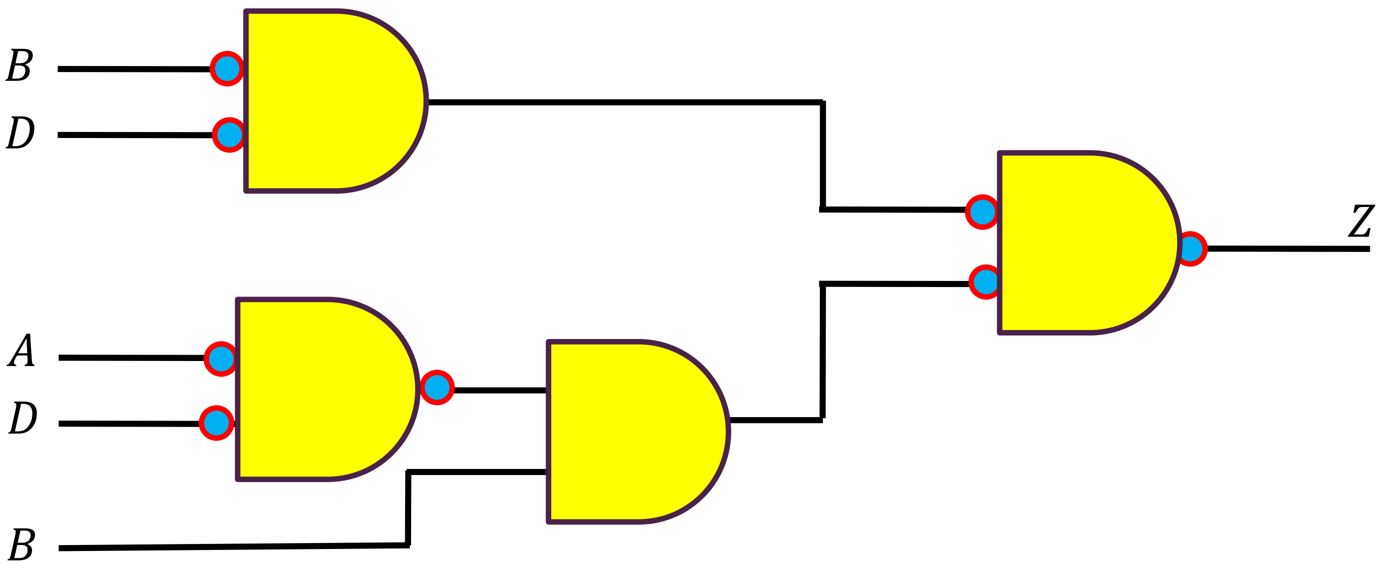


二输入与非门实现

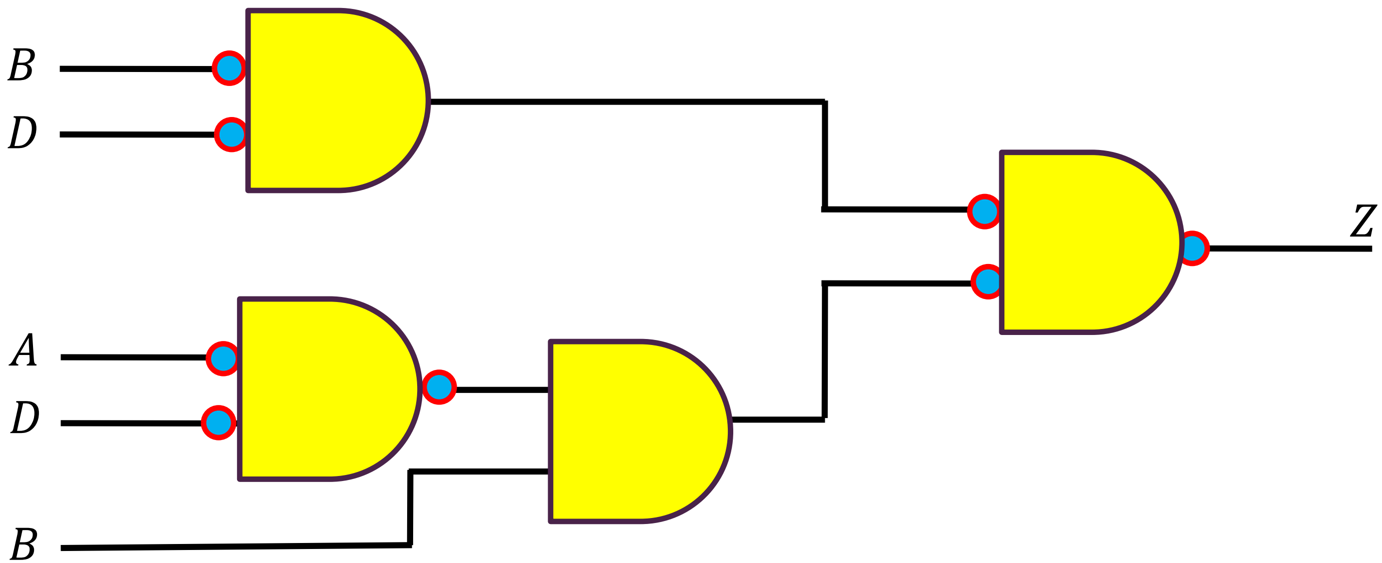
$$Z = A \cdot B + B \cdot D + \overline{B} \cdot \overline{D} = B \cdot \left(A + D\right) + \overline{B + D}$$



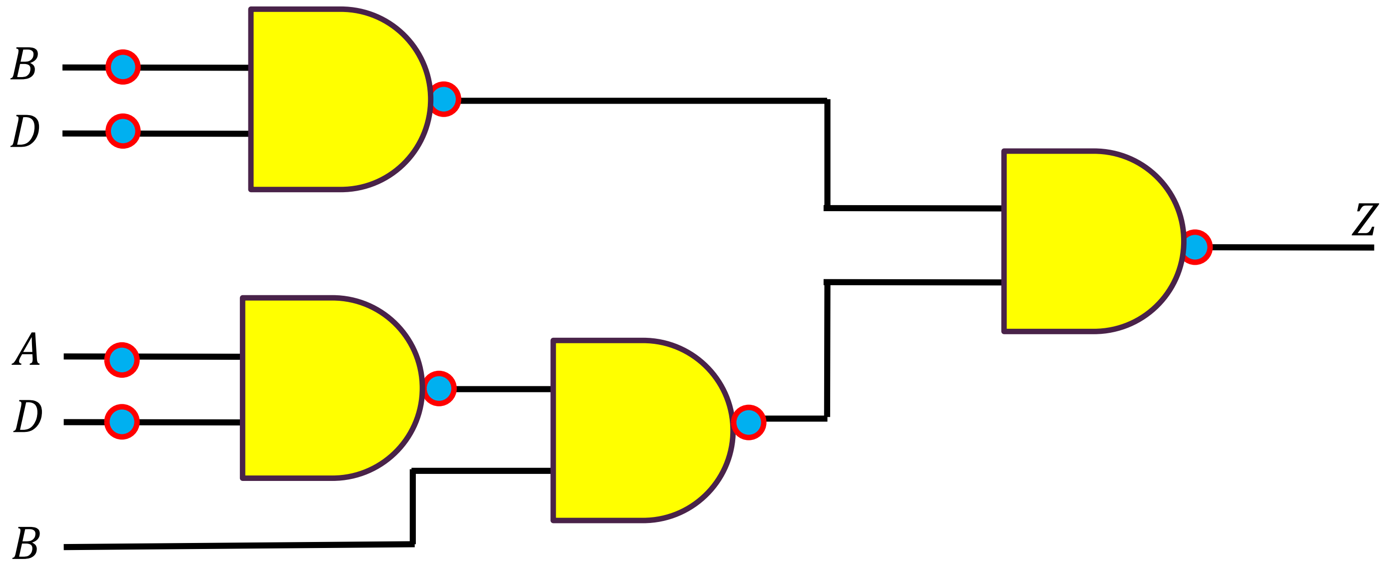
或门转成非与非



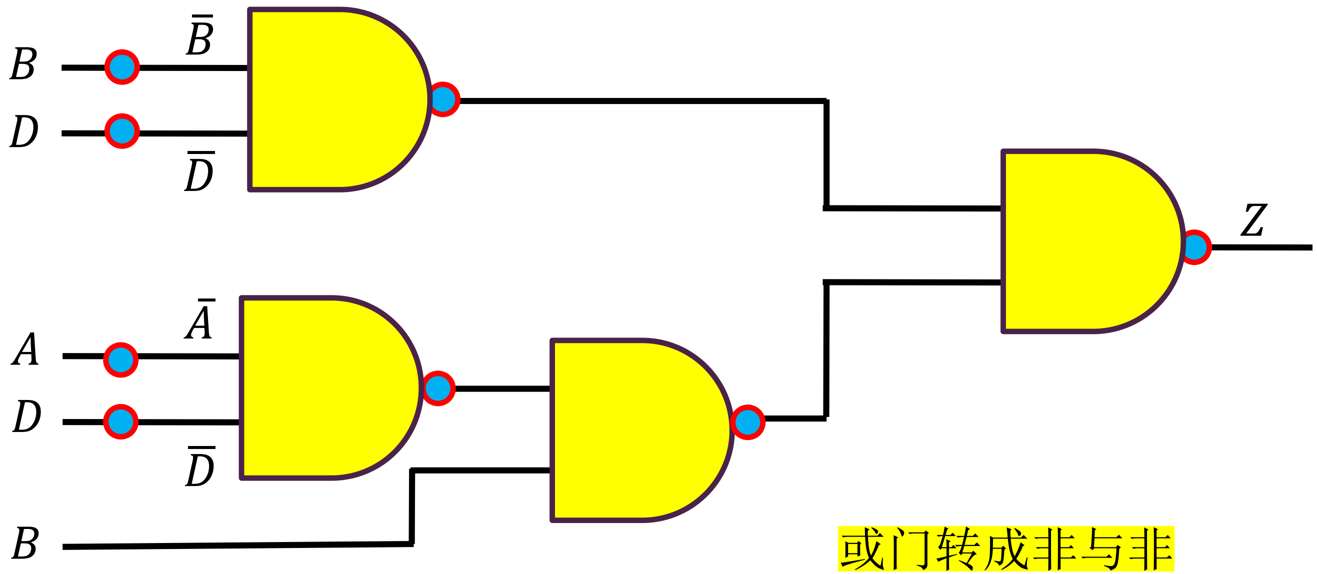
与非门



与非之外看剩非

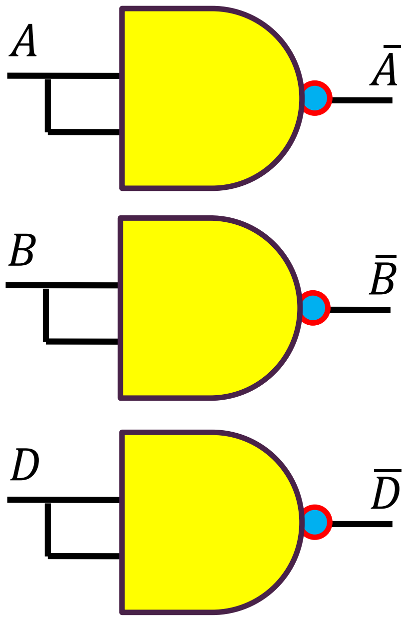


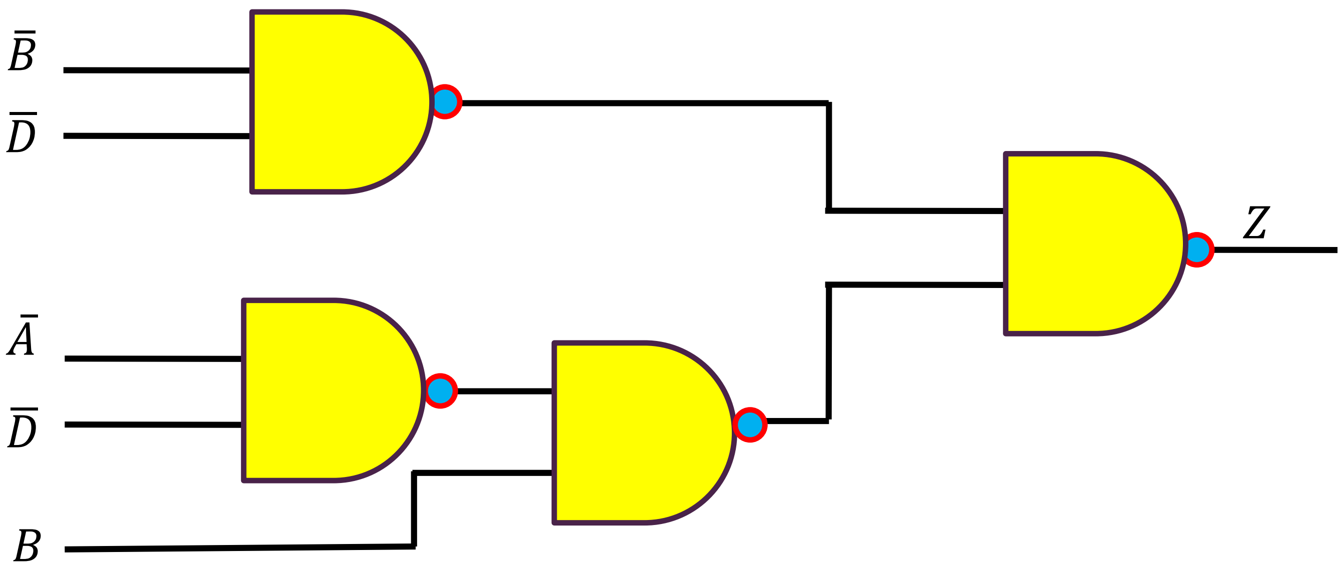
非门实现



或门转成非与非

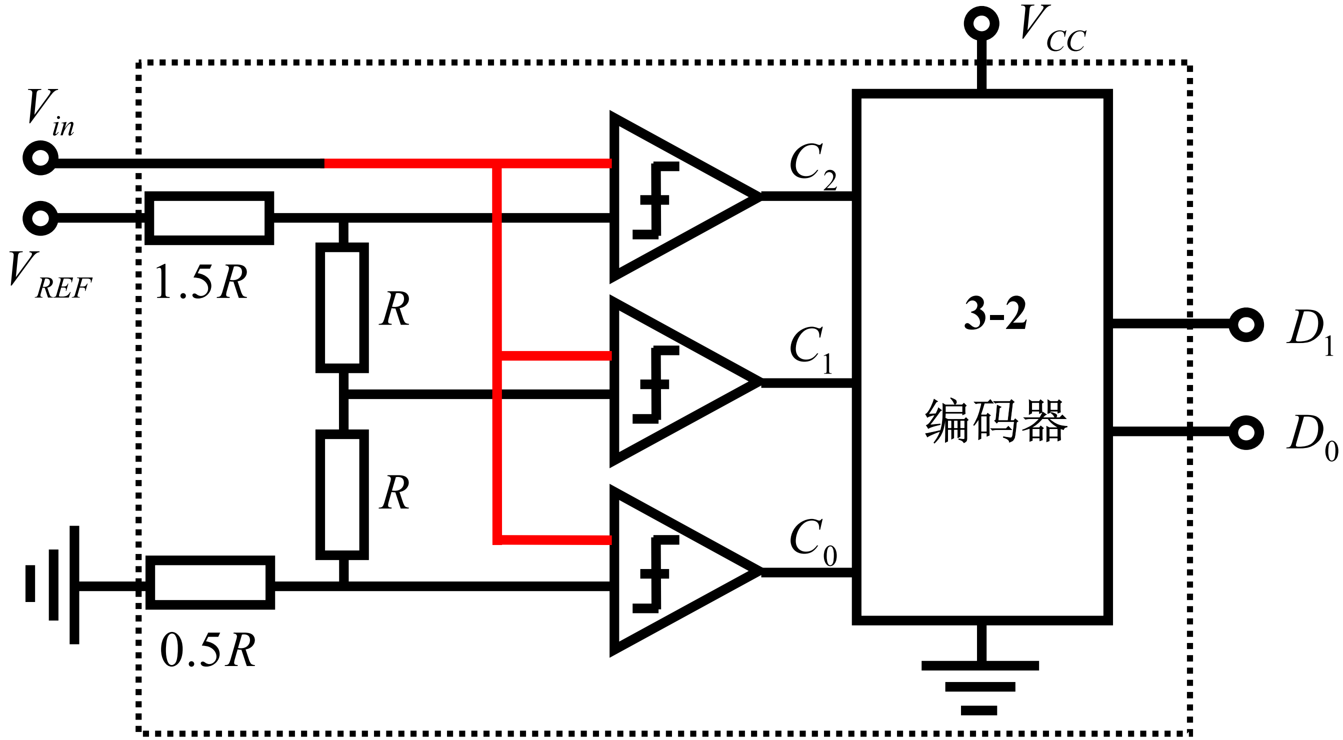
与非之外看剩非





剩非非门用与非

作业6.3 Flash ADC 编码器设计



模拟输入电压	$C_2C_1C_0$	数字输出码D_1D_0
…~1/8V_{REF}	000	00
1/8V_{REF}~3/8V_{REF}	001	01
3/8V_{REF}~5/8V_{REF}	011	10
5/8V_{REF}~…	111	11

编码器设计

- 已知flash-ADC的码表如左图
- 给出逻辑表达式，用与非门实现上述逻辑表达式
- 画出编码器的CMOS实现方案

$C_2C_1C_0$	数字输出码D_1D_0
000	00
001	01
011	10
111	11

三个输入变量，共**8**种情况，这里仅有**4**种情况

剩下**4**种情况真值表中都是***(**是**0**是**1**不在乎**)**，因为在实际电路中，这**4**种情况不会也不应该出现

从码表到卡诺图

$C_2C_1C_0$	数字输出码D_1D_0
000	00
001	01
011	10
111	11

D_1

$C_2 \backslash C_1C_0$	00	01	11	10
0	0	0	1	*
1	*	*	1	*

$$D_1 = C_1$$

D_0

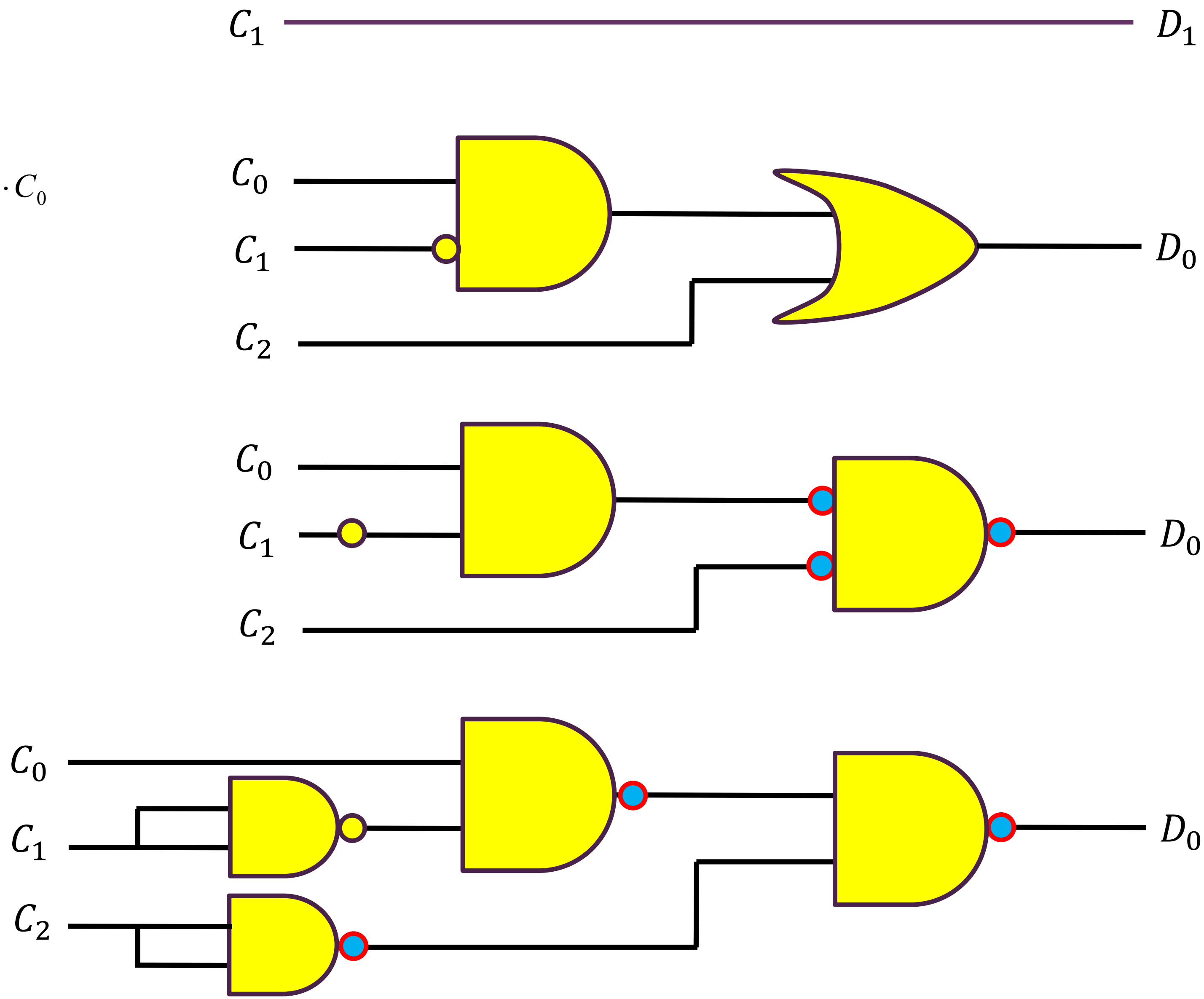
$C_2 \backslash C_1C_0$	00	01	11	10
0	0	1	0	*
1	*	*	1	*

$$D_0 = C_2 + \overline{C_1} \cdot C_0$$

与非门实现

$D_1 = C_1$

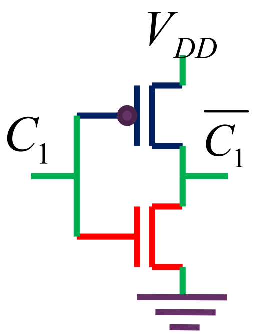
$D_0 = C_2 + \overline{C_1} \cdot C_0$

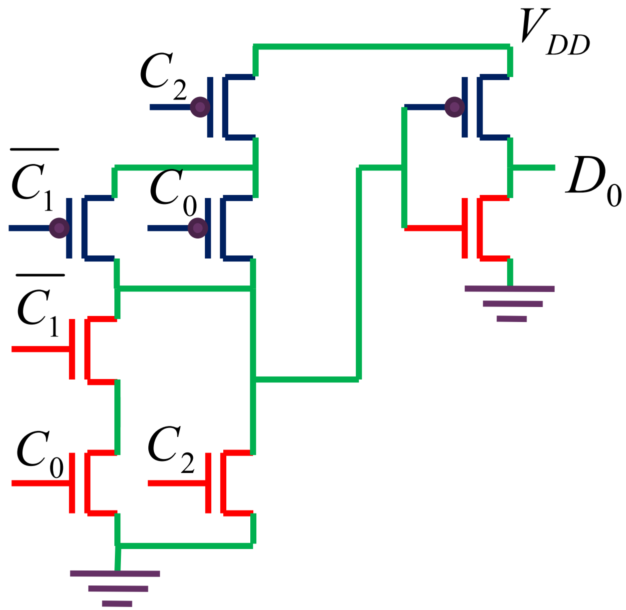


CMOS晶体管级实现

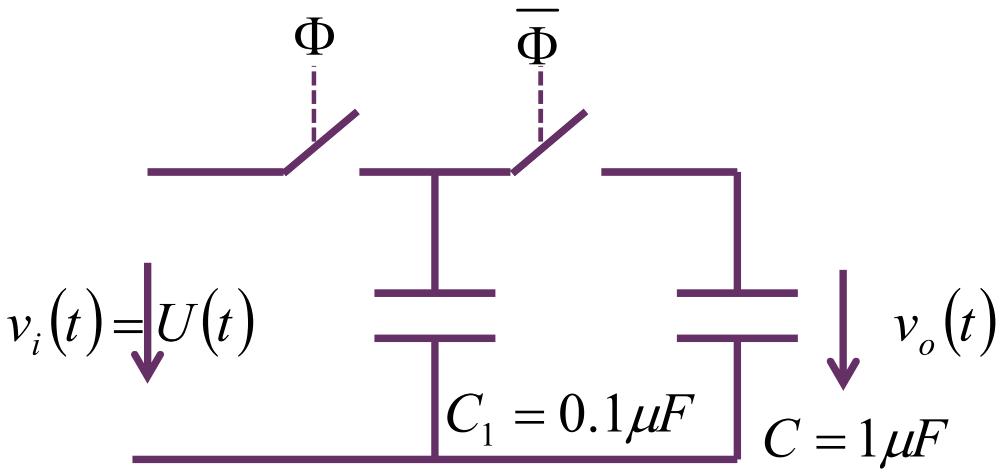
$D_1 = C_1$

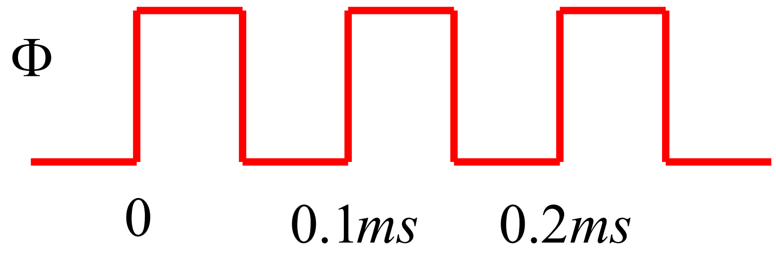
$D_0 = C_2 + \overline{C_1} \cdot C_0$

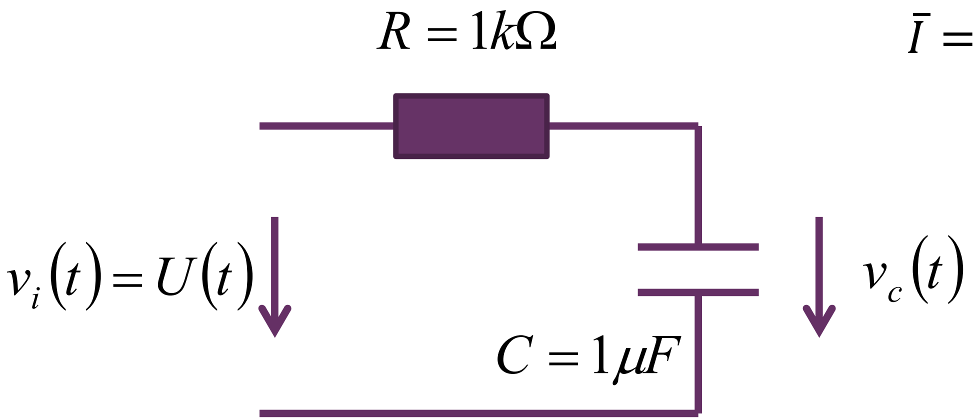




开关应用2：开关电容滤波器





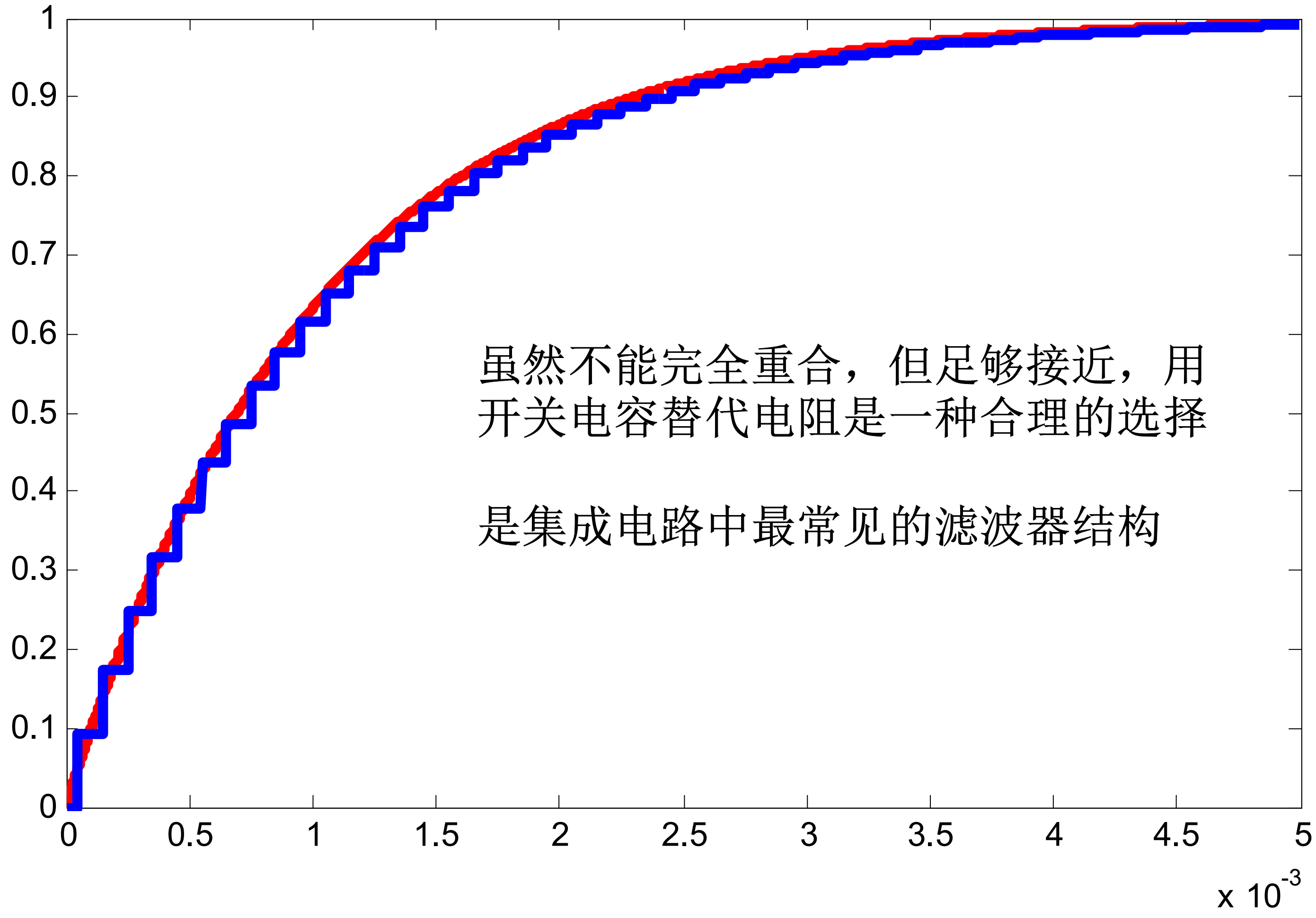


$$\bar{I}=\frac{\Delta Q}{T}=\frac{CV_1-CV_2}{T}=C\frac{\Delta V}{T}=\frac{\Delta V}{T/C}=\frac{\Delta V}{R_{eff}}$$

开关电容实现的电荷转移
被用来拟合电阻上的电流

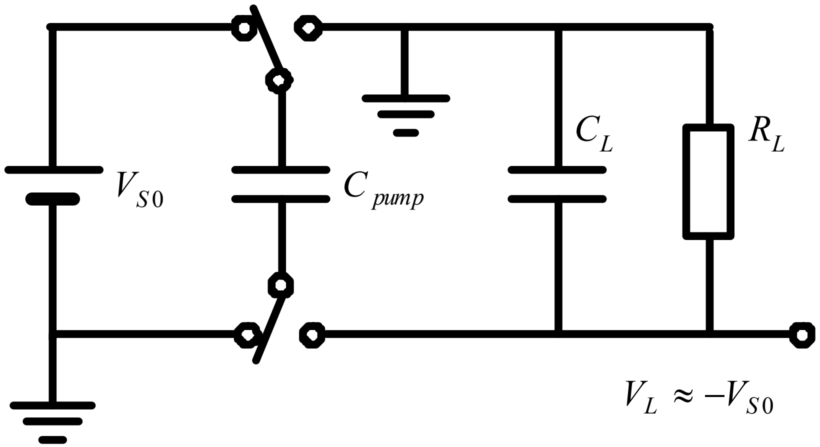
$$R_{eff}=\frac{T}{C}$$

阶跃响应的一致性说明滤波特性的一致性



开关应用3：能量转换电路
作业6.4 开关电容做DC-DC转换电路

- 习题9.9 开关电容实现反压 两个开关在占空比为50%的时钟控制下，在前50%方波周期内使得泵电容C_{pupm}接到直流电压源V_{S0}上，从V_{S0}上获取电荷（电能），后50%方波周期内再接到负载电路上，泵电容将部分电荷转移到滤波电容C_L上，在泵电容接电源的50%周期内，滤波电容为负载提供电能。分析当电路进入稳态后，输出反相直流电压的纹波电压为多少？分析提高能量转换效率的措施？



和前一个**RC**滤波电路的相同点：
中间有一个泵电容做电荷**中转站**

和前一个**RC**滤波电路的区别：
1、双掷开关使得两个电路不共地（完全隔离）
2、有负载电阻一直在耗能：**DC-DC**转换电路

只考虑稳态响应

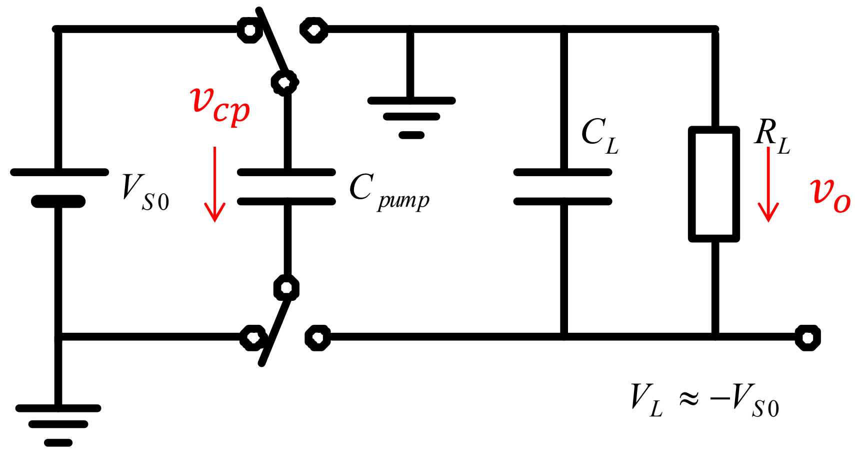
如果不假设理想开关

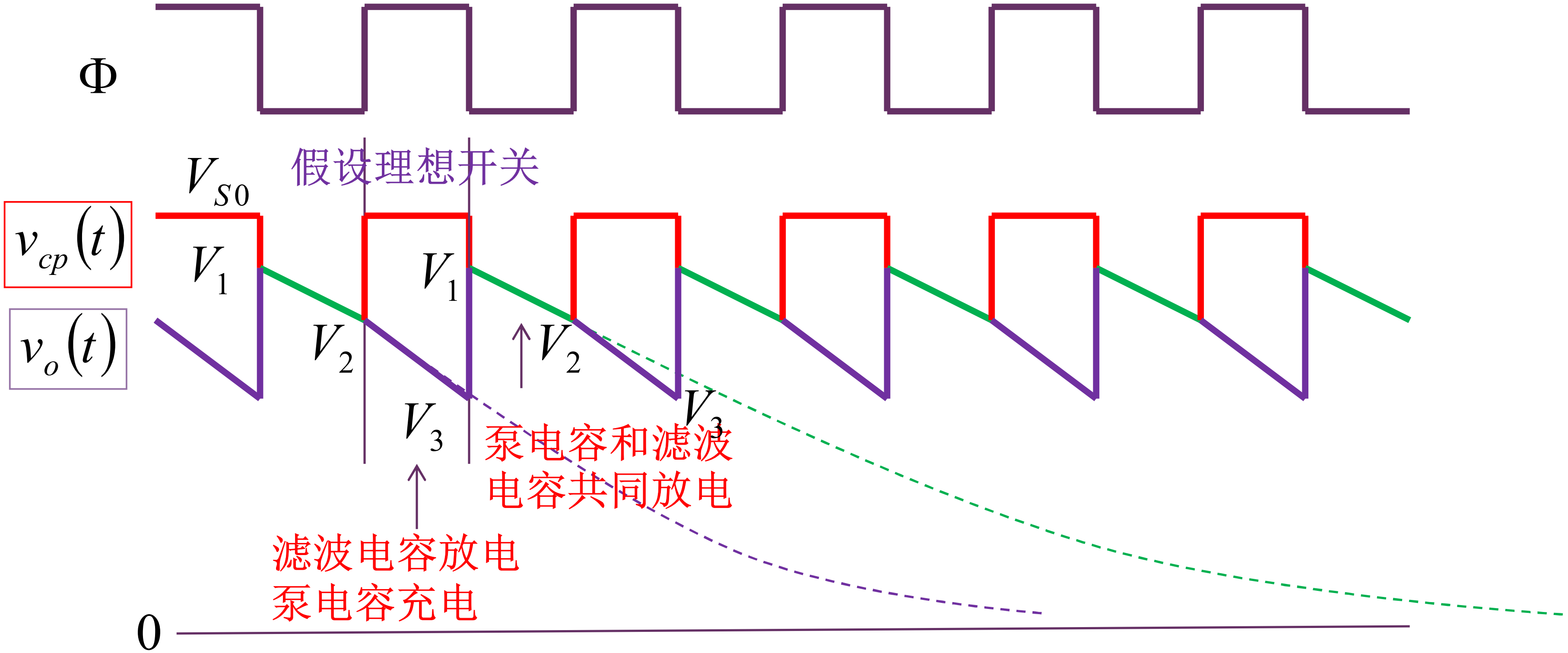
1、二极管、晶体管开关是非线性电阻，电容通过非线性电阻充放电分析过于复杂

2、二阶非线性分析过于复杂

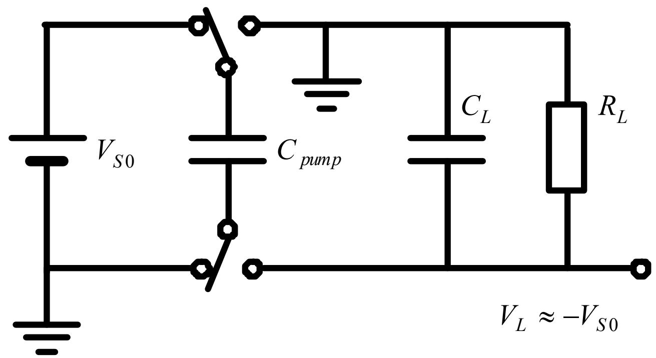
真实开关实现电荷转移需要时间

理想开关完成电荷的瞬间转移



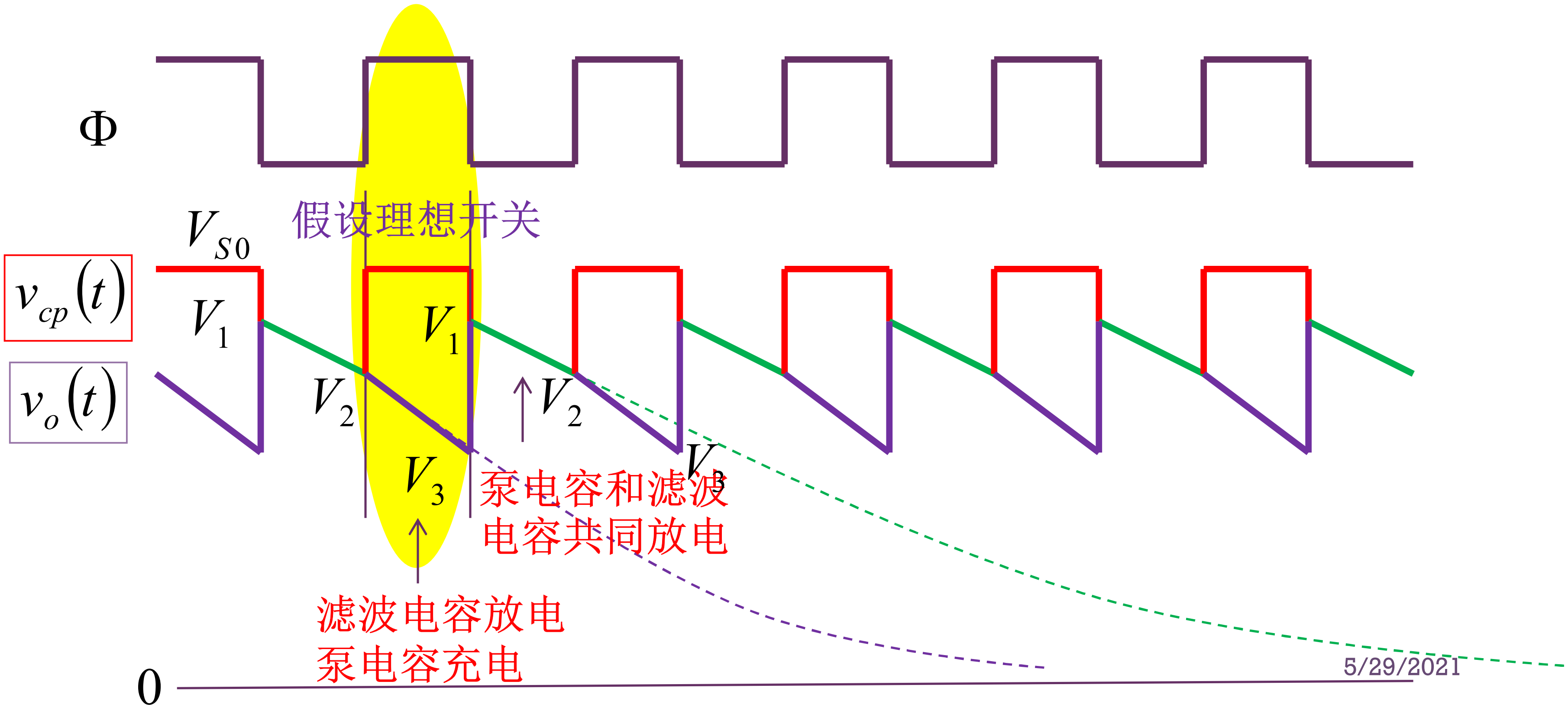


开关左拨半周期



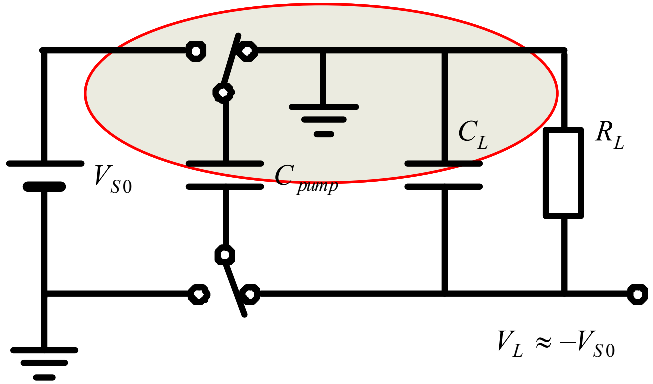
$$v_o(t) = V_2 e^{-\frac{t}{R_L C_L}} \approx V_2\left(1 - \frac{t}{R_L C_L}\right)$$

$$V_3 \approx V_2\left(1 - \frac{0.5T}{R_L C_L}\right)$$



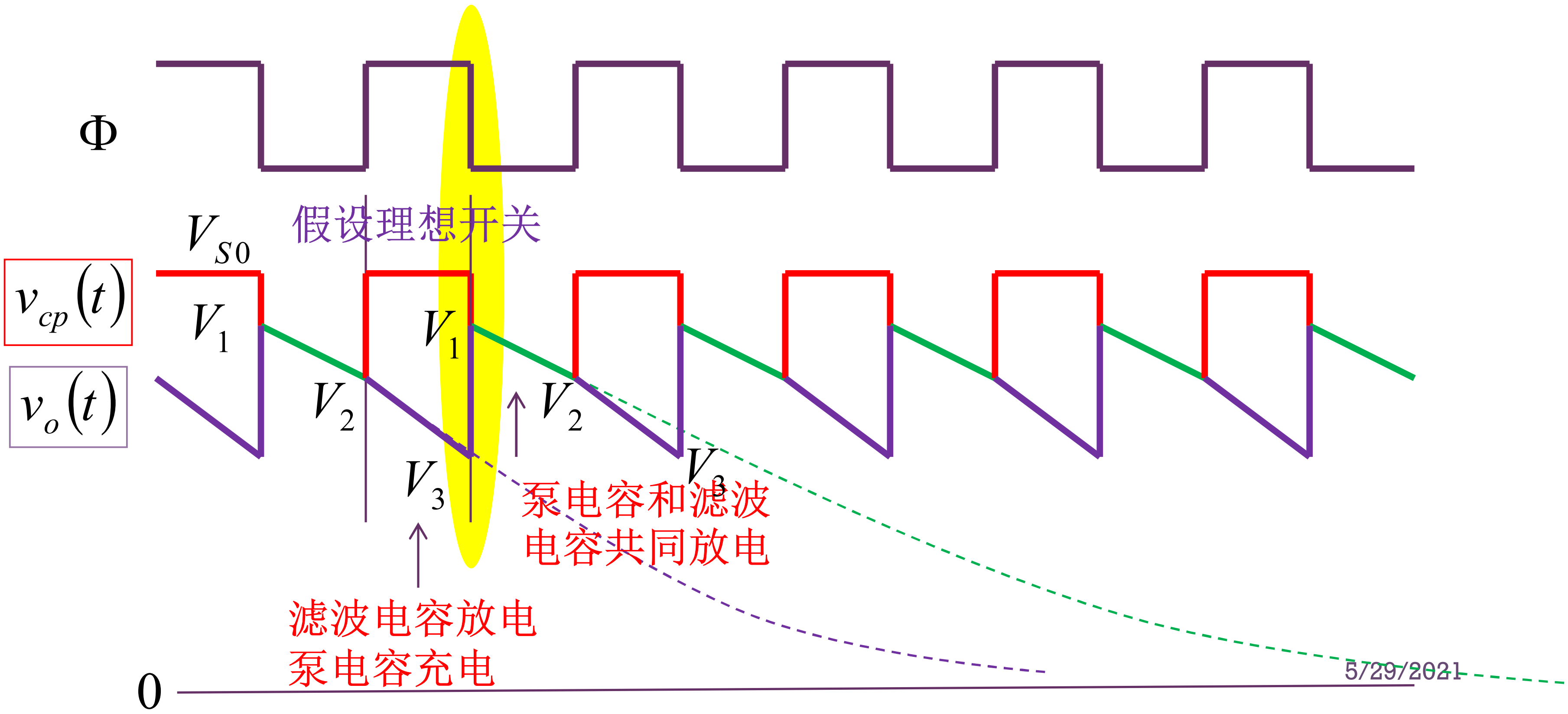
开关右拨瞬间

$$v_{cp}(0^-) = V_{S0} \qquad v_o(0^-) = V_3$$



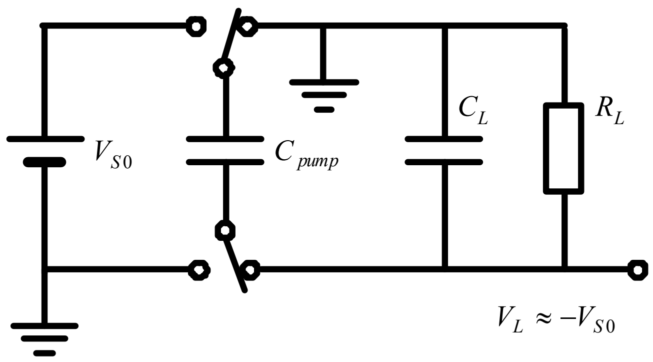
$$C_L v_o(0^-) + C_p v_{cp}(0^-) = (C_L + C_p) v_o(0^+)$$

$$v_o(0^+) = \frac{C_L}{C_L + C_p} V_3 + \frac{C_p}{C_L + C_p} V_{S0} = V_1$$

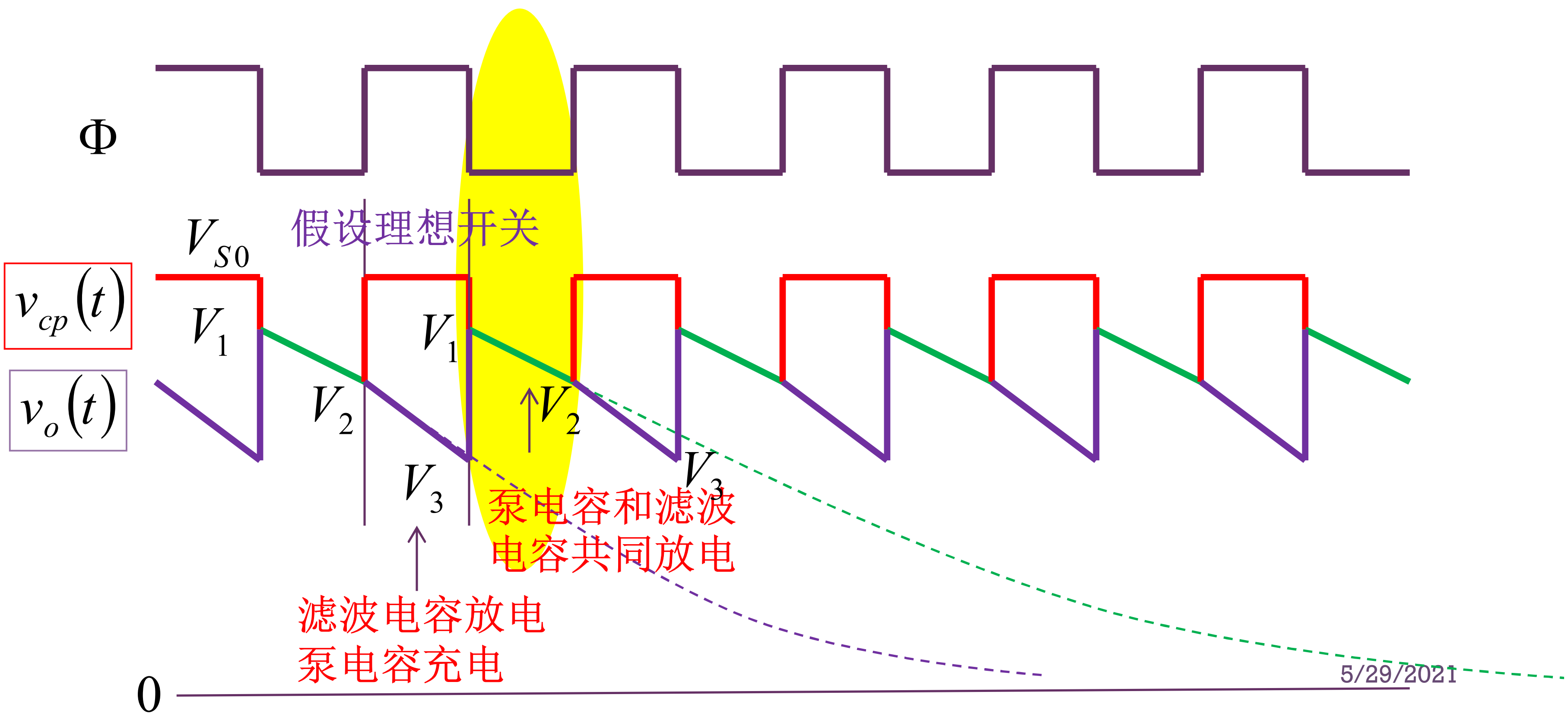


开关右拨半周期

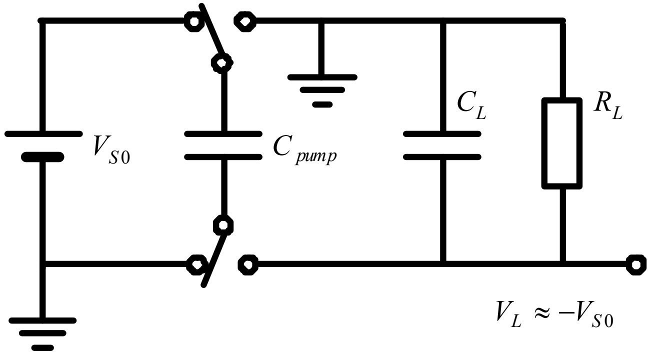
$$v_o(t) = V_1 e^{-\frac{t}{R_L(C_L+C_p)}} \approx V_1\left(1 - \frac{t}{R_L(C_L+C_p)}\right)$$



$$V_2 \approx V_1\left(1 - \frac{0.5T}{R_L(C_L+C_p)}\right)$$



电容电能释放过程描述



$$V_3 \approx V_2\left(1-\frac{0.5T}{R_L C_L}\right)$$

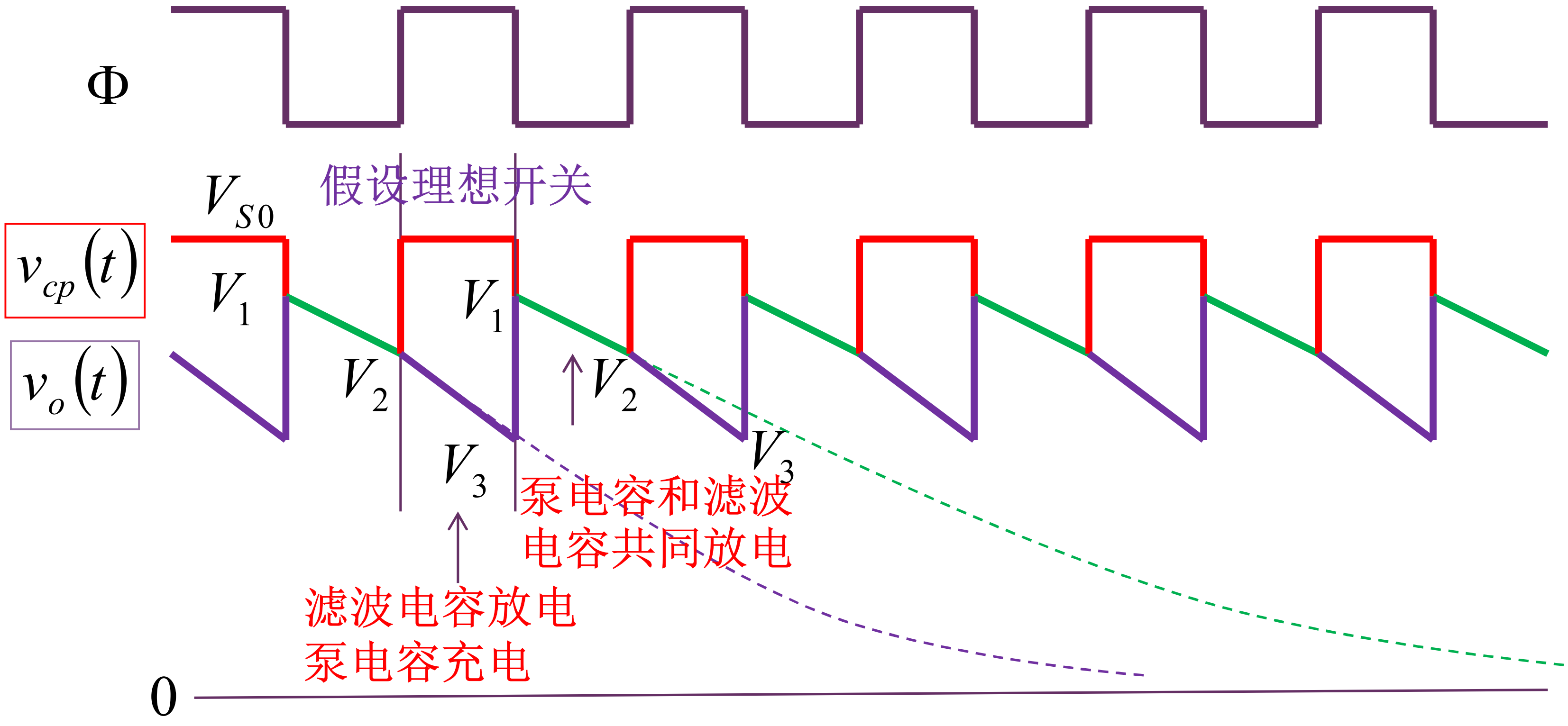
开关左拨半周期

$$V_1 = \frac{C_L}{C_L+C_p}V_3 + \frac{C_p}{C_L+C_p}V_{S0}$$

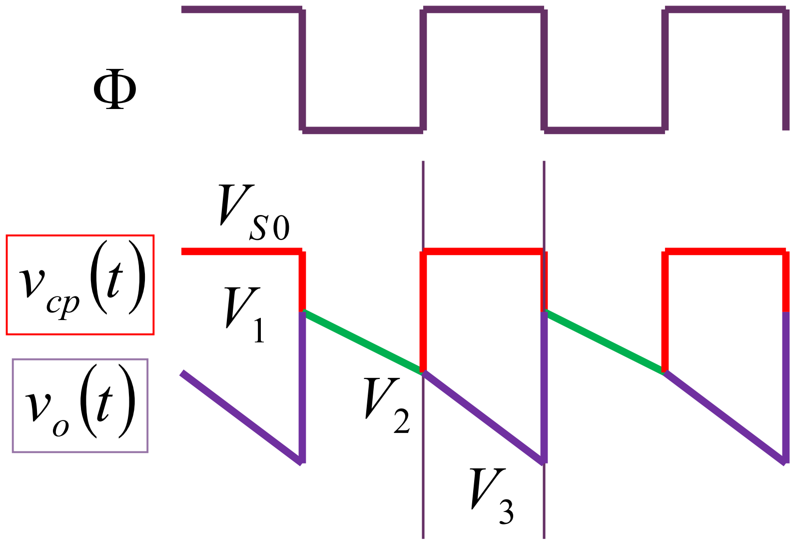
开关右拨瞬间

$$V_2 \approx V_1\left(1-\frac{0.5T}{R_L(C_L+C_p)}\right)$$

开关右拨半周期



波纹大小



$$V_2 \approx V_1\left(1-\frac{0.5T}{R_L(C_L+C_p)}\right)$$

$$V_3 \approx V_2\left(1-\frac{0.5T}{R_LC_L}\right)$$
$$\approx V_1\left(1-\frac{0.5T}{R_L(C_L+C_p)}\right)\left(1-\frac{0.5T}{R_LC_L}\right)$$
$$\approx V_1\left(1-\frac{0.5T}{R_L(C_L+C_p)}-\frac{0.5T}{R_LC_L}\right)$$
$$\approx V_1\left(1-\frac{0.5T}{R_L\left((C_L+C_p)串C_L\right)}\right)$$

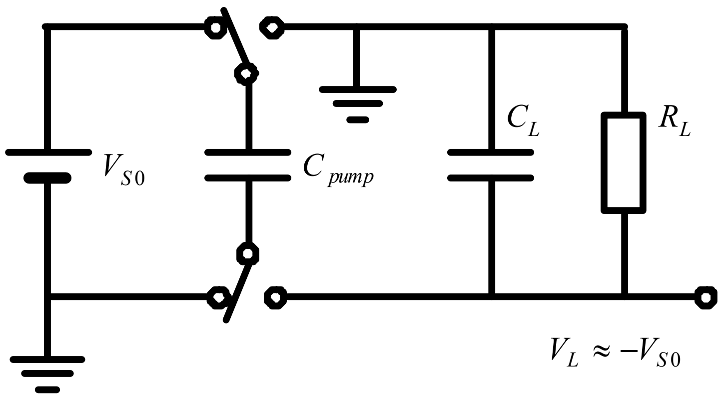
$$V_1 = \frac{C_L}{C_L+C_p}V_3+\frac{C_p}{C_L+C_p}V_{S0}$$
$$\approx \frac{C_L}{C_L+C_p}V_1\left(1-\frac{0.5T}{R_L\left((C_L+C_p)串C_L\right)}\right)+\frac{C_p}{C_L+C_p}V_{S0}$$

$$V_1 \approx \frac{C_p}{C_p+C_L\frac{0.5T}{R_L\left((C_L+C_p)串C_L\right)}}V_{S0}$$

$$\Delta V = V_1 - V_3$$
$$\approx \frac{0.5T}{R_L\left((C_L+C_p)串C_L\right)}V_1$$
$$\approx \frac{C_p}{\frac{R_L\left((C_L+C_p)串C_L\right)}{0.5T}C_p+C_L}V_{S0}$$

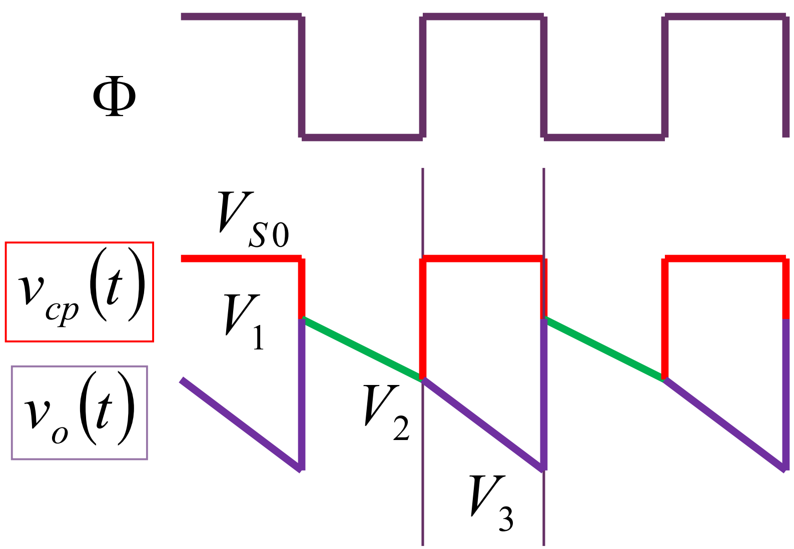
输出纹波越小越接近理想直流

$$\Delta V \approx \frac{C_p}{\frac{R_L\left(\left(C_L + C_p\right)串C_L\right)}{0.5T} C_p + C_L} V_{S0}$$



$$C_L >> C_p \qquad \Delta V \approx \frac{R_{pe}}{R_L + R_{pe}} \frac{C_p}{C_L} V_{S0} \qquad R_{pe} = \frac{T}{C_p}$$

$$C_p >> \frac{T}{R_L} \qquad R_{pe} \ll R_L \qquad \Delta V \to 0$$



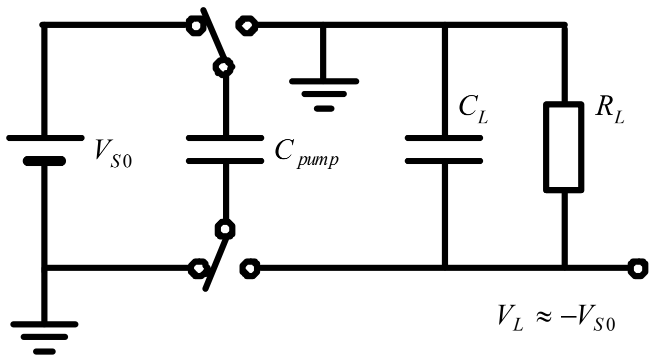
$$V_1 \approx \frac{C_p}{C_p + C_L \frac{0.5T}{R_L\left(\left(C_L + C_p\right)串C_L\right)}} V_{S0}$$

$$C_L >> C_p >> \frac{T}{R_L}$$

$$V_1 \approx \frac{C_p}{C_p + \frac{T}{R_L}} V_{S0} = \frac{R_L}{\frac{T}{C_p} + R_L} V_{S0}$$

$$= \frac{R_L}{R_{pe} + R_L} V_{S0} \approx V_{S0}$$

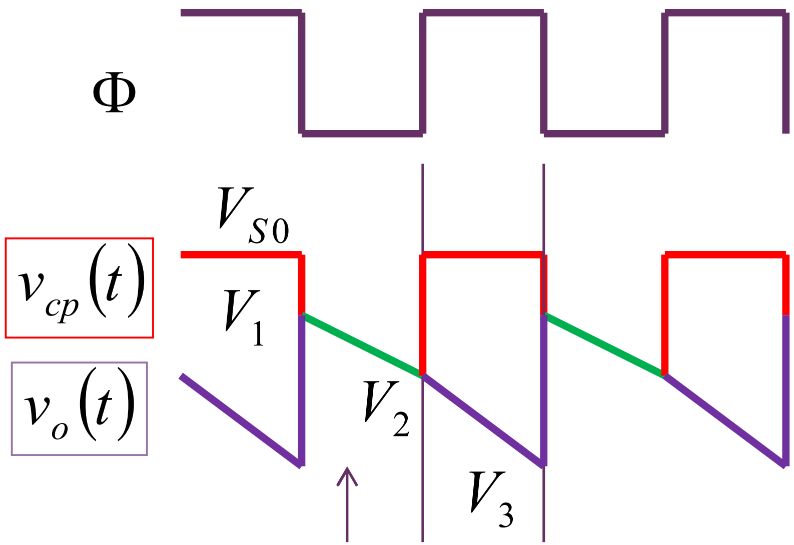
非负载耗能



电容电荷重分配时，电流流过开关（晶体管、二极管），非线性电阻耗能。这里为了简化分析，把晶体管抽象为理想开关，电容电荷重分配在开关拨动瞬间完成，以冲激电流（电磁辐射）形态表现。事实上，这部分能量基本上是被晶体管消耗掉的，但计算时，只能以理想开关电磁辐射能量估计。

开关左拨，恒压源对**C_p**瞬间充电，冲激电流耗能

$$\Delta E_1 = \frac{1}{2} C_p (V_{S0} - V_2)^2$$



开关左拨，冲激电流瞬间完成**C_p**和**C_L**的电荷重分配，冲激电流耗能

$$\Delta E_2 = \frac{1}{2} C_p V_{S0}^2 + \frac{1}{2} C_L V_3^2 - \frac{1}{2}(C_p + C_L) V_1^2$$

$$= \frac{1}{2} \frac{C_L C_p}{C_L + C_p} (V_{S0} - V_3)^2$$

非负载耗能越小 DC-DC转换效率越高

$$\Delta E_1 = \frac{1}{2}C_p(V_{S0} - V_2)^2$$

$$\Delta E_2 = \frac{1}{2}\frac{C_L C_p}{C_L + C_p}(V_{S0} - V_3)^2$$

$$R_{pe} = \frac{T}{C_p}$$

$$V_{S0} - V_2 \approx V_{S0}\left(\frac{R_{pe}}{R_L + R_{pe}\frac{C_L + 0.5C_p}{C_L + C_p}}\right) \overset{C_L>>C_p}{\approx} V_{S0}\frac{R_{pe}}{R_L + R_{pe}}$$

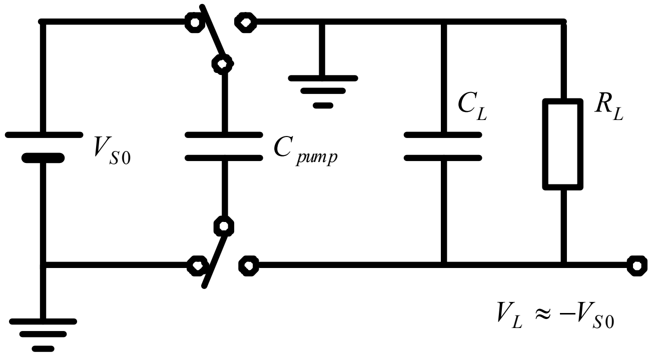
$$V_{S0} - V_3 \approx V_{S0}\frac{R_{pe}}{R_L\frac{C_L}{C_L + 0.5C_p} + R_{pe}\frac{C_L}{C_L + C_p}} \overset{C_L>>C_p}{\approx} V_{S0}\frac{R_{pe}}{R_L + R_{pe}}$$

$$\Delta E = \Delta E_1 + \Delta E_2 \overset{C_L>>C_p}{\approx} C_p V_{S0}^2\left(\frac{R_{pe}}{R_{pe} + R_L}\right)^2 \overset{R_{pe}<<R_L}{\approx} C_p V_{S0}^2\left(\frac{R_{pe}}{R_L}\right)^2 = \frac{V_{S0}^2}{R_L^2}\frac{T^2}{C_p}$$

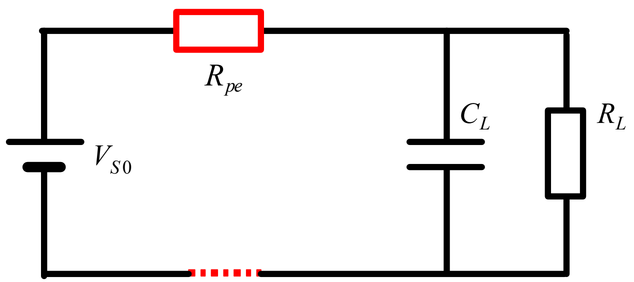
$$P_D = \frac{\Delta E}{T} \approx \frac{V_{S0}^2}{R_L^2}\frac{T}{C_p} \approx I_L^2 R_{pe}$$

非负载耗能恰好就是开关电容等效电阻耗能
显然，开关等效电阻越小，**DC-DC**转换效率越高

等效电路视角



$C_L >> C_p$ $\quad R_{pe} = \frac{T}{C_p}$



$$\Delta V \overset{C_L >> C_p}{\approx} \frac{R_{pe}}{R_L + R_{pe}} \frac{C_p}{C_L} V_{S0}$$

$$\overset{R_{pe} << R_L}{\approx} \frac{T}{R_L C_L} V_{S0} = \frac{I_L}{f C_L}$$

$$V_L \approx V_1 \approx \frac{C_p}{C_p + C_L \dfrac{0.5T}{R_L\left(\left(C_L + C_p\right)串C_L\right)}} V_{S0}$$

$$\overset{C_L >> C_p}{\approx} \frac{R_L}{R_L + R_{pe}} V_{S0} \overset{R_{pe} << R_L}{\approx} V_{S0}$$

$$P_D \overset{\substack{R_{pe} << R_L \\ C_L >> C_p}}{\approx} I_L^2 R_{pe}$$

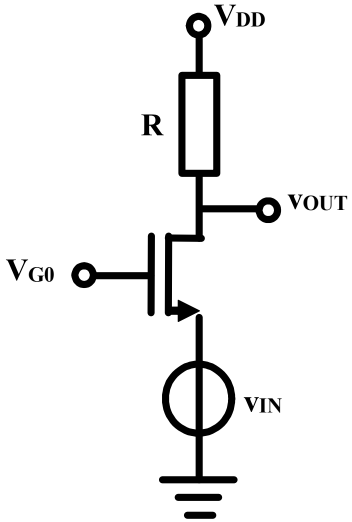
在满足$\boldsymbol{C_L >> C_p >> \frac{T}{R_L}}$条件下，电容越大，**DC-DC**转换效果越好

晶体管做放大器用

- 晶体管具有将直流电能转换为交流电能的能力，从而可以实现有源功能，即向端口外提供电能量的能力，从而可以实现放大器和振荡器电路
- 放大器有两种类型
  - 小信号放大器
    - 在直流工作点附近的小区域内视为线性---局部线性化处理
      - 先做直流分析找到直流工作点，再做交流小信号微分元件线性分析
      - 小信号线性放大：关注线性放大器的增益、输入/输出阻抗
  - 大信号放大器
    - 正弦信号可能占满恒流区，或者超出恒流区进入截止区或欧姆区---往往做分段折线处理
      - A类线性放大，B类、AB类非线性放大
      - 大信号放大：关注效率---多少百分比的直流电能被转换为交流电能?

作业8.2 共栅组态解析分析

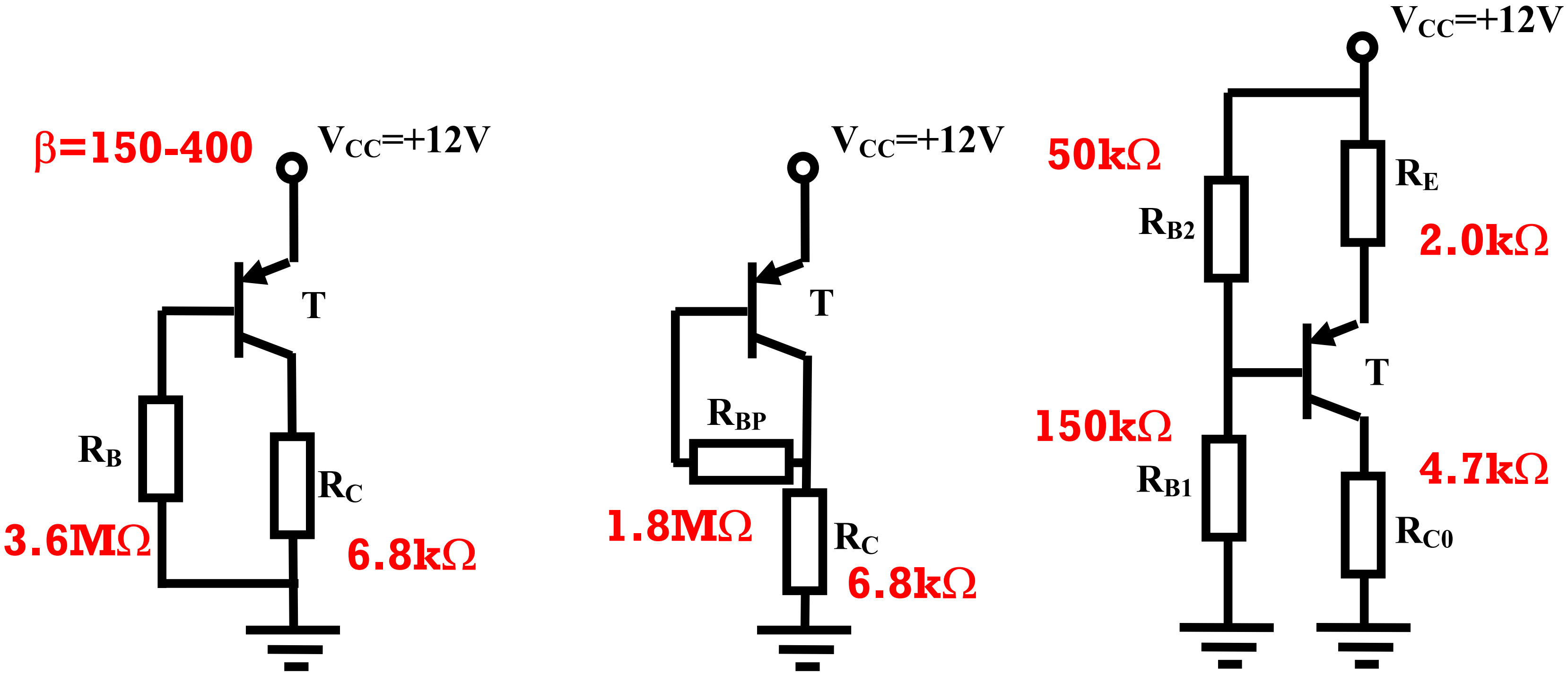
- 如图所示晶体管栅极接固定电压V_{G0}，在源极加激励电压v_{IN}，请分析漏极电压v_{OUT}随源极电压v_{IN}的变化规律
  - 确认当晶体管工作在恒流导通区时，输入输出转移特性曲线的微分斜率恰好是共栅组态晶体管的电压增益g_mR
    - 并分析此时的功率增益---电阻R上获得的交流功率与信源$v_{IN}=V_{IN0}+v_{in}$提供的交流功率的比值，并以此说明共栅组态晶体管的电流缓冲器特性



本题意图告知：只有工作在恒流区，输入输出转移特性曲线具有最大的斜率，也就是说具有最大的增益，因而做放大器使用时，应将晶体管偏置在恒流导通区

作业4.2 分立PNP-BJT的直流偏置

本题意图告知：如何直流偏置，使得晶体管工作于恒流导通区，其中分压偏置电路是最常见的工作点稳定的直流偏置电路



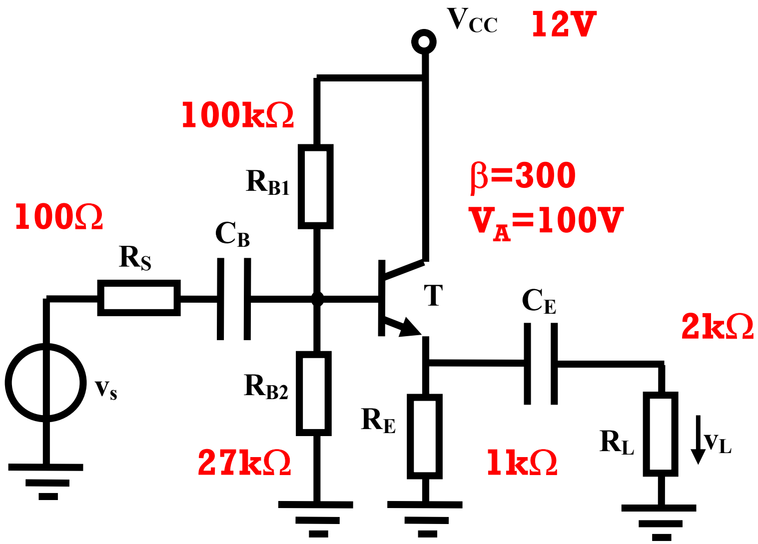
一般偏置　　并联负反馈偏置　　串联负反馈偏置 分压偏置

分析上述三个电路的**BJT**的直流工作点：I_C=?V_{EC}=?说明负反馈可以稳定直流工作点

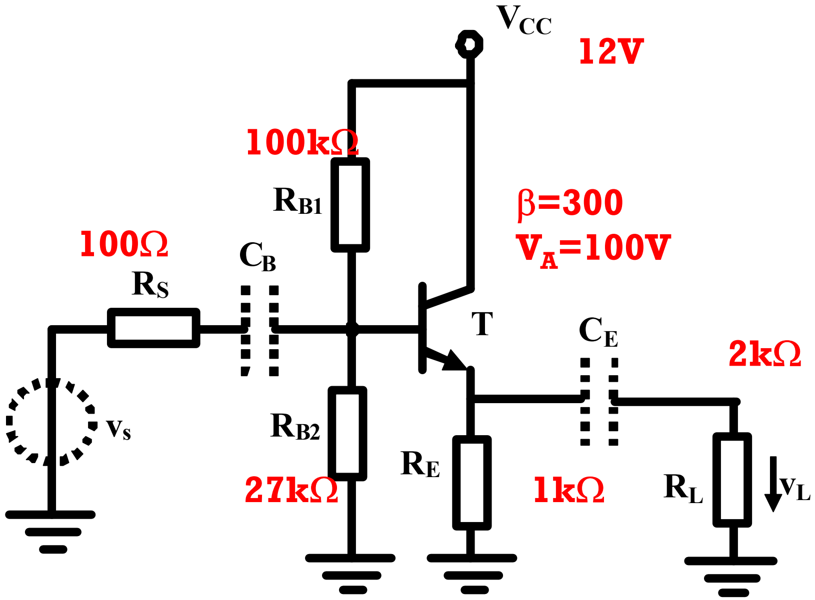
作业7.2 CC组态晶体管放大器

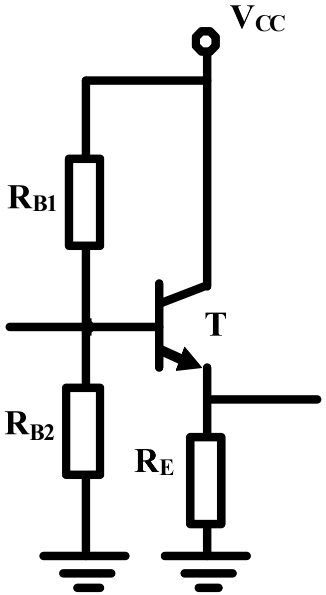
- （1）直流分析
- （2）交流分析 $A_v = \dfrac{v_L}{v_S} = ?$

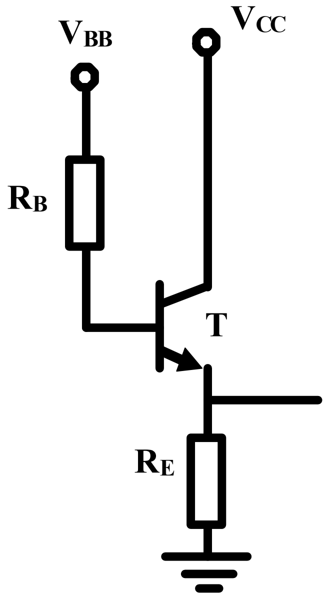
小信号放大器分析



直流分析





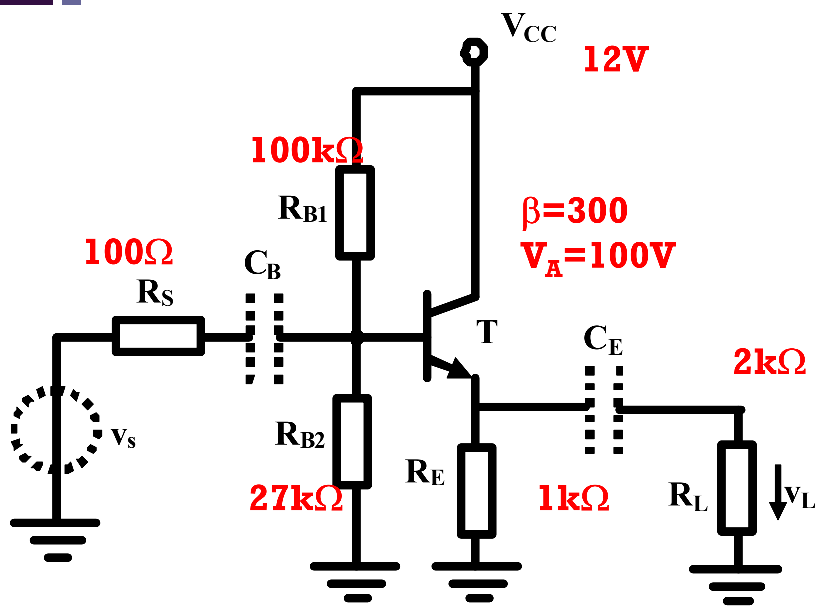


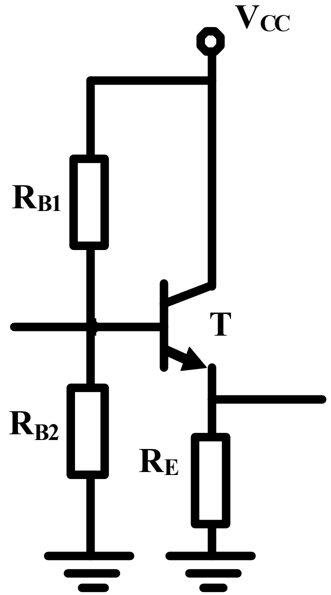
$$V_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC} = \frac{27k}{100k + 27k} \times 12 = 2.55V$$

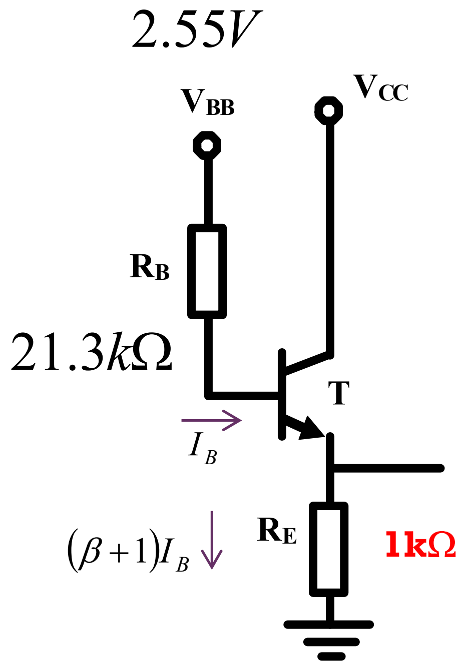
戴维南等效

$$R_B = R_{B1} \parallel R_{B2} = \frac{R_{B1} R_{B2}}{R_{B1} + R_{B2}} = \frac{100k \times 27k}{100k + 27k} = 21.3k\Omega$$

直流工作点







$$I_B R_B + V_{BE} + (\beta+1) I_B R_E = V_{BB}$$

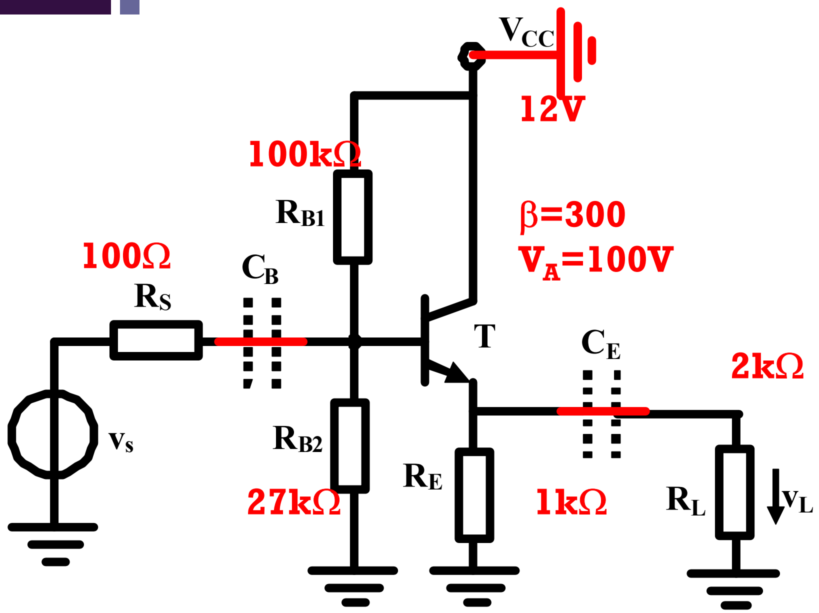
戴维南等效

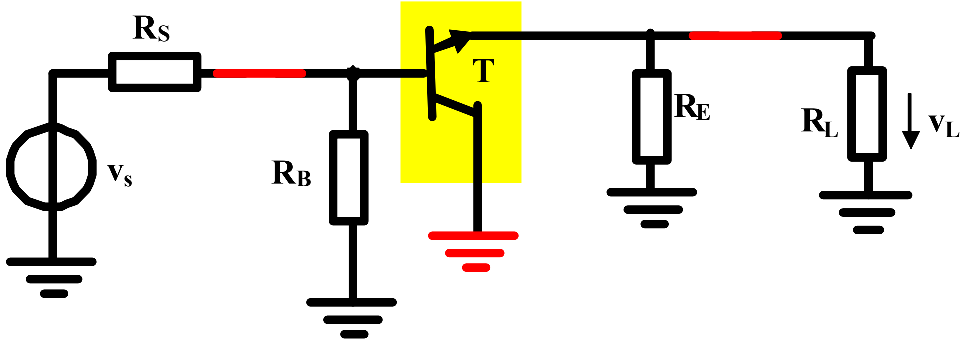
$$I_B = \frac{V_{BB} - V_{BE}}{R_B + (\beta+1) R_E} = \frac{2.55 - 0.7}{21.3k + 301 \times 1} = 5.74 \mu A$$

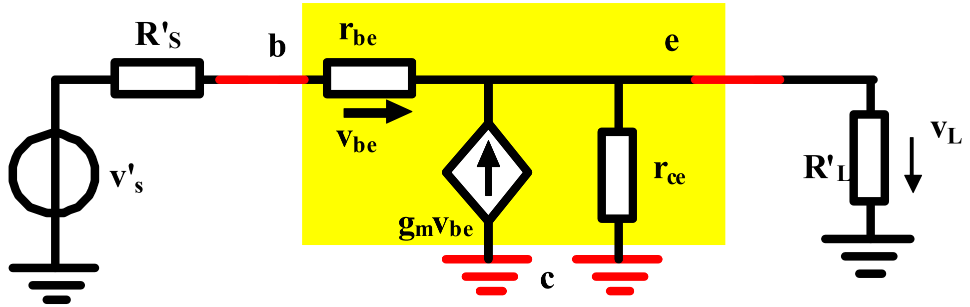
$$I_C = \beta I_B = 1.72 mA$$

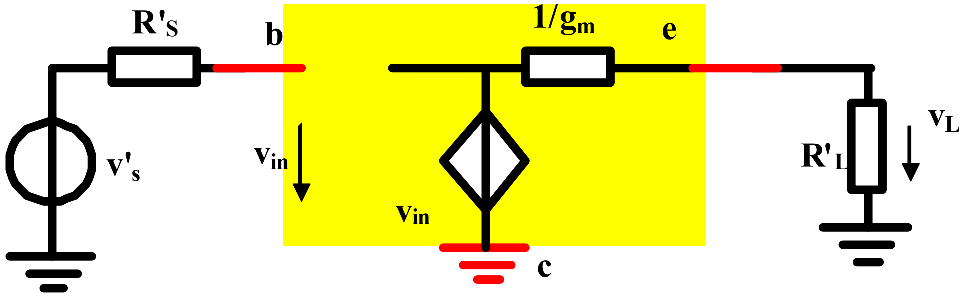
$$V_{CE} = V_{CC} - R_E I_E = 12 - 301 \times 5.74 \mu \times 1k = 10.27V > 0.2 = V_{CE,sat}$$ 确认在恒流区

交流小信号分析









$$v_S' = \frac{R_B}{R_S + R_B} v_S = \frac{21.3k}{0.1k + 21.3k} v_S = 0.995 v_S$$

$$R_S' = R_S || R_B = \frac{R_S R_B}{R_S + R_B} = 99.5\Omega \ll r_{be}$$

$$R_L' = R_L || R_E = 1k\Omega || 2k\Omega = 667\Omega$$

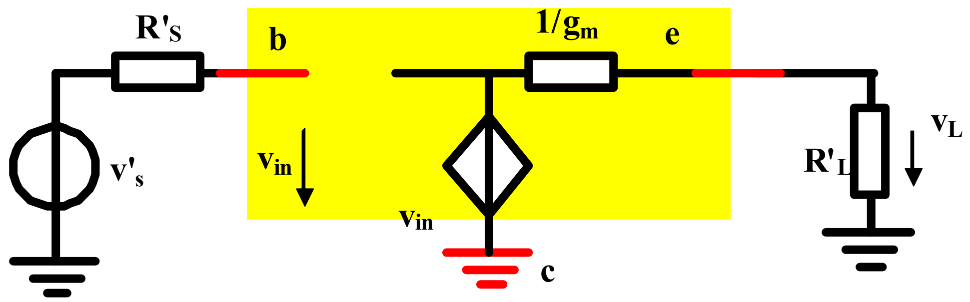
$$g_m = \frac{I_C}{v_T} = 66.2mS$$

$$r_{be} = \beta \frac{1}{g_m} = 4.53k\Omega$$

$$r_{ce} = \frac{V_A}{I_C} = 58.1k\Omega$$

电压缓冲器模型

$$99.5\Omega = R_S' << r_{be} = 4.53k$$



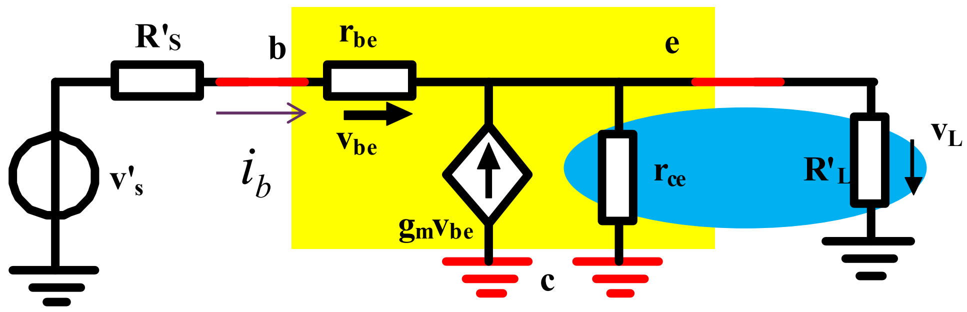
$$v_{in} = v_S' = 0.995 v_S$$

$$v_L = \frac{R_L'}{R_L' + \frac{1}{g_m}} v_S' = \frac{g_m}{1 + g_m R_L'} R_L' v_S' = g_{mf} R_L' v_S'$$

$$= \frac{66.2m \times 0.667k}{1 + 66.2m \times 0.667k} \times 0.995 v_S = \frac{44.1}{45.1} \times 0.995 v_S = 0.973 v_S$$

$$A_v = \frac{v_L}{v_S} = 0.973$$

通用跨导器模型



$$v_S' = i_b\left(R_S' + r_{be}\right) + \left(i_b + g_m r_{be} i_b\right)R_L''$$

$$R_L'' = R_L' || r_{ce} = 667 || 58.1k = 659\Omega$$

$$v_L = \left(i_b + g_m r_{be} i_b\right)R_L''$$

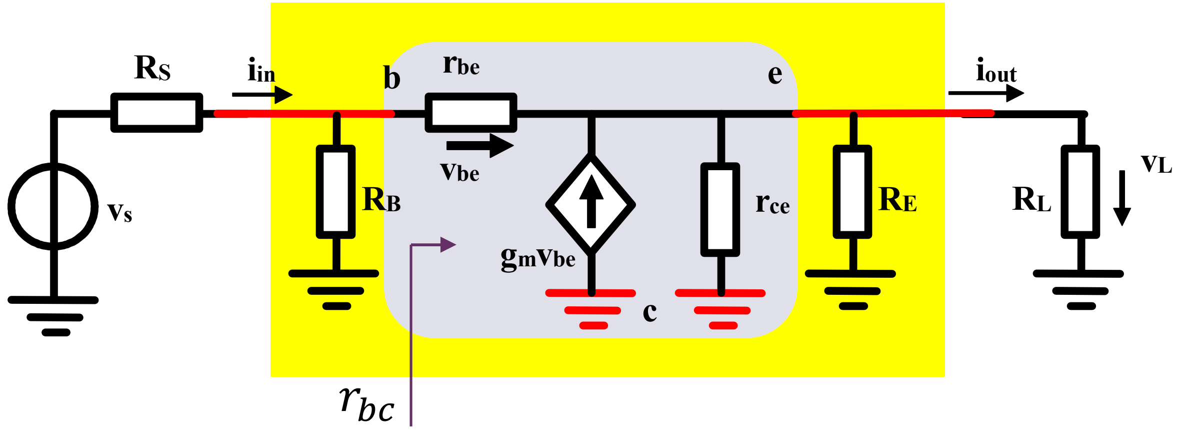
$$A_v = \frac{v_L}{v_S} = \frac{\left(i_b + g_m r_{be} i_b\right)R_L''}{i_b\left(R_S' + r_{be}\right) + \left(i_b + g_m r_{be} i_b\right)R_L''}\frac{v_S'}{v_S}$$

$$= \frac{\left(1 + g_m r_{be}\right)R_L''}{R_S' + r_{be} + R_L'' + g_m r_{be} R_L''}\frac{v_S'}{v_S}$$

$$= \frac{\left(1 + 66.2m \times 4.53k\right) \times 0.659}{0.0995 + 4.53 + \left(1 + 66.2m \times 4.53k\right) \times 0.659} \times 0.995$$

$$= 0.977 \times 0.995 = 0.972$$

电压增益小于1还是放大器吗？



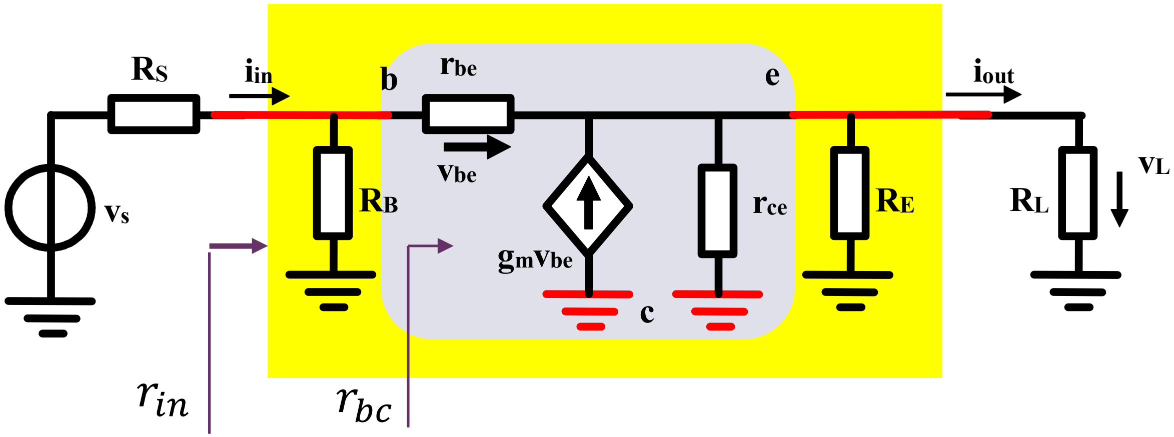
$$A_i = \frac{i_{out}}{i_{in}} = \frac{i_{out}R_L}{i_{in}(R_S + R_B||r_{bc})}\frac{(R_S + R_B||r_{bc})}{R_L} = \frac{v_L}{v_S}\frac{(R_S + R_B||r_{bc})}{R_L}$$

$$= A_v \frac{\left(R_S + R_B||\left(r_{be} + (r_{ce}||R_E||R_L) + g_m r_{be}(r_{ce}||R_E||R_L)\right)\right)}{R_L}$$

$$= 0.972 \times \frac{\left(100 + 21.3k||(4.53k + (58.1k||1k||2k) + 66.2m \times 4.53k \times 659)\right)}{2k}$$

$$= 0.972 \times \frac{(100 + 21.3k||203k)}{2k} = 0.972 \times \frac{19.28k}{2k} = 9.417$$

存在功率增益大于1的可能性就是放大器



$$G_p = \frac{P_L}{P_{in}} = \frac{v_L i_{out}}{v_{in} i_{in}} = \frac{v_L}{v_S}\frac{v_S}{v_{in}}\frac{i_{out}}{i_{in}} = 0.972 \times \frac{r_{in}+R_S}{r_{in}} \times 9.417$$

$$= 0.972 \times \frac{19.28k + 0.1k}{19.28k} \times 9.417 = 9.2 = 9.6dB$$

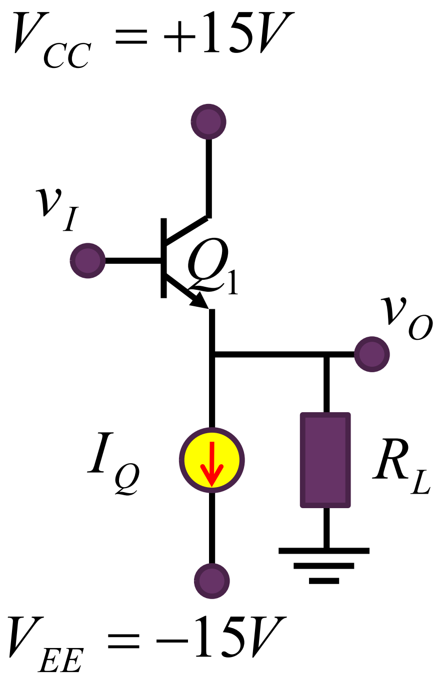
两个端口未做匹配的情况下功率增益已经大于**1**了，肯定是有源的。

如果两个端口同时匹配，将得到最大功率增益，只要最大功率增益大于**1**，就是有源的，就是放大器

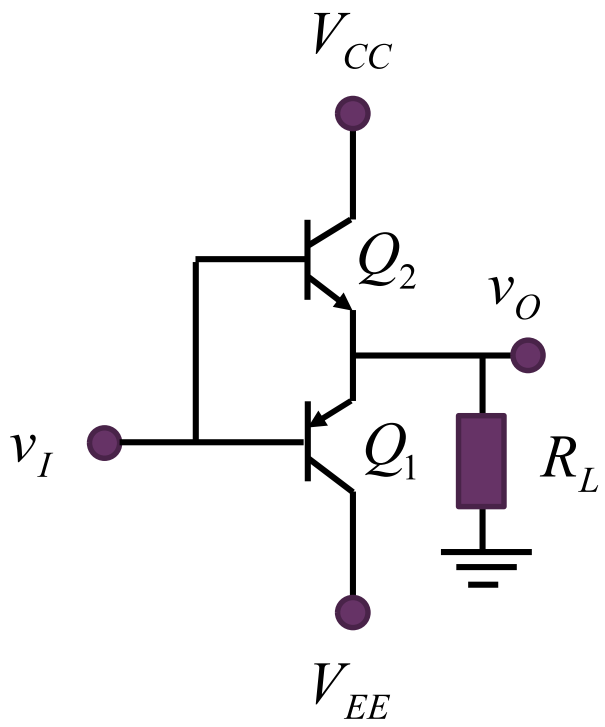
作业10.3 输出级

大信号放大器

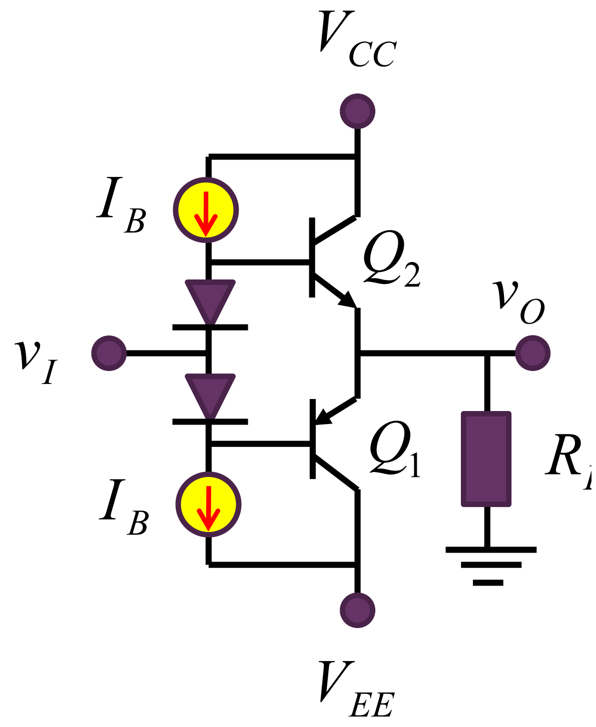
- 这里有三个转移特性曲线，试分析这三条转移特性曲线分别对应哪种输出级，说明为什么会形成这样的转移特性曲线，并将正确的表达式列写于图上问号位置
  - A类射极跟随器
  - B类推挽结构
  - AB类推挽结构



A类射极跟随器

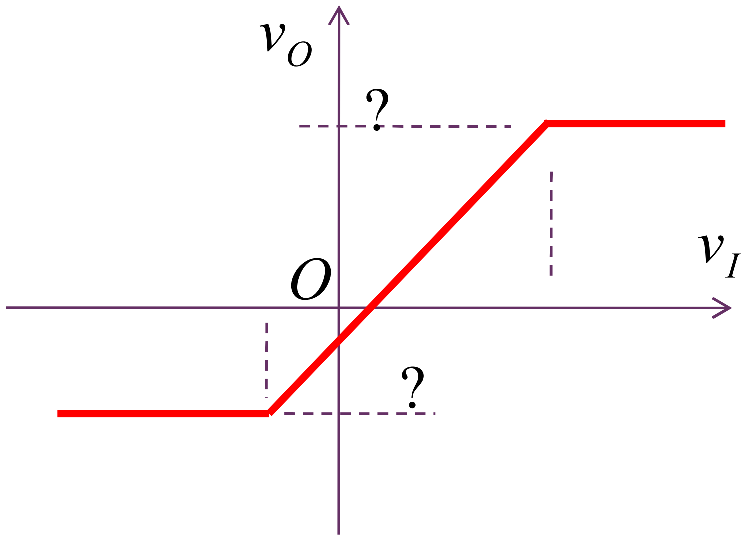


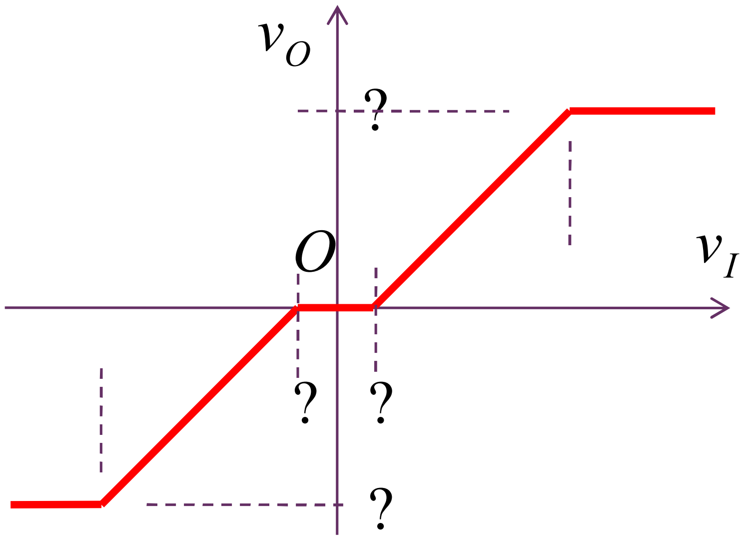
B类推挽

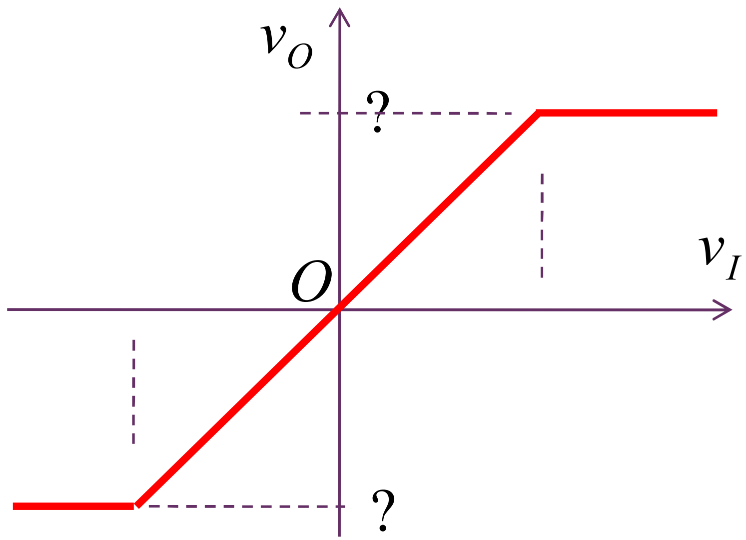


AB类推挽

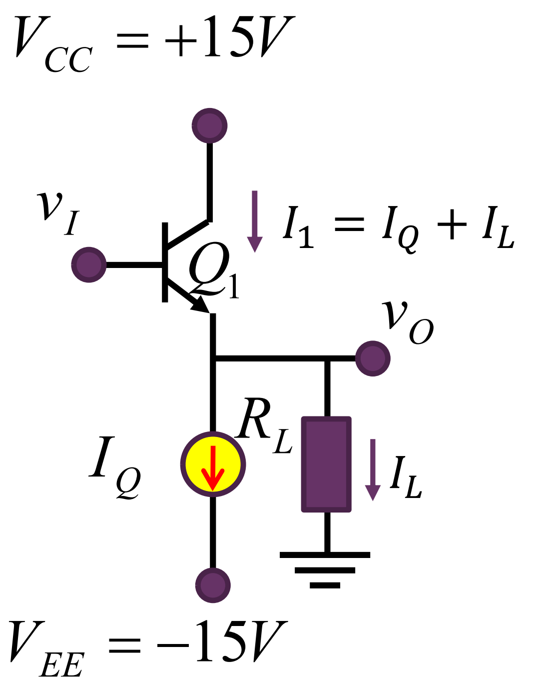
转移特性曲线







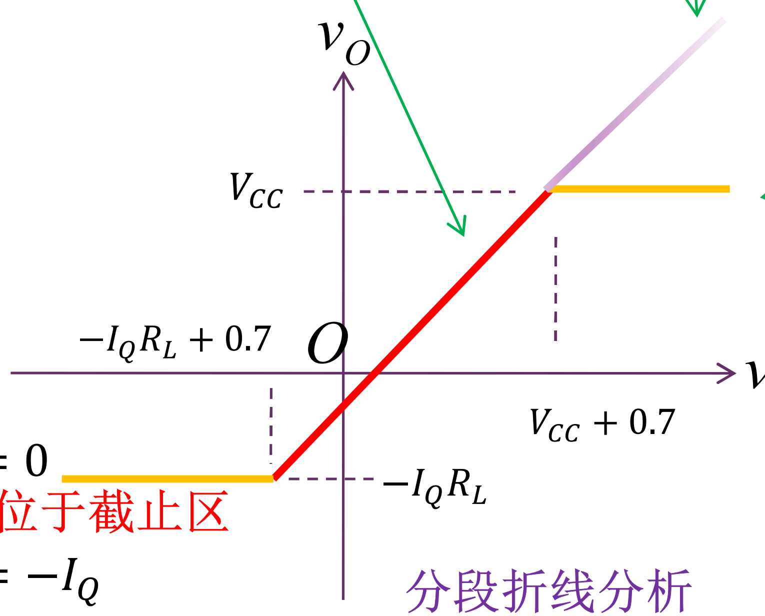
A类缓冲器



理想恒压源$\mathbf{V_I}$提供能量，晶体管$\mathbf{Q_1}$变成双二极管，不具期望的能量转化作用

晶体管$\mathbf{Q_1}$位于有源区：$\mathbf{V_{CC}}$提供直流能量，$\mathbf{Q_1}$将其转化为交流能量输出：此为正常工作区，电压缓冲，具有电流增益

$$v_O=v_I-0.7$$



前级电路等效戴维南电压源内阻的限流作用，$\mathbf{V_I}$电压被限制在$\mathbf{V_{CC}+0.7V}$以内，此处电压最高$\mathbf{V_{CC}}$，晶体管位于饱和区；对于**MOSFET**，即使是理想恒压源$\mathbf{V_I}$驱动，此处电压最高也是$\mathbf{V_{DD}}$，此时晶体管位于欧姆导通区

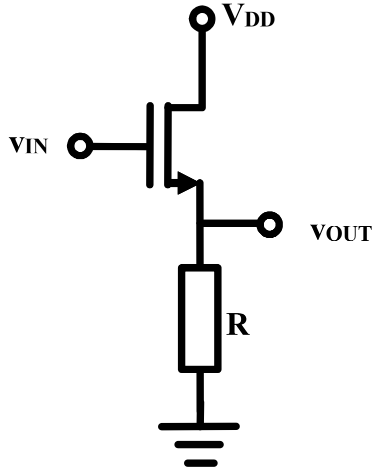
$I_1=0$

晶体管$\mathbf{Q_1}$位于截止区

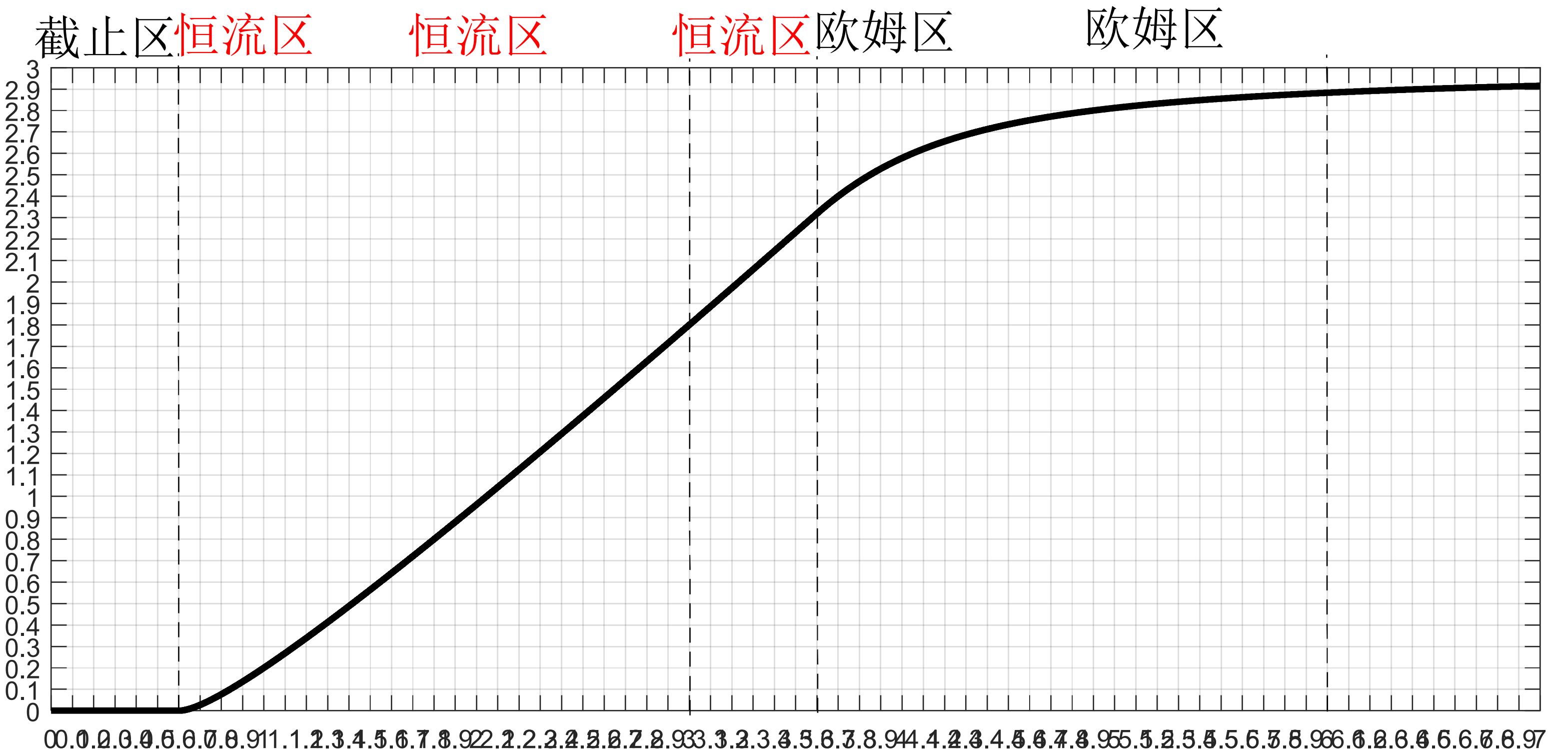
$I_L=-I_Q$

分段折线分析

MOSFET-CD组态缓冲器作业回顾

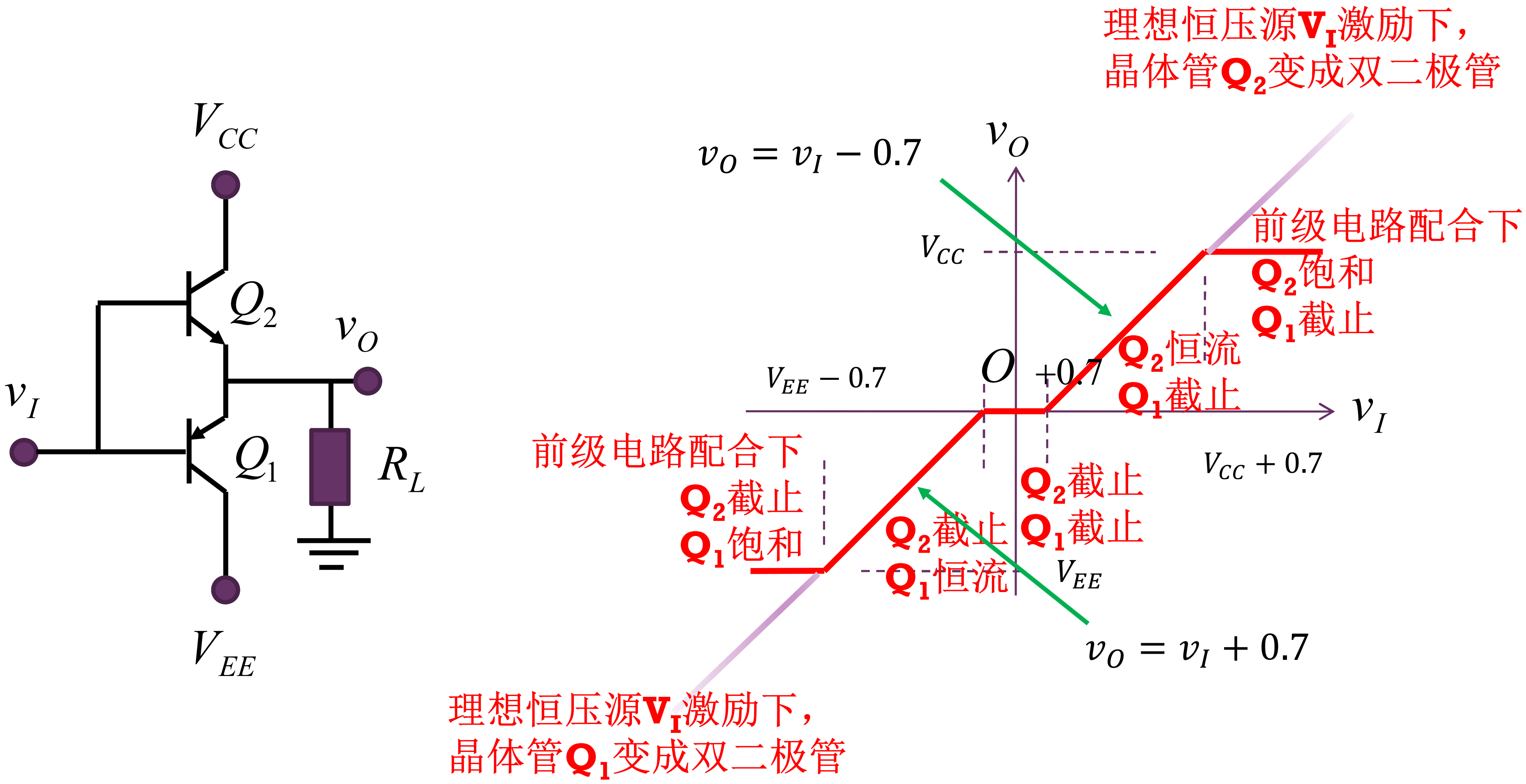


晶体管工作在恒流区，具有将直流能量有效转化为交流能量的换能作用，一般不应进入到其他两个工作区



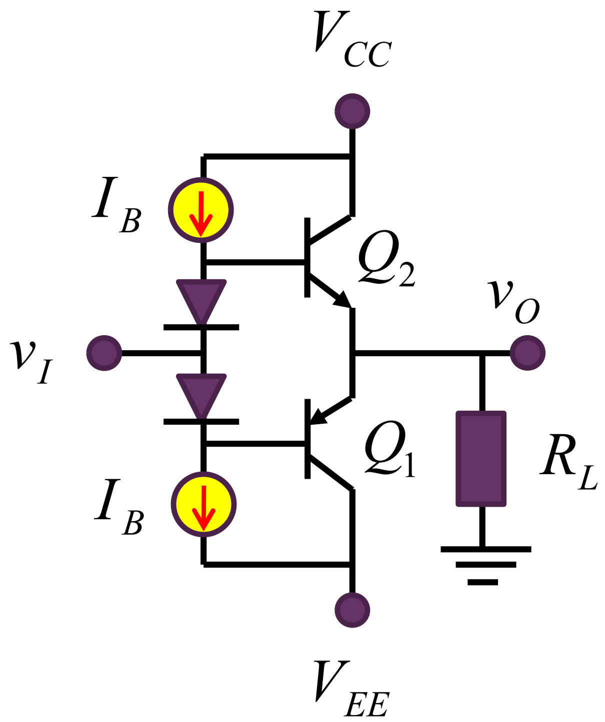
B类推挽结构

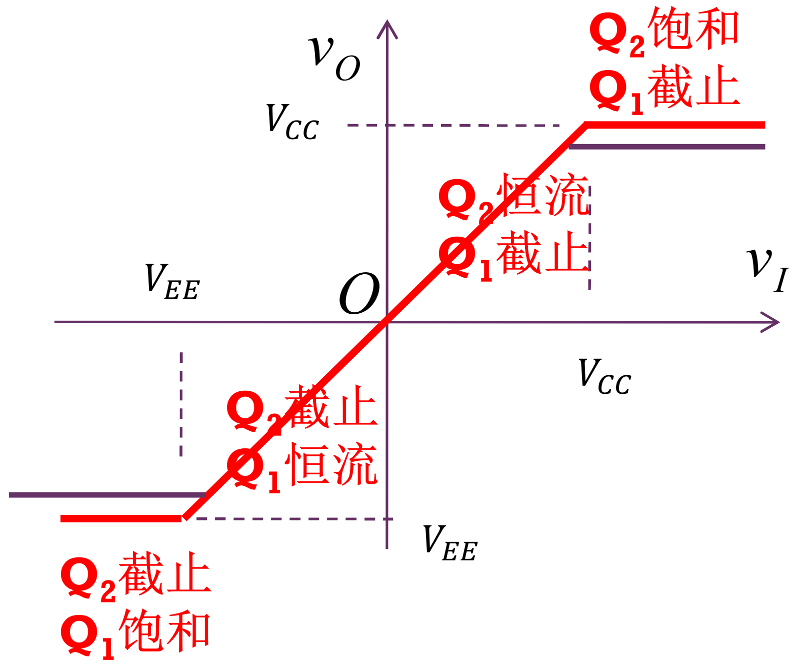
B类放大器存在交越失真：两个晶体管均截止，输入变化但输出为**0**



AB类推挽

AB类放大器近似视为线性放大器



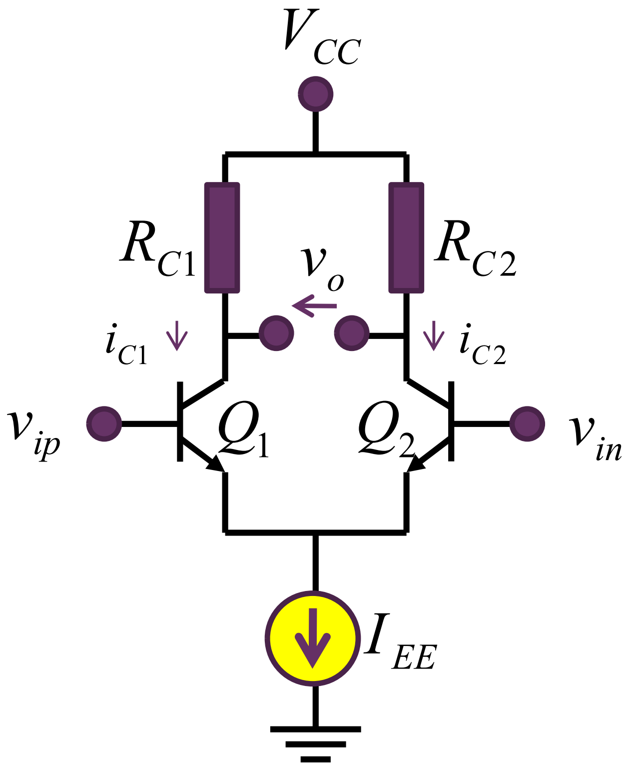


差分放大

- 差分放大既可以是小信号的，也可以是大信号的
- 差分放大器的输入输出转移特性曲线是对称的
  - 当工作点位于中心位置，且交流小信号足够小时，就是小信号线性放大器
  - 当信号幅度大得进入转移特性曲线的饱和区，就是大信号放大器
    - 如果幅度极大时，差分放大器可用单刀双掷开关模型进行分析

作业10.3 BJT差分对特性

对称结构形成的非线性转移特性曲线



证明**BJT**差分对跨导控制关系：

$$i_d = i_{C1} - i_{C2} = f(v_{id}) = I_{EE}\tanh\frac{v_{id}}{2v_T}$$

已知**BJT**跨导控制关系

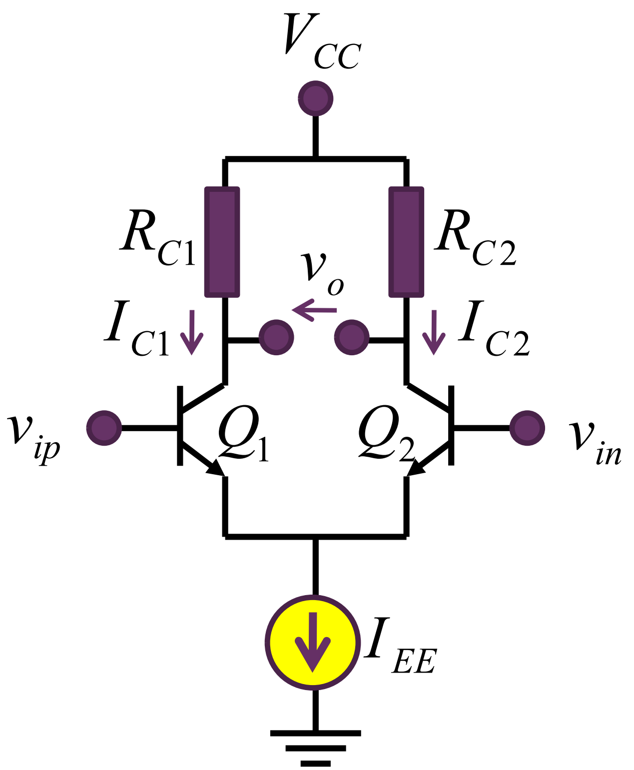
$$i_b \approx 0$$

忽略β、$\mathbf{V_A}$的影响

$$i_c \approx I_{CS0}e^{\frac{v_{BE}}{v_T}}$$

$\beta\to\infty$, $\mathbf{V_A}\to\infty$

假设为理想指数律控制关系



$$v_o=\left(V_{CC}-I_{C2}R_{C2}\right)-\left(V_{CC}-I_{C1}R_{C1}\right)$$
$$=\left(I_{C1}-I_{C2}\right)R_C=i_dR_C$$

输出差分电流和差分电压的线性关系

$$I_{C1}\approx I_{CS1}e^{\frac{V_{BE1}}{v_T}}=I_{CS0}e^{\frac{V_{BE1}}{v_T}}$$

忽略厄利效应
V_A $\to\infty$

$$I_{C2}\approx I_{CS2}e^{\frac{V_{BE2}}{v_T}}=I_{CS0}e^{\frac{V_{BE2}}{v_T}}$$

$$I_{EE}=I_{E1}+I_{E2}=\frac{1}{\alpha}\left(I_{C1}+I_{C2}\right)\approx I_{C1}+I_{C2}$$

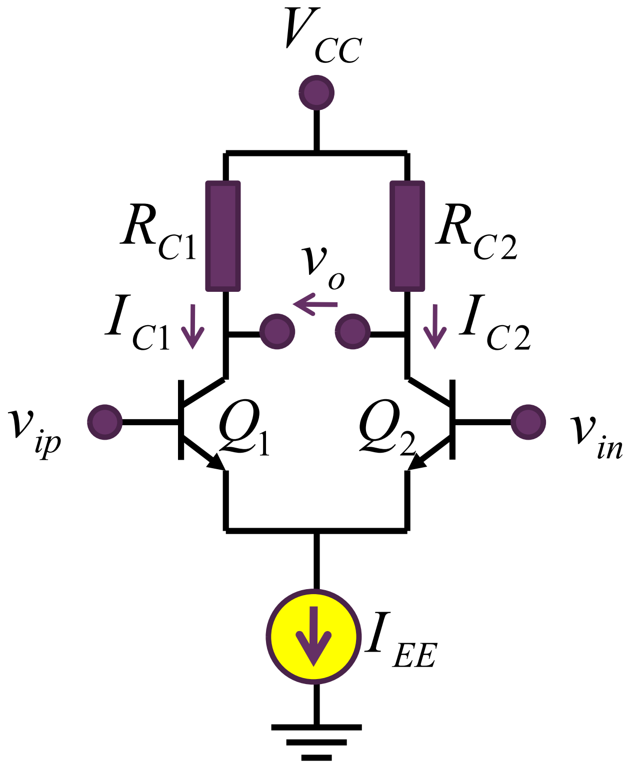
电流增益$\beta\to\infty$

$$v_{id}=V_{BE1}-V_{BE2}$$

两个支路电流

$$I_{C1}=I_{CS0}e^{\frac{V_{BE1}}{v_T}}\qquad V_{BE1}=v_T\ln\frac{I_{C1}}{I_{CS0}}$$

$$I_{C2}=I_{CS0}e^{\frac{V_{BE2}}{v_T}}\qquad V_{BE2}=v_T\ln\frac{I_{C2}}{I_{CS0}}$$



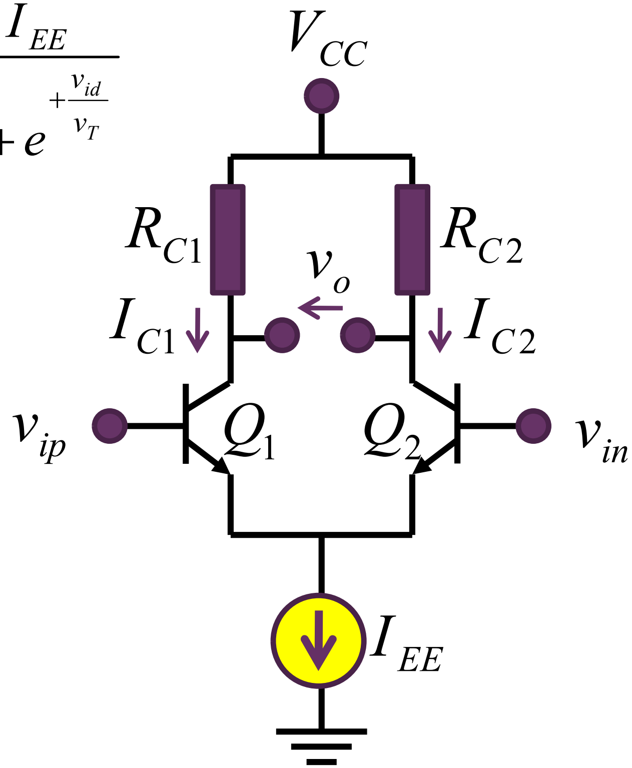
$$v_{id}=V_{BE1}-V_{BE2}=v_T\ln\frac{I_{C1}}{I_{C2}}$$

$$\frac{I_{C1}}{I_{C2}}=e^{\frac{v_{id}}{v_T}}\qquad I_{C1}=\frac{I_{EE}}{1+e^{-\frac{v_{id}}{v_T}}}\qquad I_{C2}=\frac{I_{EE}}{1+e^{+\frac{v_{id}}{v_T}}}$$

$$I_{C1}+I_{C2}=I_{EE}$$

差分电流

$$I_{C1}=\frac{I_{EE}}{1+e^{-\frac{v_{id}}{v_T}}}\qquad I_{C2}=\frac{I_{EE}}{1+e^{+\frac{v_{id}}{v_T}}}$$



$$i_d=I_{C1}-I_{C2}=\frac{e^{\frac{v_{id}}{v_T}}-1}{e^{\frac{v_{id}}{v_T}}+1}I_{EE}$$

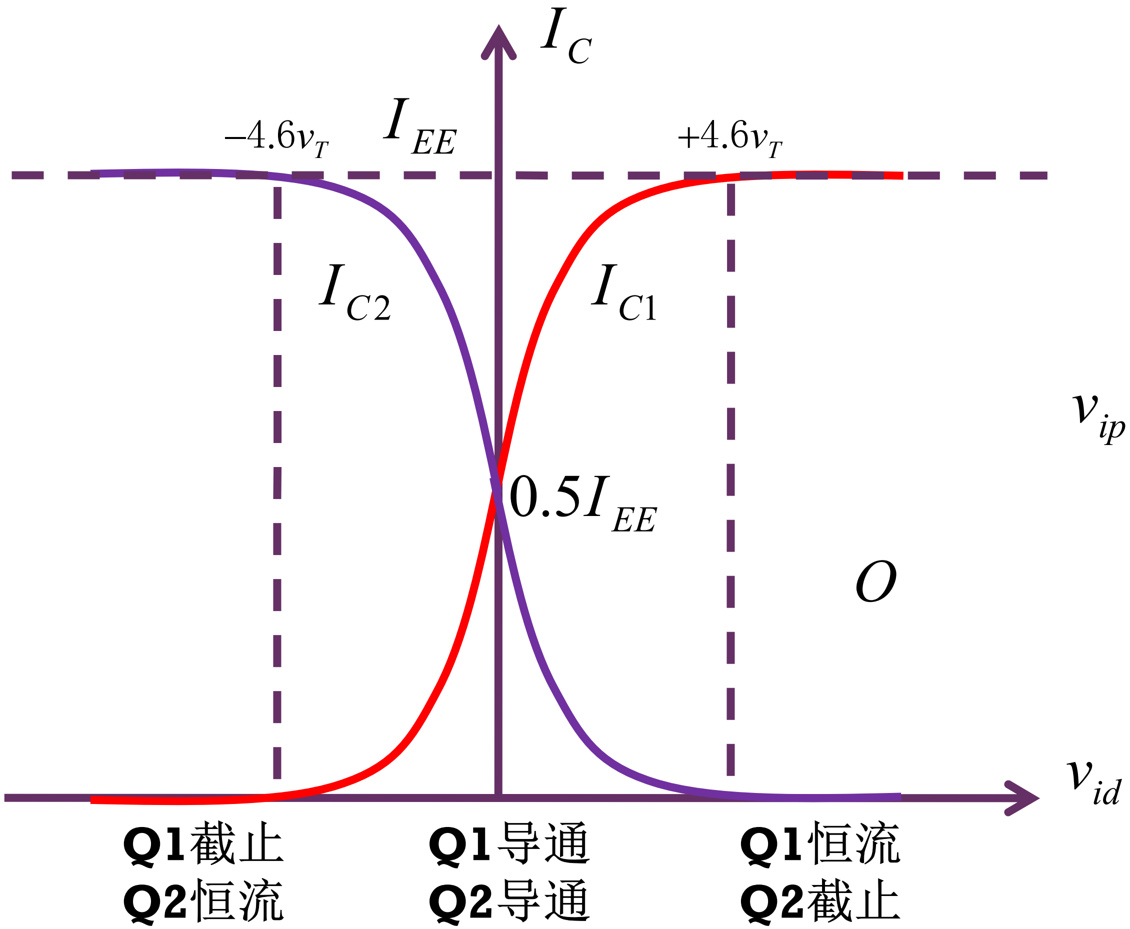
$$=\frac{e^{\frac{v_{id}}{2v_T}}-e^{-\frac{v_{id}}{2v_T}}}{e^{\frac{v_{id}}{2v_T}}+e^{-\frac{v_{id}}{2v_T}}}I_{EE}=I_{EE}\tanh\frac{v_{id}}{2v_T}$$

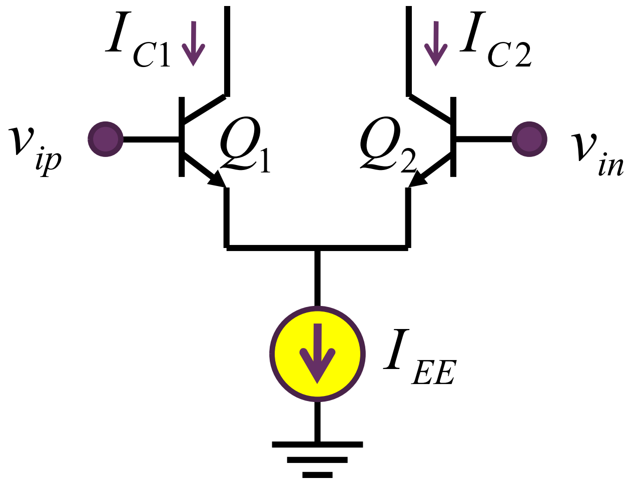
$$I_{C1}=0.5I_{EE}+0.5i_d$$
$$=0.5I_{EE}\left(1+\tanh\frac{v_{id}}{2v_T}\right)$$

$$I_{C2}=0.5I_{EE}-0.5i_d$$
$$=0.5I_{EE}\left(1-\tanh\frac{v_{id}}{2v_T}\right)$$

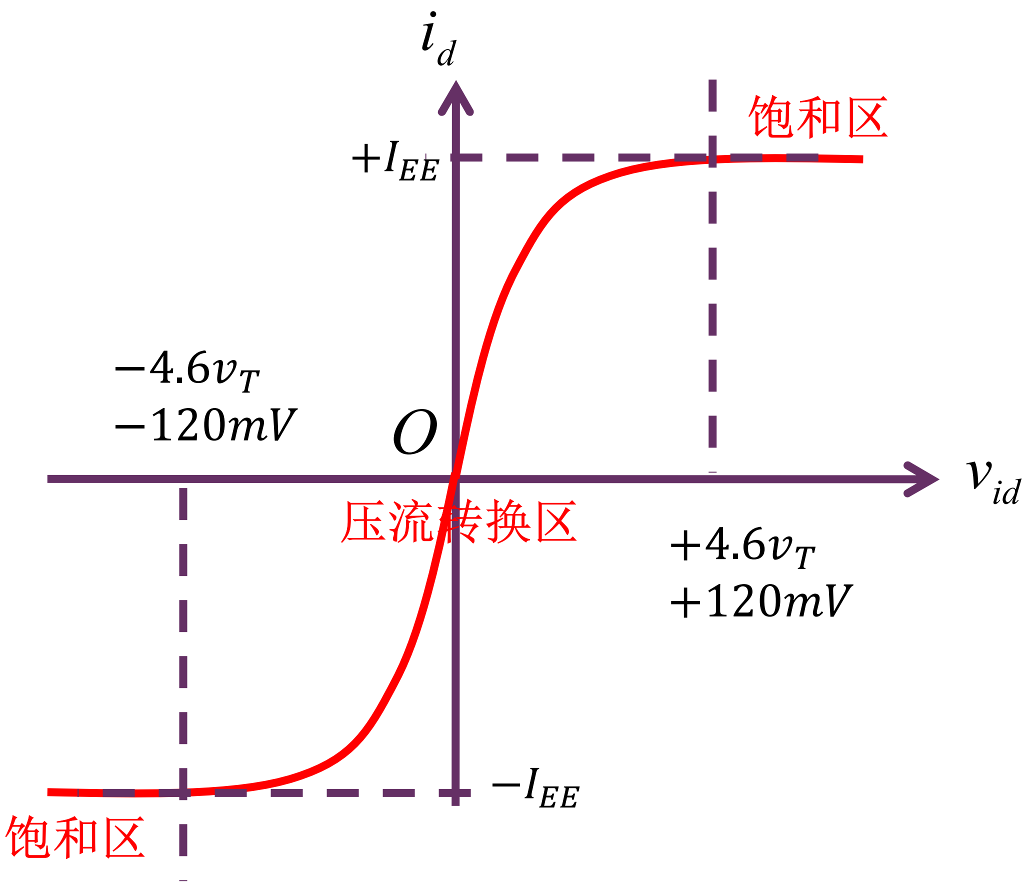
输入电压输出电流转移特性关系

$$I_{C1}=0.5I_{EE}\left(1+\tanh\frac{v_{id}}{2v_T}\right)\qquad I_{C2}=0.5I_{EE}\left(1-\tanh\frac{v_{id}}{2v_T}\right)$$

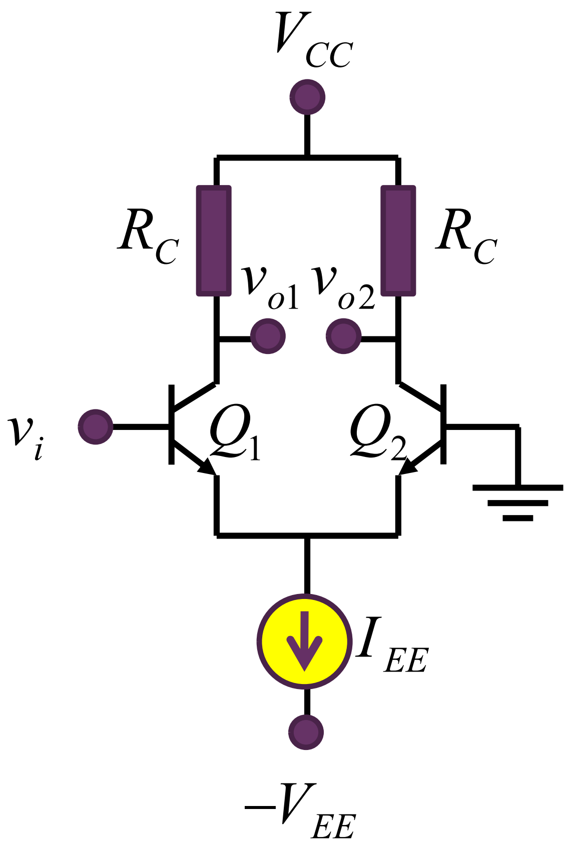




差模转移特性曲线



作业10.4 差分对的单端转双端



$I_{EE} = 1mA$

- 电源电压为±10V，差分对管参数一致，R_C=3kΩ，画出如下三种输入情况下的两个输出电压v_{o1},v_{o2}的波形示意图

小信号激励是线性放大，
大信号激励可抽象为开关

$$v_i = 10\sin\left(2\pi\times 10^3 t\right)(mV)$$

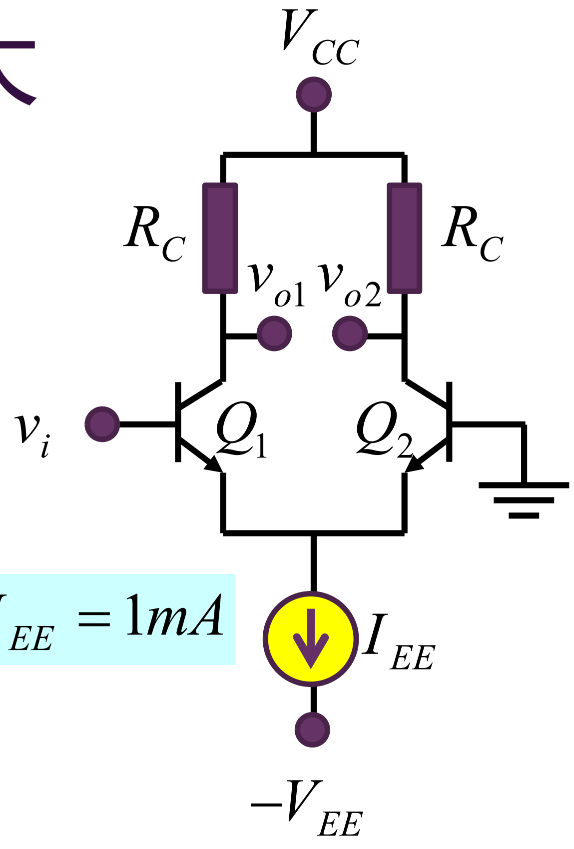
$$v_i = 0.5\sin\left(2\pi\times 10^3 t\right)(V)$$

$$v_i = 50 + 100\sin\left(2\pi\times 10^3 t\right)(mV)$$

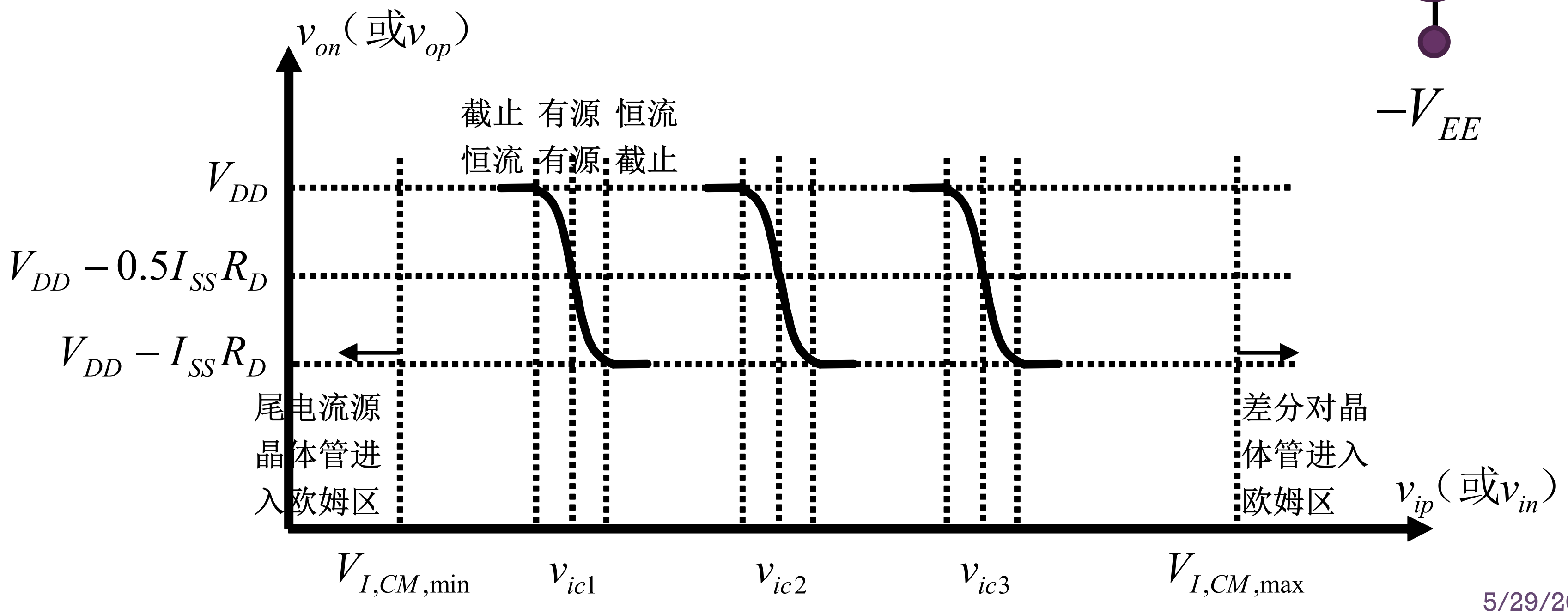
共模范围内不影响差模放大

$$v_{ip}=v_i \qquad v_{ic}=\frac{v_{ip}+v_{in}}{2}=\frac{v_i}{2}$$

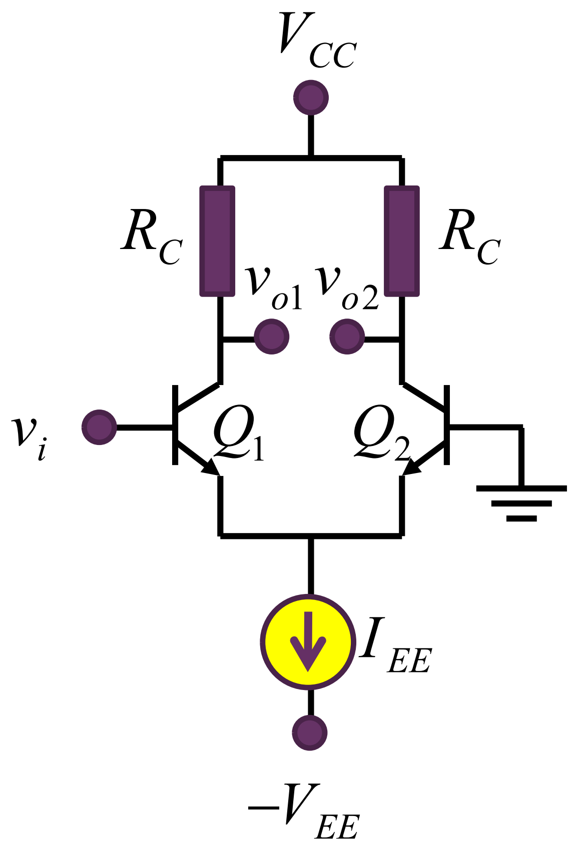
$$v_{in}=0 \qquad v_{id}=v_{ip}-v_{in}=v_i$$



$I_{EE}=1mA$



两个输出电压



$I_{EE}=1mA$

$$i_d=I_{EE}\tanh\frac{v_{id}}{2v_T}=I_{EE}\tanh\frac{v_i}{2v_T}$$

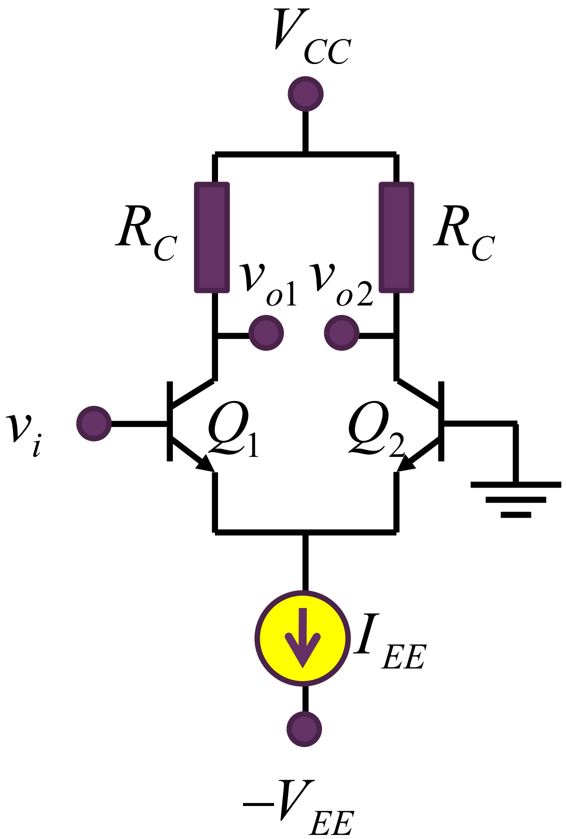
$$I_{C1}=0.5I_{EE}\left(1+\tanh\frac{v_{id}}{2v_T}\right)\qquad I_{C2}=0.5I_{EE}\left(1-\tanh\frac{v_{id}}{2v_T}\right)$$

$$v_{o1}=V_{CC}-I_{C1}R_C=V_{CC}-0.5I_{EE}R_C-0.5I_{EE}R_C\tanh\frac{v_i}{2v_T}$$

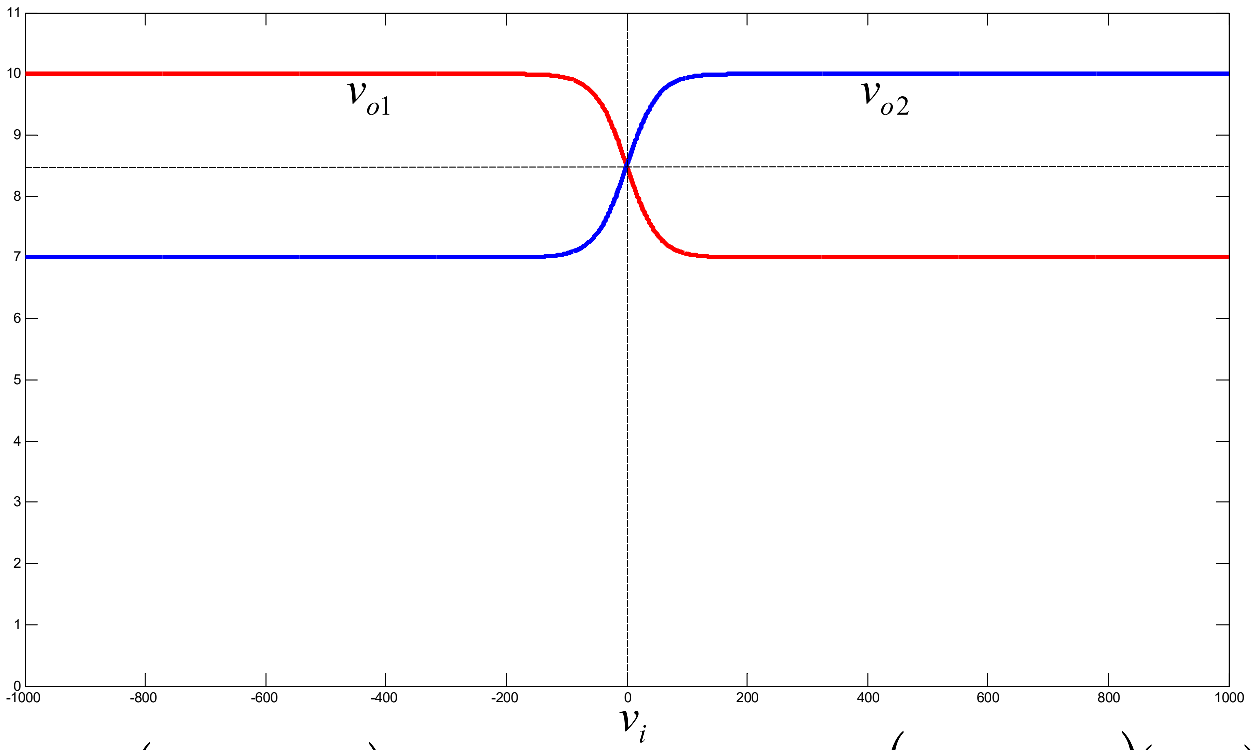
$$=10-0.5\times 1m\times 3k-0.5\times 1m\times 3k\times\tanh\frac{v_i}{2v_T}=8.5-1.5\tanh\frac{v_i}{2v_T}$$

$$v_{o2}=V_{CC}-I_{C2}R_C=8.5+1.5\tanh\frac{v_i}{2v_T}$$

两个输出电压与输入电压的关系曲线



$$v_{o1}=8.5-1.5\tanh\frac{v_i}{2v_T}\qquad v_{o2}=8.5+1.5\tanh\frac{v_i}{2v_T}$$



$I_{EE}=1mA$

$$v_i=10\sin\left(2\pi\times10^3t\right)(mV)\qquad v_i=500\sin\left(2\pi\times10^3t\right)(mV)$$

$$v_i=50+100\sin\left(2\pi\times10^3t\right)(mV)$$

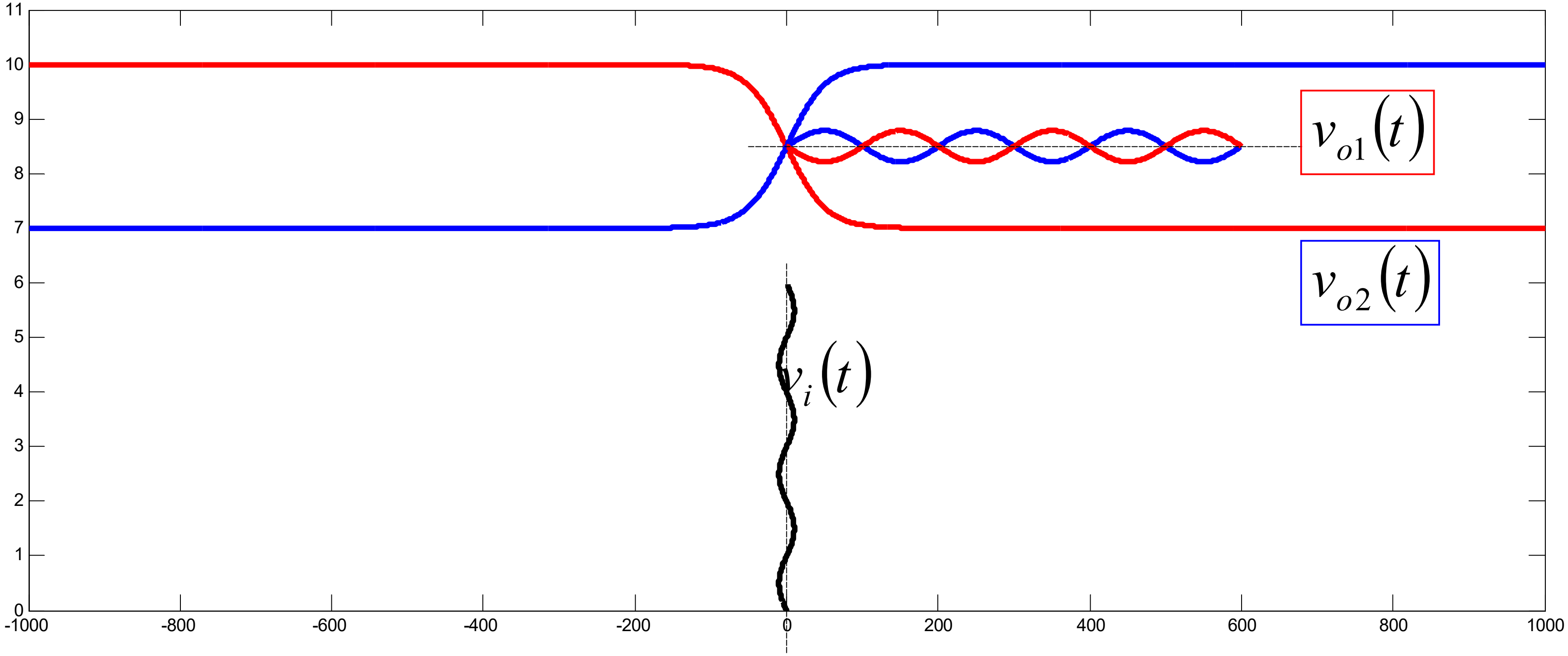
线性范围内，线性放大

$$v_i = 10\sin\left(2\pi\times10^3 t\right)\left(mV\right)$$

信号幅度在线性范围内，差分对为线性跨导
输出近似为正弦波

$$v_o(t) = i_d R_C = R_C I_{EE} tanh\frac{v_{id}}{2v_T}$$

$$\approx R_C I_{EE}\frac{v_{id}}{2v_T} = R_C\frac{0.5 I_{EE}}{v_T}v_{id} = g_{m0}R_C\cdot v_i(t)$$



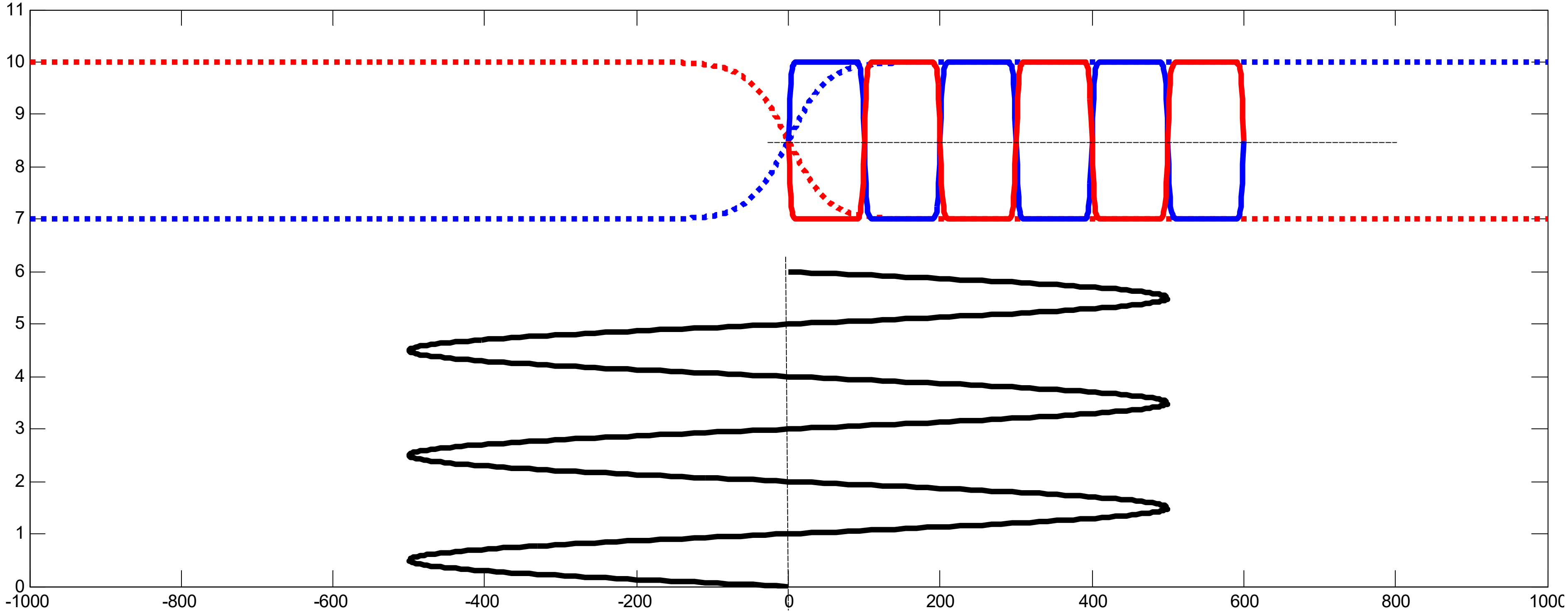
大信号激励，方波输出，开关抽象

$$v_i = 500\sin\left(2\pi\times10^3 t\right)\left(mV\right)$$

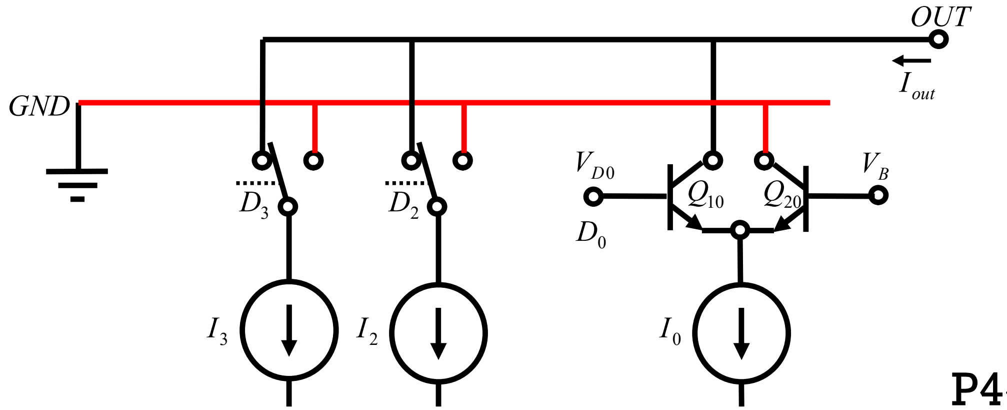
$$S_2\left(\omega_0 t\right)=\begin{cases}+1 & \sin\omega_0 t>0\\ -1 & \sin\omega_0 t<0\end{cases}$$

信号幅度很大，差分对为单刀双掷开关
输出近似为方波

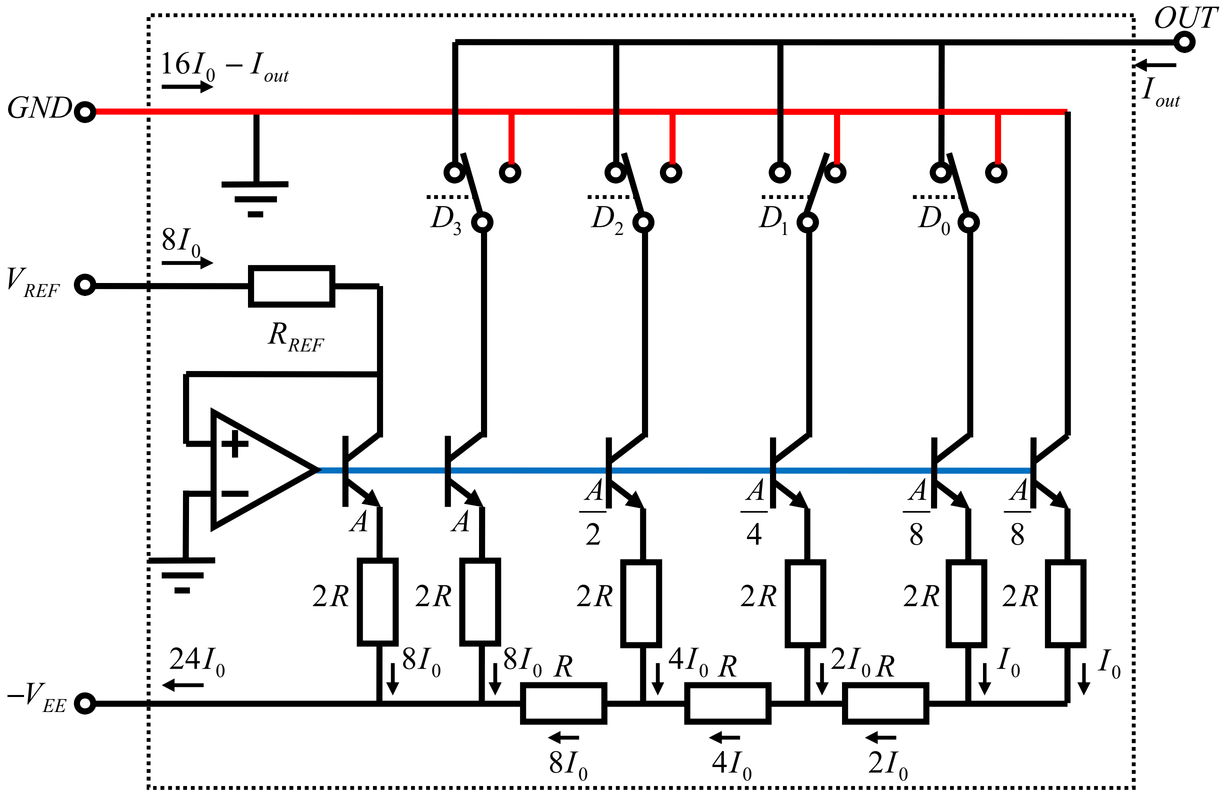
$$v_o(t)=R_C I_{EE} tanh\frac{v_{id}}{2v_T}\approx I_{EE}R_C\cdot S_2(\omega_0 t)$$



一个单刀双掷开关的应用例



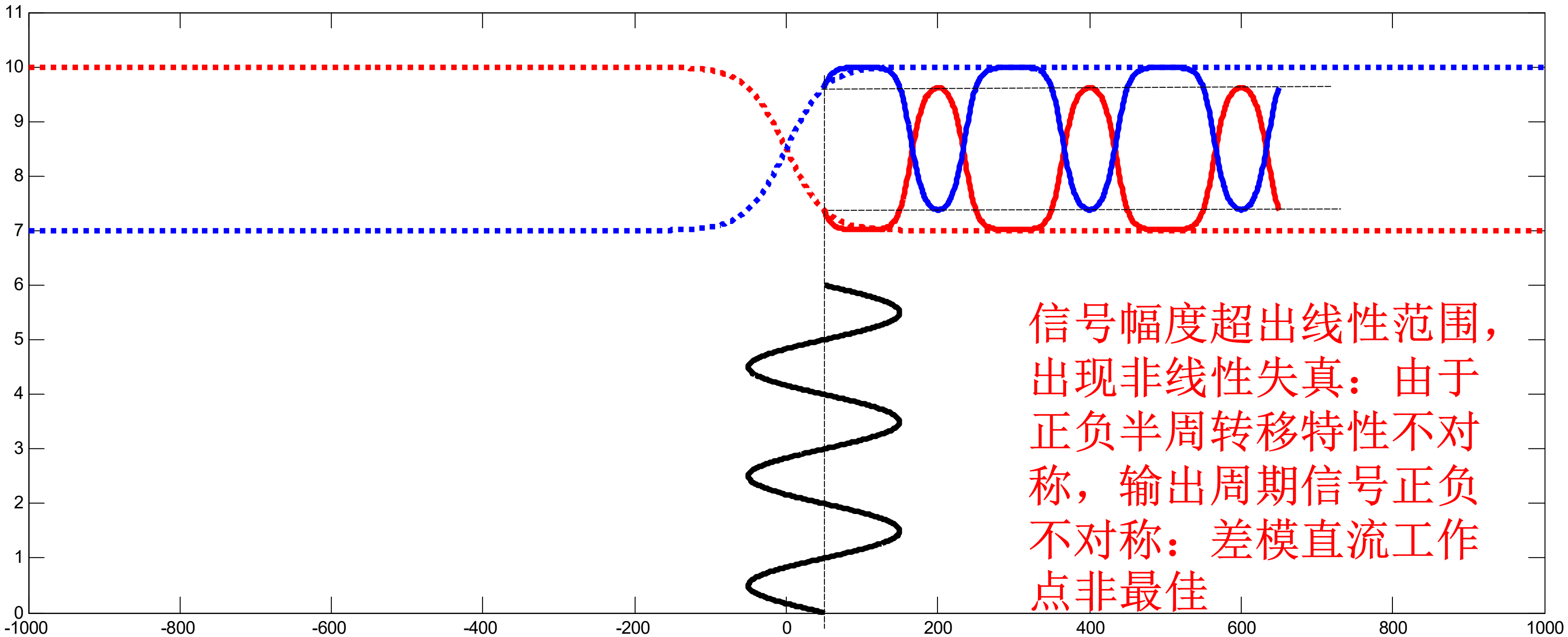
P446页DAC电路分析



工作点偏离中心的后果

$$v_i = 50 + 100\sin\left(2\pi\times10^3 t\right)\left(mV\right)$$

差模信号并非交流信号，差模信号中也可以有直流、交流分量

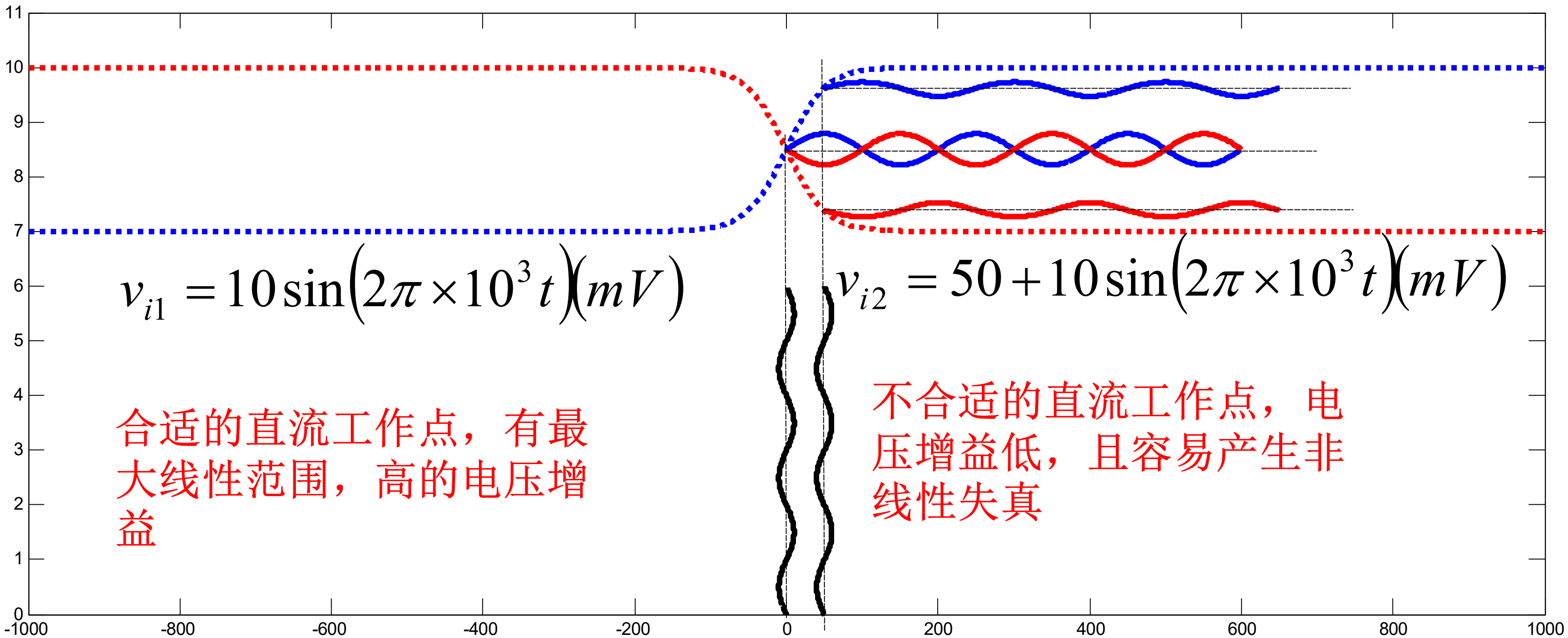


信号幅度超出线性范围，出现非线性失真：由于正负半周转移特性不对称，输出周期信号正负不对称：差模直流工作点非最佳

$$v_{ic} = 25 + 50\sin\left(2\pi\times10^3 t\right)\left(mV\right)$$

$$v_{id} = 50 + 100\sin\left(2\pi\times10^3 t\right)\left(mV\right)$$

线性放大最佳工作点在中间位置



考试安排

- 考试时间：？？
- 考试地点：？？
  - 不能返校只能参加线上考的留学生和我联系确认线上考事宜
    - guolinli@tsinghua.edu.cn
  - 自带计算器
  - 隔行隔列坐，严格考场纪律，不允许自带草稿纸，不允许多拿卷子
  - 手机关机装到书包中，书包放前台
  - 监考老师收卷、数卷无误后，方可离场
- 考试内容：共108分