

电子电路与系统基础(B2)---非线性电路

第3讲：MOSFET

李国林

清华大学电子工程系

B 班课程 内容安排

第一学期：线性	序号	第二学期：非线性
电路定律	1	器件基础
电阻电源	2	二极管
电容电感	3	MOSFET
信号分析	4	BJT
分压分流	5	反相电路
正弦稳态	6	数字门
时频特性	7	放大器
期中复习	8	期中复习
RLC 二阶	9	负反馈
二阶时频	10	差分放大
受控源	11	频率特性
网络参量	12	正反馈
典型网络	13	振荡器
作业选讲	14	作业选讲
期末复习	15	期末复习

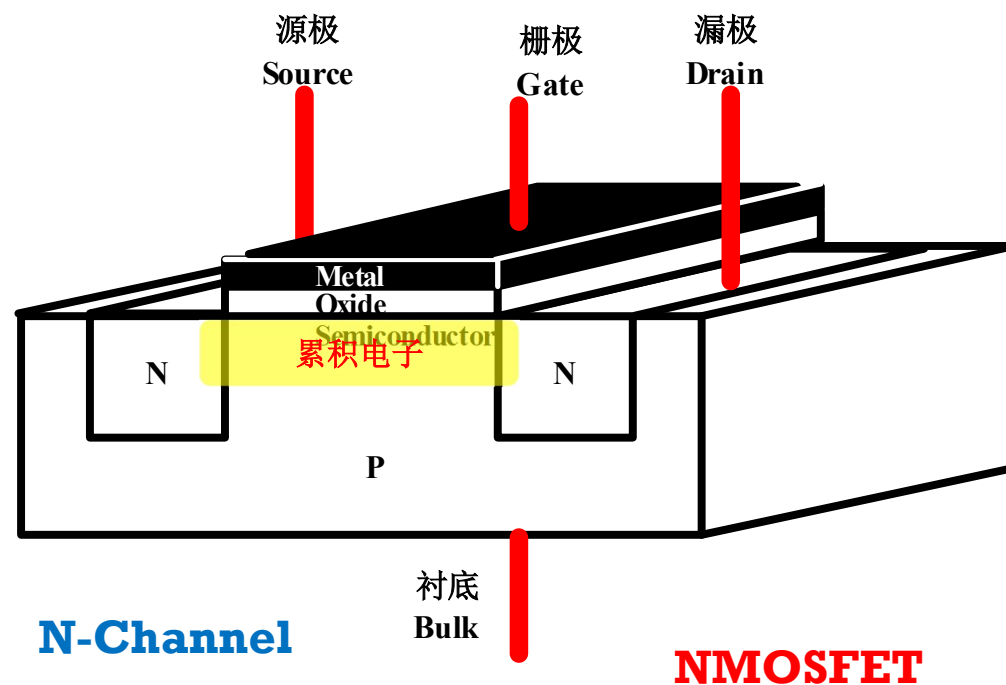
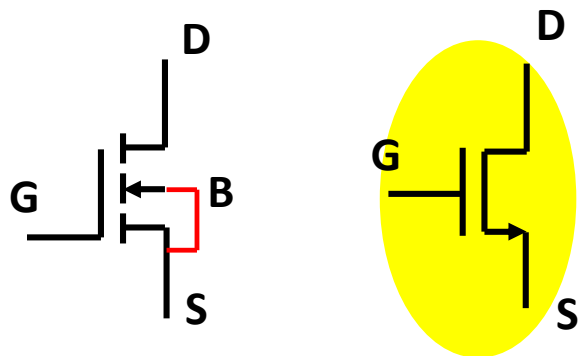
MOSFET 内容

- MOSFET结构与伏安特性
- 分段线性化电路模型
- 电流源
 - 工作在恒流区的晶体管
- 作业选讲

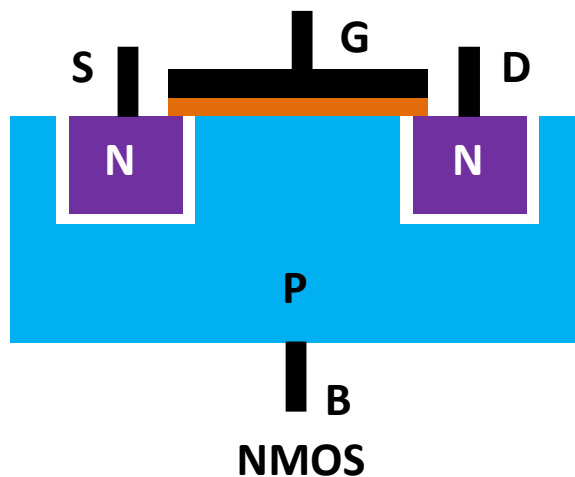
MOSFET结构

■ Metal-Oxide-Semiconductor Field-Effect Transistor

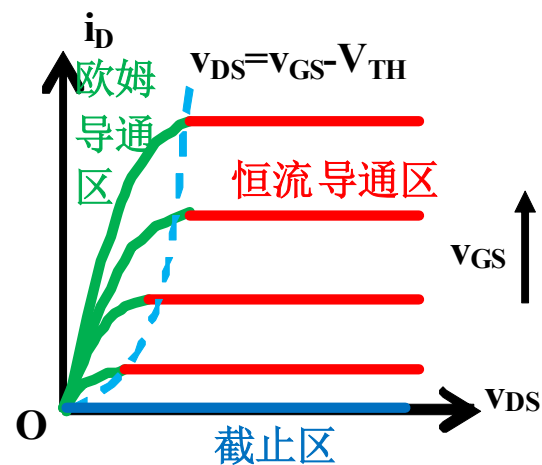
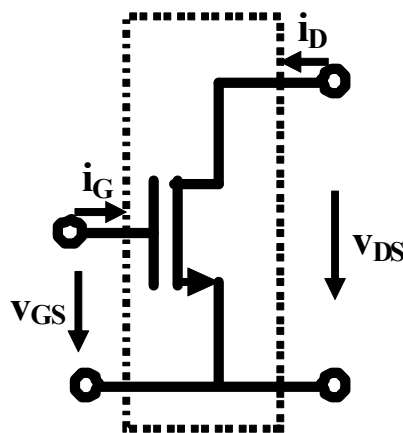
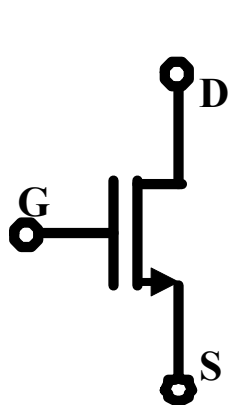
- 金属-氧化物-半导体结构的场效应晶体管
- Transistor: Transfer Resistor
 - 晶体管，转移电阻器
 - 受控的非线性电阻
 - MOS电容
 - 沟道形状变化



结构决定电特性

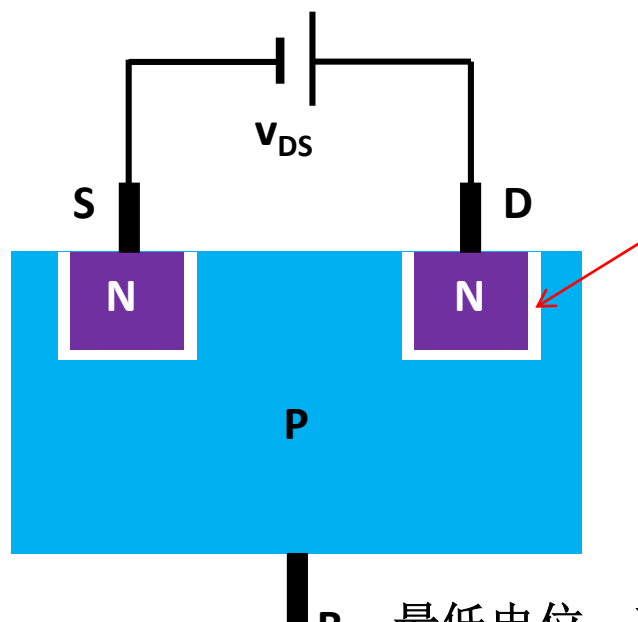


这样的结构导致如此的受控非线性电阻伏安特性曲线，为什么？



两个孤岛不导电

S: Source: 源极
D: Drain: 漏极
B: Bulk: 衬底



PN结反偏耗尽层
漏源不导电

B: 最低电位: 确保PN结反偏截止

为了确保同一基片上的晶体管相互独立

加控制端：栅极

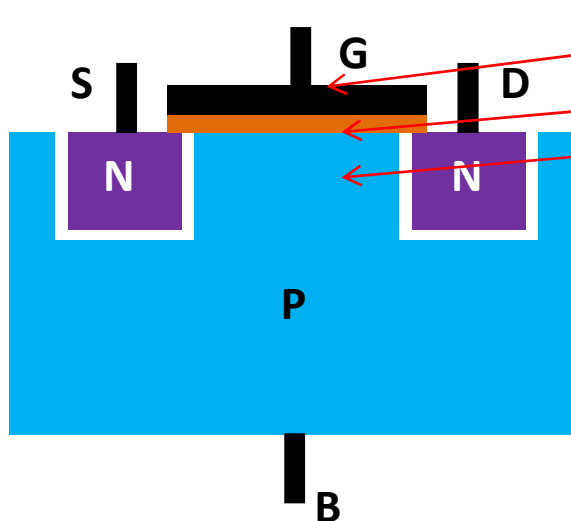
S: Source: 源极

D: Drain: 漏极

B: Bulk: 衬底

G: Gate: 栅极

门：打开门，关上
门，控制端



M: Metal: 金属

O: Oxide: 氧化物

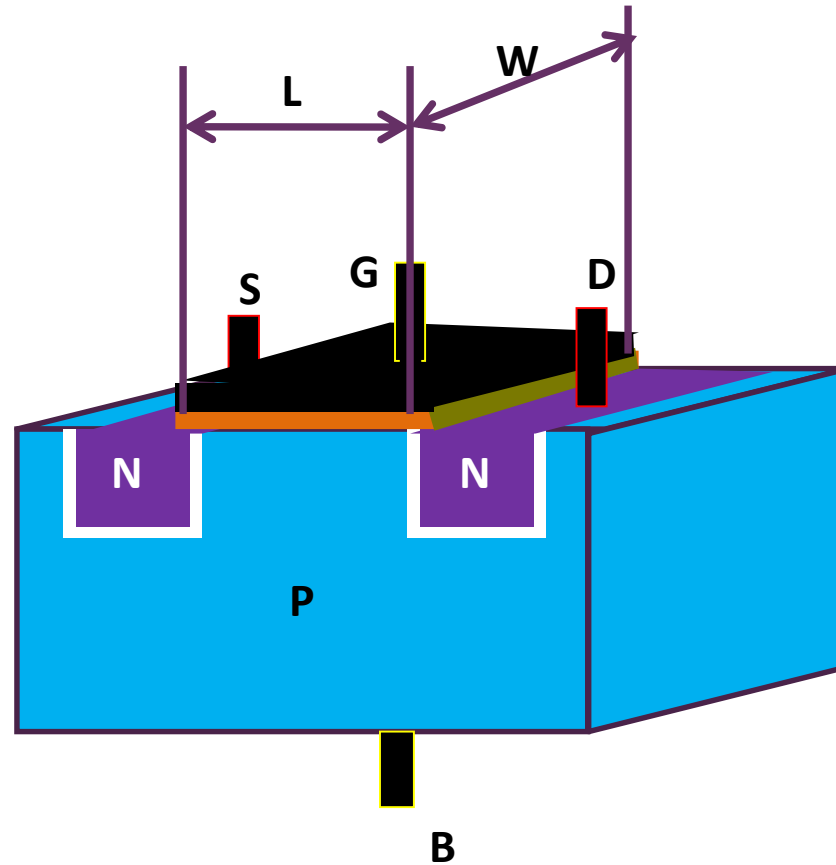
S: Semiconductor: 半导体

F: Field: 场

E: Effect: 效应

T: Transistor: 晶体管

MOSFET结构



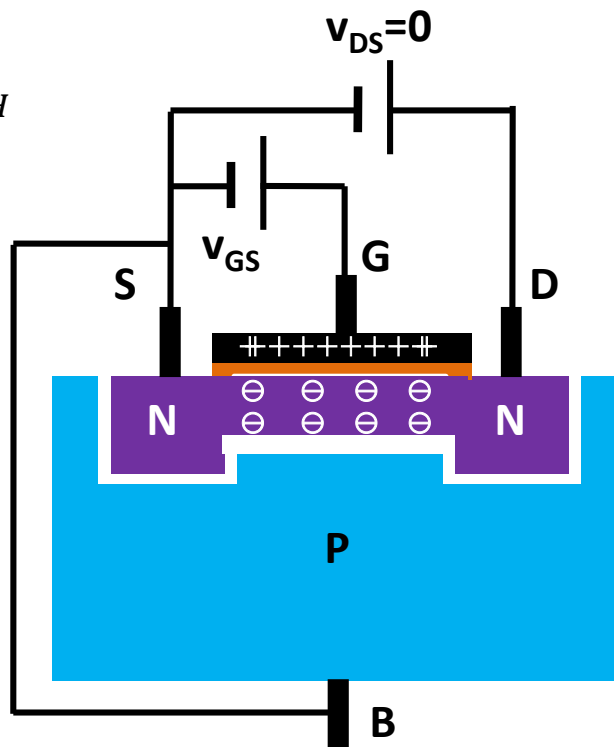
$$v_{DS} = 0$$

$$v_{GS} < V_{TH}$$

$$v_{GS} = V_{TH}$$

$$v_{GS} > V_{TH}$$

V_{TH}
阈值电压



加控制电压可形成沟道

v_{GS} 很小时：漏源无法形成沟道，截止状态：**DS**不导电

$v_{GS} = V_{TH}$ 时：氧化层下方P型区的一层空穴全部耗尽

$v_{GS} > V_{TH}$ 时：氧化层下方电子累积形成反型层，形成导电沟道

v_{GS} 高于 V_{TH} 越多，导电沟道越厚，沟道内可移动电荷数目越多，**DS**间电阻就越小，**DS**电流就越大：沟道是受控的电阻

$$Q_0 = C \cdot V_{od} = -WLC_{ox}(v_{GS} - V_{TH}) = L \cdot Q_x$$

沟道总电荷量

$$Q_x = -WC_{ox}(v_{GS} - V_{TH})$$

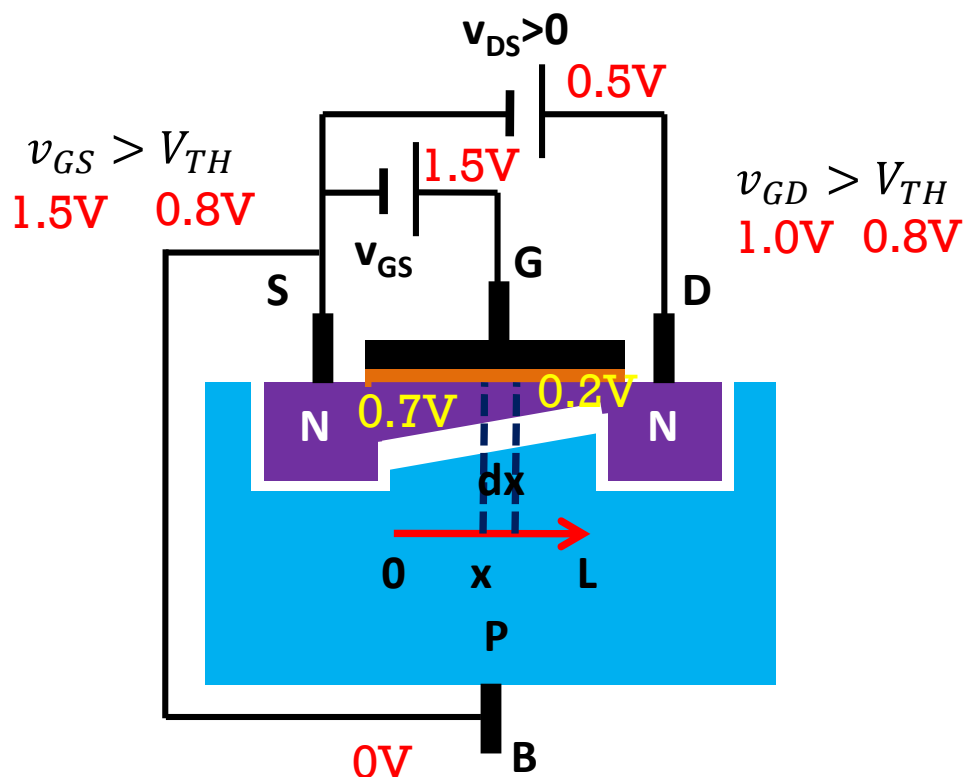
栅源过驱动电压 $V_{od} = v_{GS} - V_{TH}$ 决定的单位长度沟道电荷量

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad \begin{array}{l} \text{SiO}_2 \text{介电常数} \\ \text{SiO}_2 \text{厚度} \end{array}$$

栅氧层单位面积电容

沟道加压导电

$$v_{DS} < v_{GS} - V_{TH} = v_{DS,sat} \Rightarrow v_{GD} > V_{TH}$$



沟道电荷分布不再均匀

$$Q_x(0) = -WC_{ox}(v_{GS} - V_{TH})$$

$$Q_x(L) = -WC_{ox}(v_{GD} - V_{TH})$$

$$Q_x(x) = -WC_{ox}(v_{GS} - u(x) - V_{TH})$$

$$u(0) = 0$$

$$u(x) = ?$$

$$u(L) = v_{DS}$$

dt 时间内, $[x, x+dx]$ 区域的电荷被移动到下一位置

$$dQ(x) = Q_x(x)dx$$

$$i_D = \frac{dQ(x)}{dt} = Q_x(x) \frac{dx}{dt} = Q_x(x)v(x)$$

$$i_D = -WC_{ox}(v_{GS} - u(x) - V_{TH})v(x)$$

加压导电电流大小

$$v_{DS} < v_{GS} - V_{TH} = v_{DS,sat}$$

$$i_D = -WC_{ox}(v_{GS} - u(x) - V_{TH})v(x)$$

$$v(x) = \mu E_x(x)$$

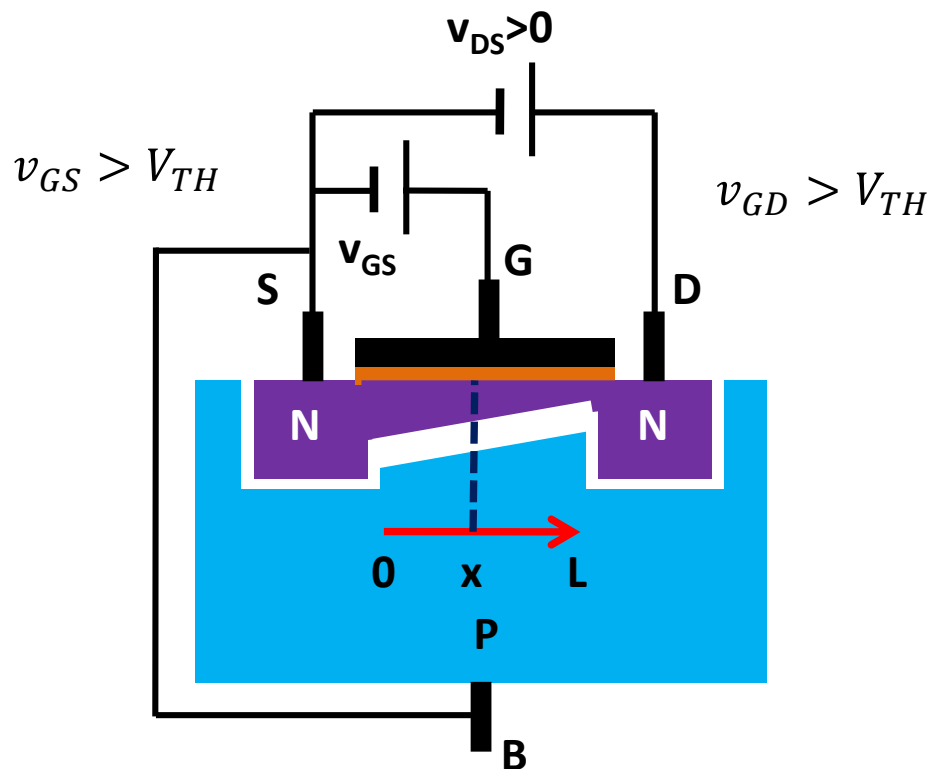
$$v(x) = v_e(x) = \mu_n E_x(x)$$

电荷运动速度等于载流子迁移率与电场强度之积

$$E_x(x) = -\frac{du(x)}{dx}$$

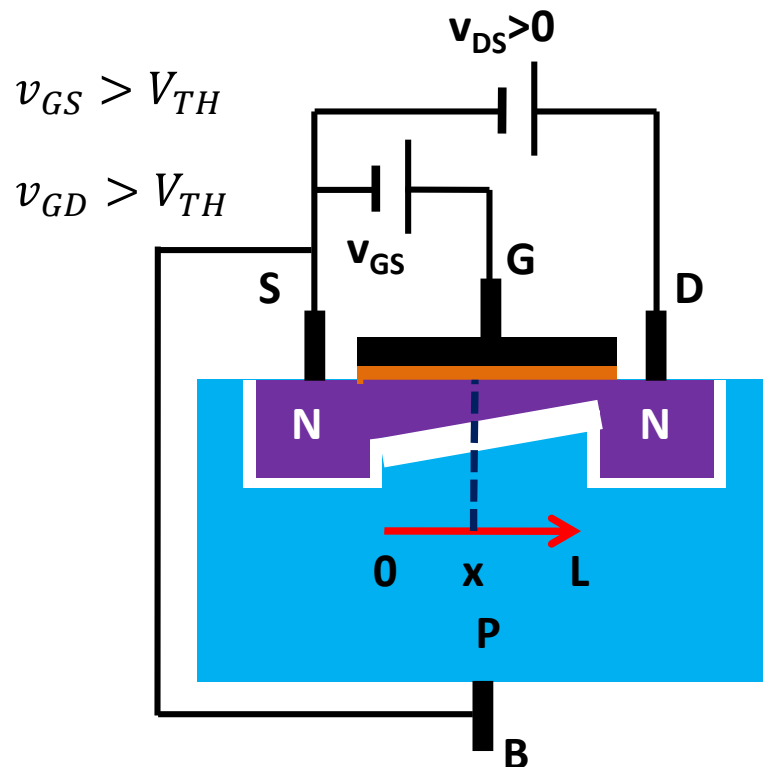
$$i_D = WC_{ox}(v_{GS} - u(x) - V_{TH})\mu_n \frac{du(x)}{dx}$$

$$i_D dx = W\mu_n C_{ox}(v_{GS} - u(x) - V_{TH})du(x)$$



欧姆导通特性

$$v_{DS} < v_{GS} - V_{TH} = v_{DS,sat}$$



$$i_D dx = W \mu_n C_{ox} (v_{GS} - u(x) - V_{TH}) du(x)$$

$$\int_0^L i_D dx = \int_0^{v_{DS}} W \mu_n C_{ox} (v_{GS} - u(x) - V_{TH}) du(x)$$

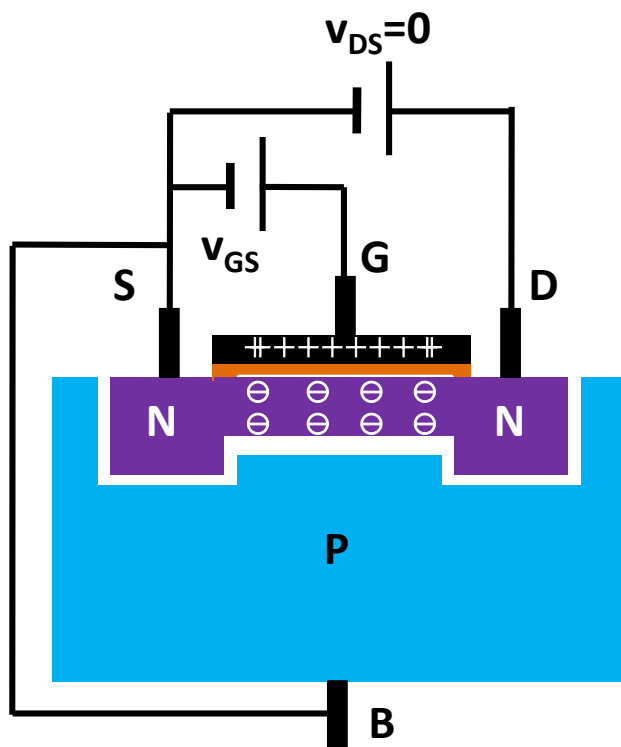
$$\begin{aligned} i_D L &= W \mu_n C_{ox} \left((v_{GS} - V_{TH}) u(x) - \frac{1}{2} u^2(x) \right) \Big|_0^{v_{DS}} \\ &= W \mu_n C_{ox} \left((v_{GS} - V_{TH}) v_{DS} - \frac{1}{2} v_{DS}^2 \right) \end{aligned}$$

$$i_D = \mu_n C_{ox} \frac{W}{L} \left((v_{GS} - V_{TH}) v_{DS} - \frac{1}{2} v_{DS}^2 \right)$$

$$i_D = 2\beta_n \left((v_{GS} - V_{TH}) v_{DS} - \frac{1}{2} v_{DS}^2 \right)$$

$$\beta_n = \frac{1}{2} \mu_n C_{ox} \frac{W}{L}$$

如果沟道形状不变，则为线性电阻



$$i_D = \mu_n C_{ox} \frac{W}{L} \left((v_{GS} - V_{TH}) v_{DS} - \frac{1}{2} v_{DS}^2 \right)$$

过原点的抛物线方程（非线性电阻特性曲线）

原点 ($v_{DS}=0$) 位置的切线方程

$$\begin{aligned} i_D &= \mu_n C_{ox} \frac{W}{L} (v_{GS} - V_{TH}) v_{DS} \\ &= \mu_n C_{ox} \frac{WL}{L^2} (v_{GS} - V_{TH}) v_{DS} \\ &= \mu_n \frac{Q}{L^2} v_{DS} = \mu_n \frac{W}{L} \frac{Q/e}{WLh} h e v_{DS} \\ &= \mu_n \frac{W}{L} n h e v_{DS} = \sigma \frac{Wh}{L} v_{DS} \\ &= \sigma \frac{S}{L} v_{DS} = G v_{DS} \end{aligned}$$

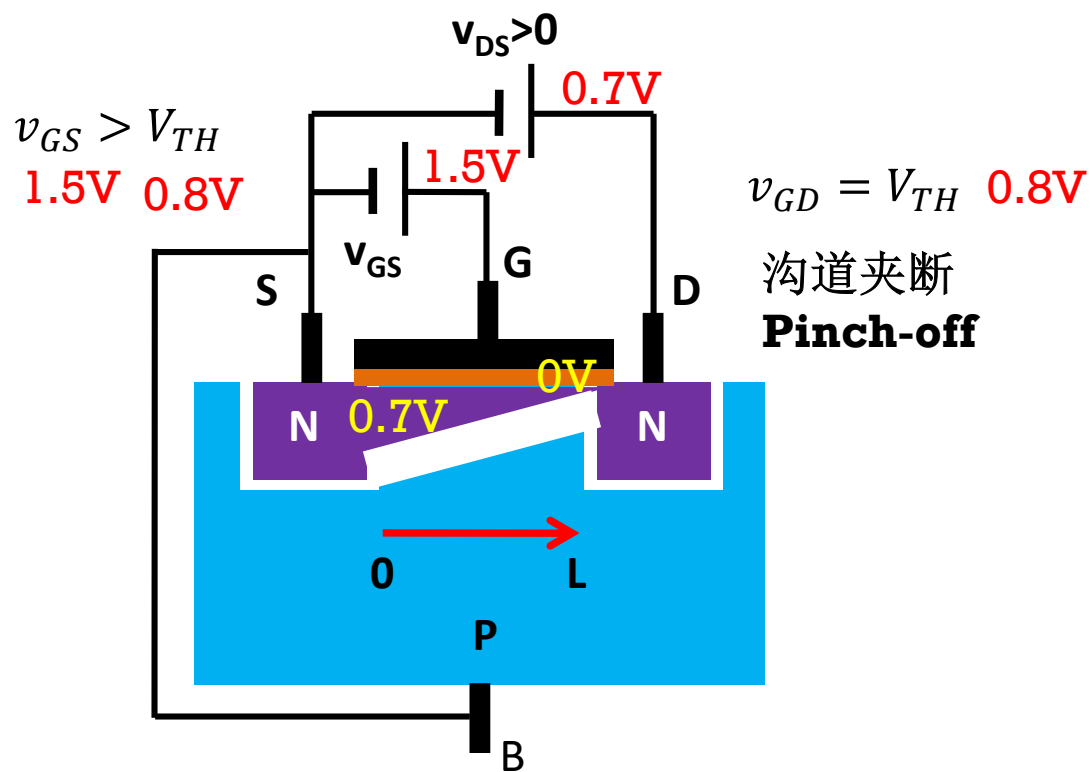
恰好是假设沟道形状不变的线性电阻特性方程
斜率倒数恰好是 $v_{DS}=0$ 时的沟道电阻阻值，该电阻被称为导通电阻 r_{on}

$$r_{on} = \frac{1}{G} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (v_{GS} - V_{TH})} = \frac{1}{2\beta_n (v_{GS} - V_{TH})}$$

欧姆导通的极限：沟道夹断

$$v_{DS} = v_{GS} - V_{TH} = v_{DS,sat}$$

$$i_D = \mu_n C_{ox} \frac{W}{L} \left((v_{GS} - V_{TH})v_{DS} - \frac{1}{2}v_{DS}^2 \right)$$



$$i_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (v_{GS} - V_{TH})^2$$

$$i_D = \beta_n (v_{GS} - V_{TH})^2$$

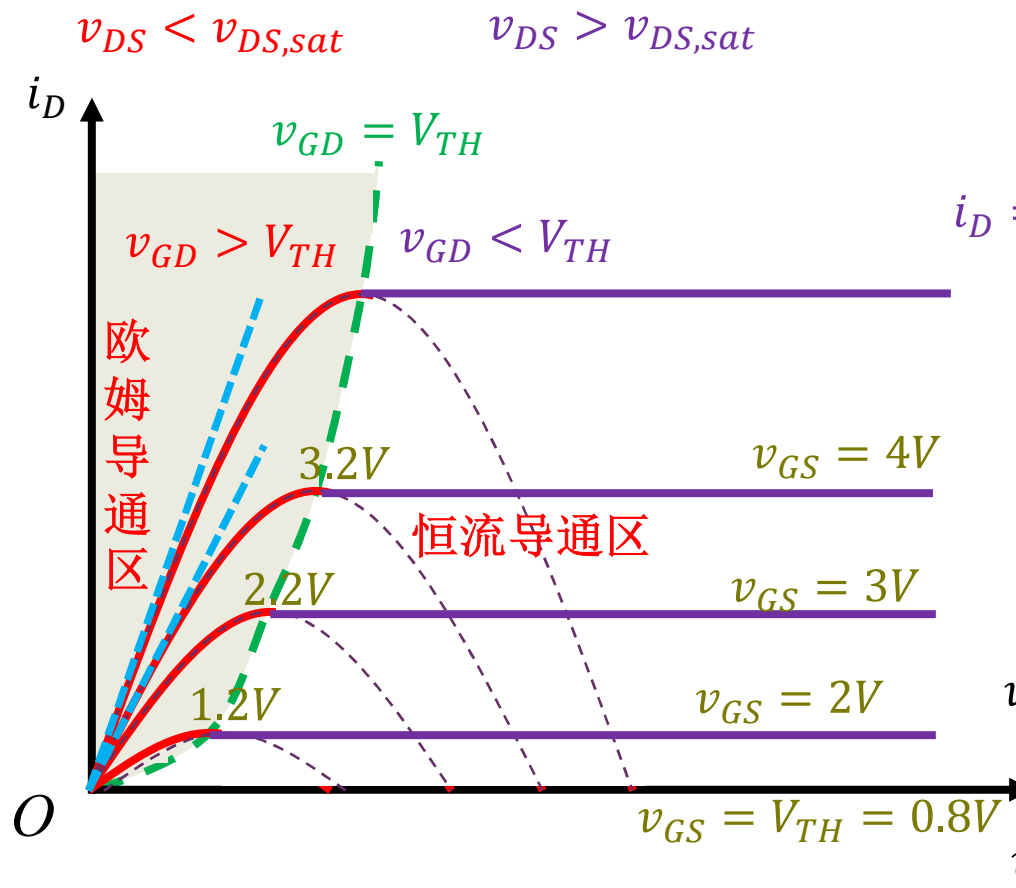
$$\beta_n = \frac{1}{2} \mu_n C_{ox} \frac{W}{L}$$

$$v_{DS} \geq v_{GS} - V_{TH} = v_{DS,sat}$$

饱和导通的恒流特性

$$v_{DS} = v_{GS} - V_{TH} = v_{DS,sat}$$

$$i_D = \mu_n C_{ox} \frac{W}{L} \left((v_{GS} - V_{TH})v_{DS} - \frac{1}{2}v_{DS}^2 \right)$$

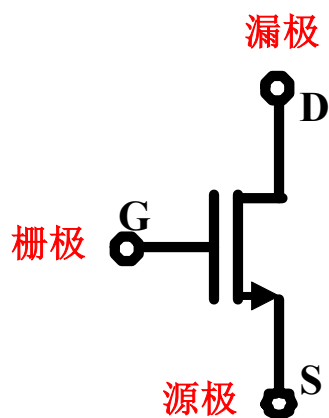


$$i_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (v_{GS} - V_{TH})^2$$

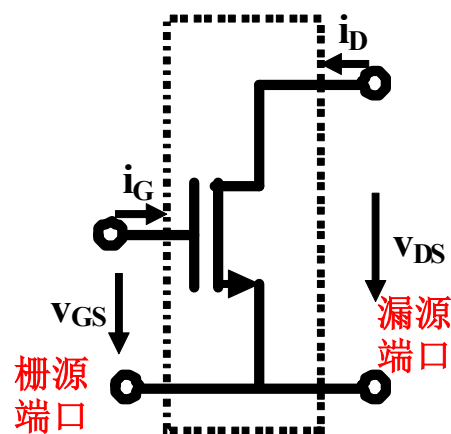
沟道是受控的非线性电阻

小结：受控非线性电阻特性

$$\underline{\underline{i_G = f_{iv,G}(v_{GS}, v_{DS}) = 0}} \quad (1)$$

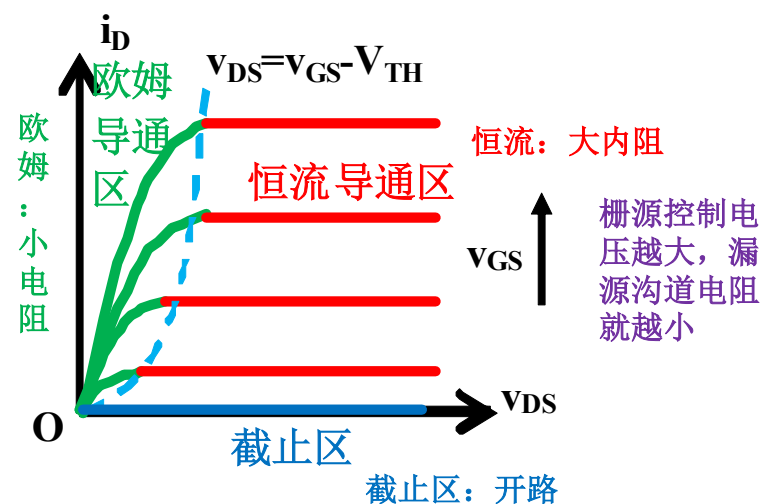


NMOSFET



CS组态

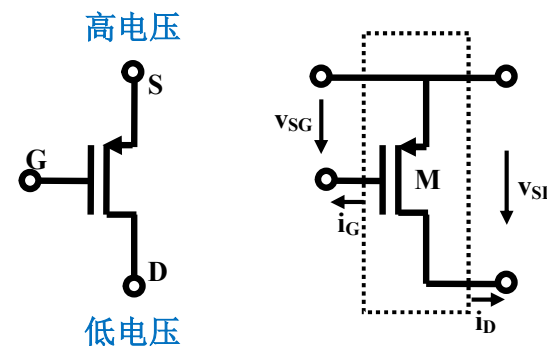
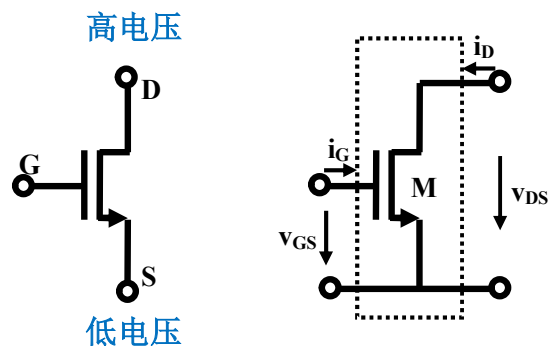
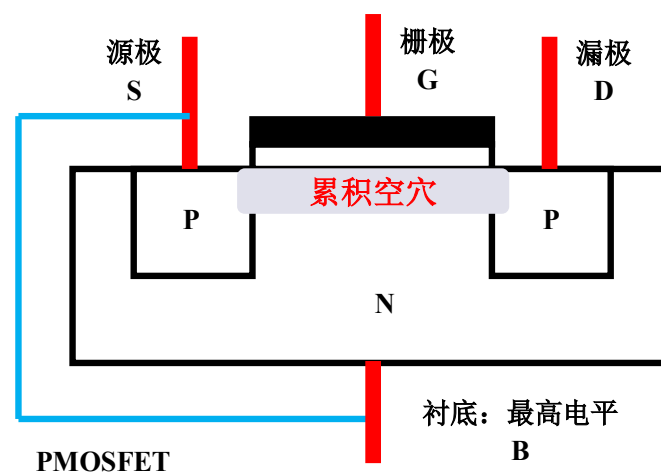
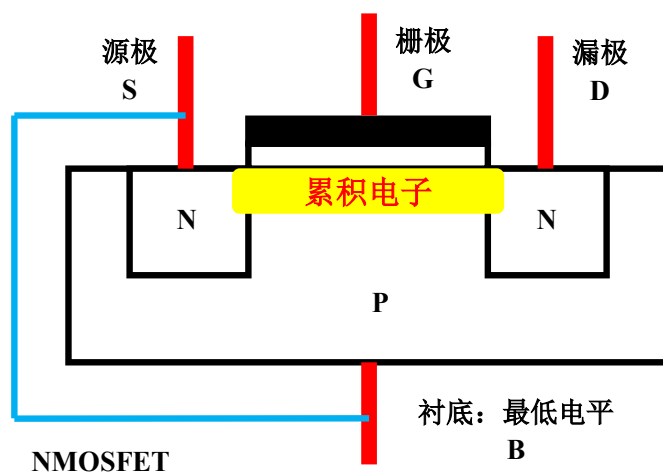
Common Source Configuration



$$\underline{\underline{i_D = f_{iv,D}(v_{GS}, v_{DS}) = \begin{cases} 0 \\ \beta_n (v_{GS} - V_{TH})^2 \\ 2\beta_n ((v_{GS} - V_{TH})v_{DS} - 0.5v_{DS}^2) \end{cases}}}$$

$$\begin{cases} \underline{\underline{v_{GS} < V_{TH}}} \\ \underline{\underline{v_{GS} > V_{TH}, v_{DS} > v_{GS} - V_{TH}}} \\ \underline{\underline{v_{GS} > V_{TH}, v_{DS} < v_{GS} - V_{TH}}} \end{cases} \quad (2)$$

NMOS和PMOS



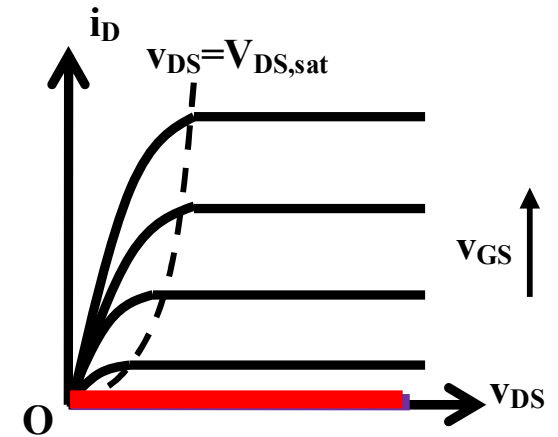
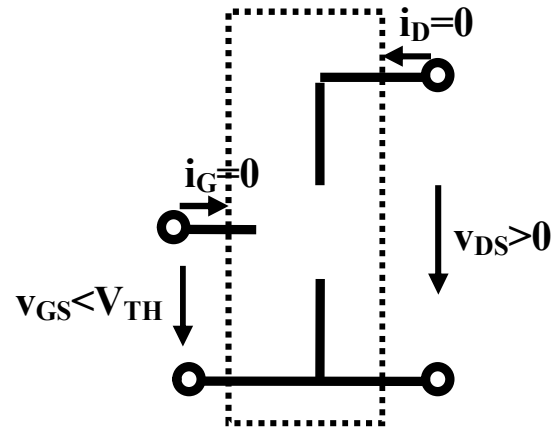
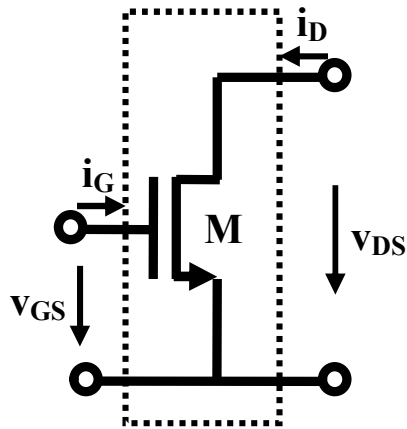
- **PMOS的元件约束方程和NMOS的形式一致**：PMOS方程中，只要将NMOS方程中的 V_{GS} 换成 V_{SG} ，将 V_{DS} 换成 V_{SD} ，将 β_n 换成 β_p ，将 μ_n 换成 μ_p ，将 $V_{TH,n}$ 换成 $V_{TH,p}$ ，将 λ_n 换成 λ_p ，将 $V_{E,n}$ 换成 $V_{E,p}$ 后，方程形式没有任何其他变化。

二、分段线性化电路模型

- 只要元件约束方程有明显的分区特性，原理性分析即可采用分段折线模型
- MOSFET的三个分区有明确的物理含义，故而可三个区域分别线性化处理
 - 三个区均为线性电路模型
 - 截止区：电流为零，开路模型
 - 欧姆区：过原点抛物线方程，线性化为线性电阻
 - 恒流区：伏安特性曲线几乎平直，线性化为诺顿电流源

以NMOSFET为例
PMOSFET等效电路及PMOS电路练习留作作业

截止区：开路模型

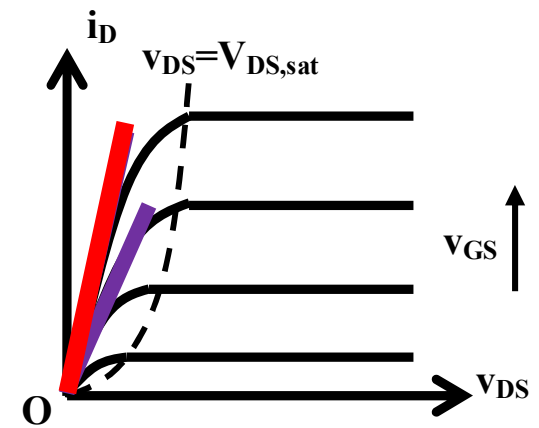
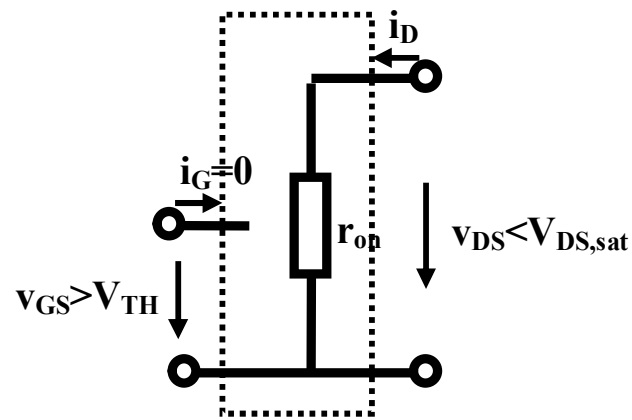
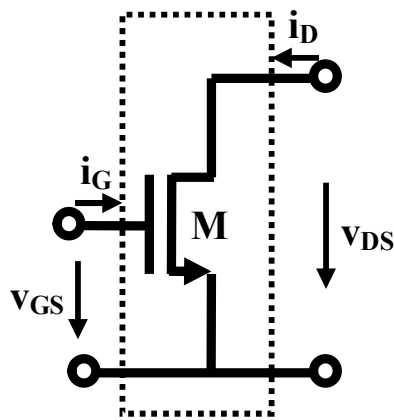


$$i_G = 0$$

$$v_{GS} < V_{TH}$$

$$i_D = 0$$

欧姆区：受控电阻模型



$$r_{on} = \left(\frac{di_D}{dv_{DS}} \right)_{v_{DS}=0}^{-1} = \frac{1}{2\beta_n (v_{GS} - V_{TH})}$$

$$i_G = 0$$

$$v_{GS} > V_{TH}$$

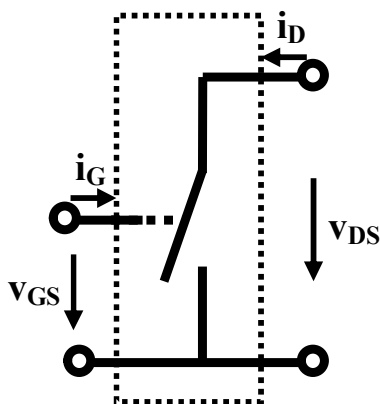
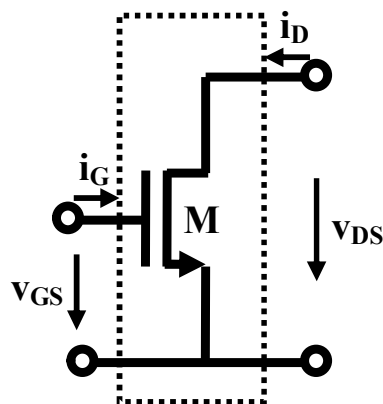
$$v_{DS} < V_{DS,sat}$$

$$i_D = 2\beta_n \left((v_{GS} - V_{TH})v_{DS} - 0.5v_{DS}^2 \right)$$

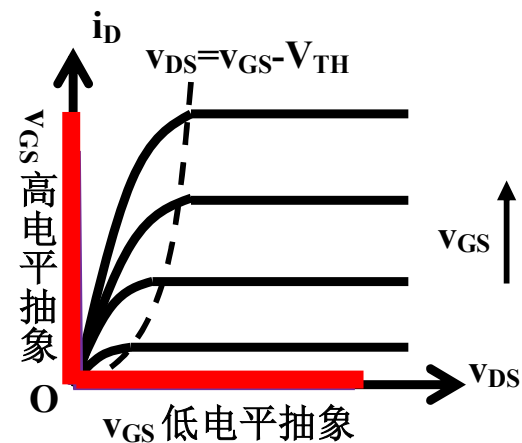
$$\approx 2\beta_n (v_{GS} - V_{TH})v_{DS} = v_{DS} / r_{on}$$

线性化为受控线性电阻

截止区和欧姆区：受控开关模型



$$i_G = 0$$



$$r_{on} = \frac{1}{2\beta_n(v_{GS} - V_{TH})}$$

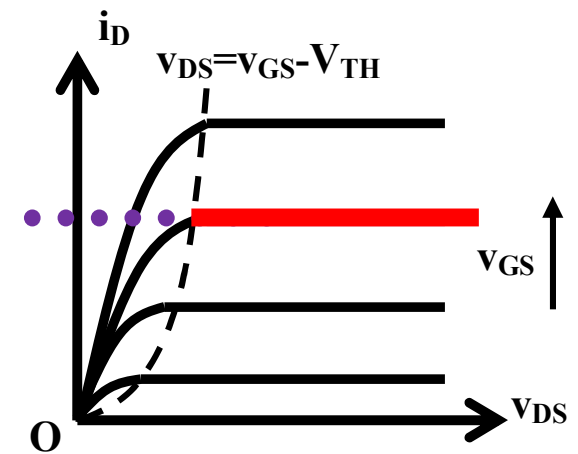
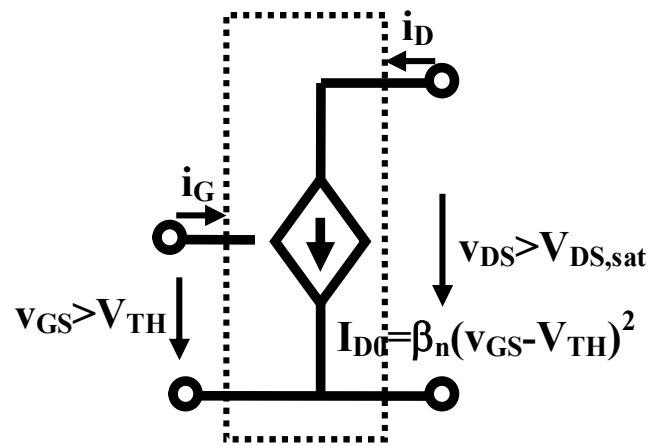
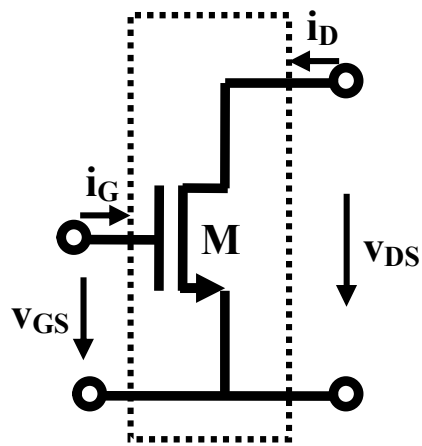
$$i_D = 0 \quad v_{GS} < V_{TH}$$

很小的 v_G ，沟道未形成，抽象为开路

$$v_{DS} = 0 \quad v_{GS} > V_{TH}, v_{GD} > V_{TH}$$

很大的 v_G ，形成厚沟道，导通电阻很小，抽象为短路

饱和区：受控恒流源模型



$$i_G = 0$$

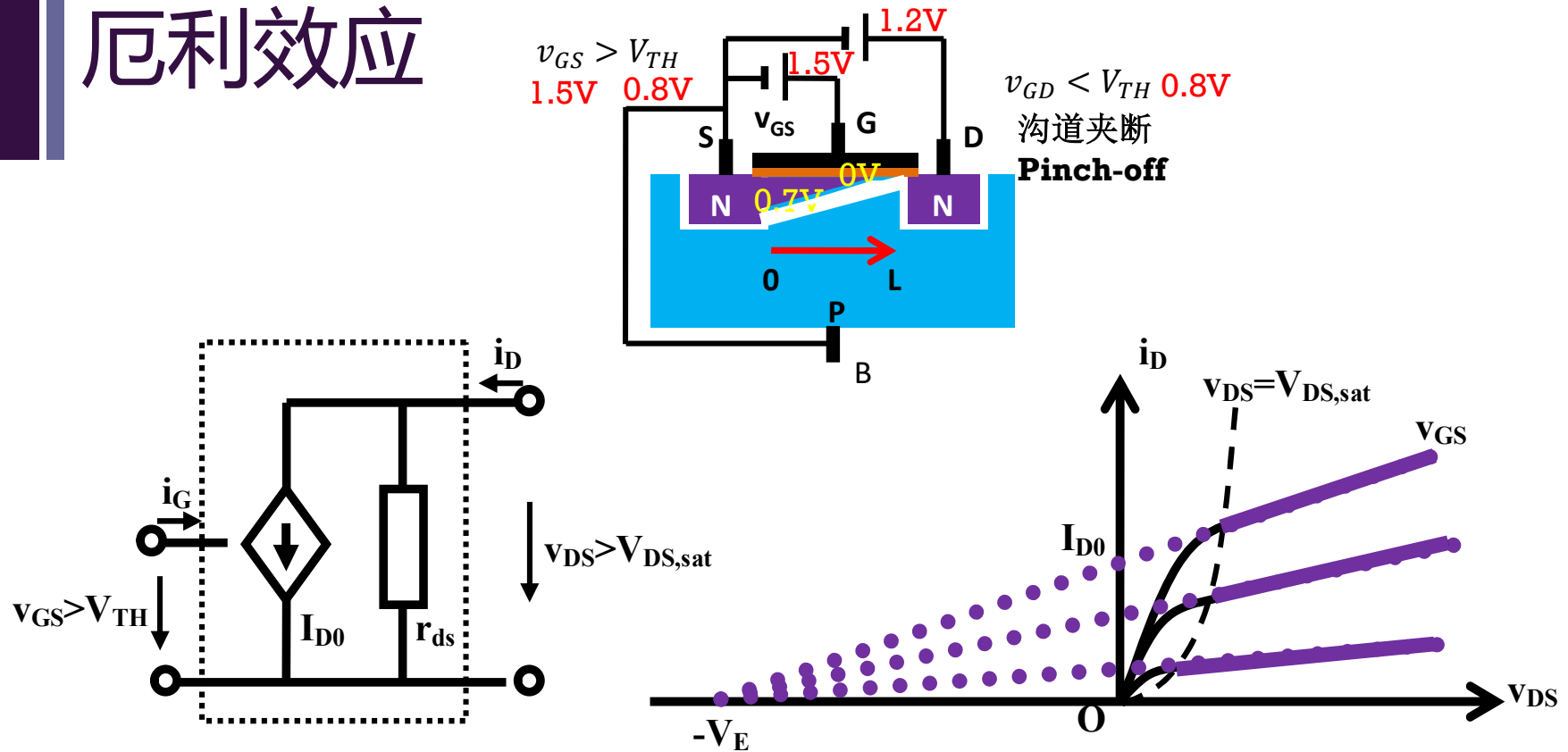
$$v_{GS} > V_{TH}$$

$$v_{DS} > V_{DS,sat}$$

$$i_D = I_{D0} = \beta_n (v_{GS} - V_{TH})^2$$

沟道夹断：非线性（平方律）受控的压控流源

厄利效应



$$i_D = \beta_n (v_{GS} - V_{TH})^2 \left(1 + \frac{\lambda v_{DS}}{V_E} \right) = I_{D0} \left(1 + \frac{v_{DS}}{V_E} \right)$$

$$I_{D0} = \beta_n (v_{GS} - V_{TH})^2$$

$$= I_{D0} + \frac{I_{D0}}{V_E} v_{DS} = I_{D0} + g_{ds} v_{DS} = I_{D0} + \frac{v_{DS}}{r_{ds}}$$

$$r_{ds} = \frac{V_E}{I_{D0}}$$

三、MOSFET电流源电路

- MOSFET只要工作在饱和区，就具有恒流特性，就可以等效为恒流源
 - MOSFET的二极管连接方式
 - MOSFET电流镜
 - 分压偏置电流源
 - 负反馈

只需确保晶体管偏置在恒流区即可等效为恒流源；为了简化分析，下述分析均不考虑厄利效应

$N-MOSFET$

V_{GS}, V_{GD}, V_{DS}

$P-MOSFET$

V_{SG}, V_{DG}, V_{SD}

$$V_{od} = V_{GS} - V_{TH}$$

晶体管分析，
首先分析在
哪个区工作

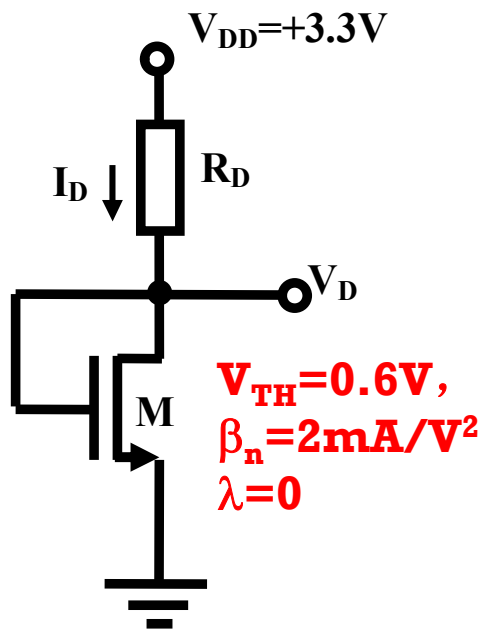
熟记

$$V_{DS,sat} = V_{GS} - V_{TH}$$

工作区
条件

	截止区	导通区	
	$V_{od} < 0$	$V_{od} > 0$	
	$V_{GS} < V_{TH}$		$V_{GS} > V_{TH}$
		欧姆导通	恒流导通
		$V_{GD} > V_{TH}$	$V_{GD} < V_{TH}$
		$V_{DS} < V_{DS,sat}$	$V_{DS} > V_{DS,sat}$

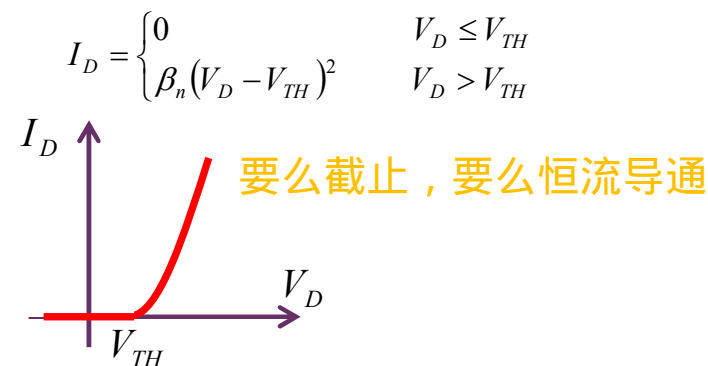
例1: MOSFET的二极管连接方式



给出 R_D 取值, 使得 $I_D = 1mA$

$$V_{GD} = 0V < 0.6V = V_{TH}$$

$$I_D = \beta_n (V_{GS} - V_{TH})^2$$



二极管: 反偏($V_{GS} < V_{TH}$)截止电流为0, 正偏($V_{GS} > V_{TH}$)导通时, 端口电压端口电流具有平方律关系

$$I_D = \beta_n V_{od}^2 = 2V_{od}^2 = 1mA$$

$$V_{od} = 0.71V$$

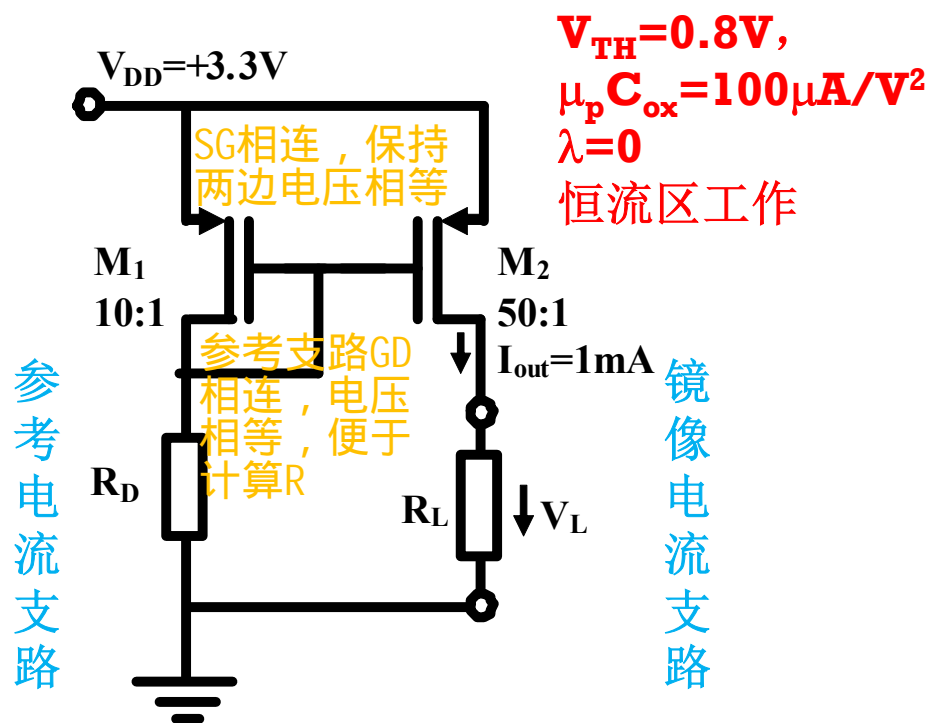
$$\begin{aligned} V_D = V_G = V_{GS} &= V_{od} + V_{TH} \\ &= 0.71 + 0.6 = 1.31V \end{aligned}$$

$$R_D = \frac{V_{DD} - V_D}{I_D} = \frac{3.3 - 1.31}{1m} = 1.99k\Omega$$

例2：电流镜Current Mirror

两个工艺参量一模一样的晶体管

给出 R_D 取值，使得电流源输出电流 $I_{out}=1mA$



参考电流支路是控制支路（输入）
 镜像电流支路是受控支路（输出）

$$I_{D1} = \frac{1}{2} \mu_p C_{ox} \left(\frac{W}{L} \right)_1 (V_{SG1} - V_{TH})^2$$

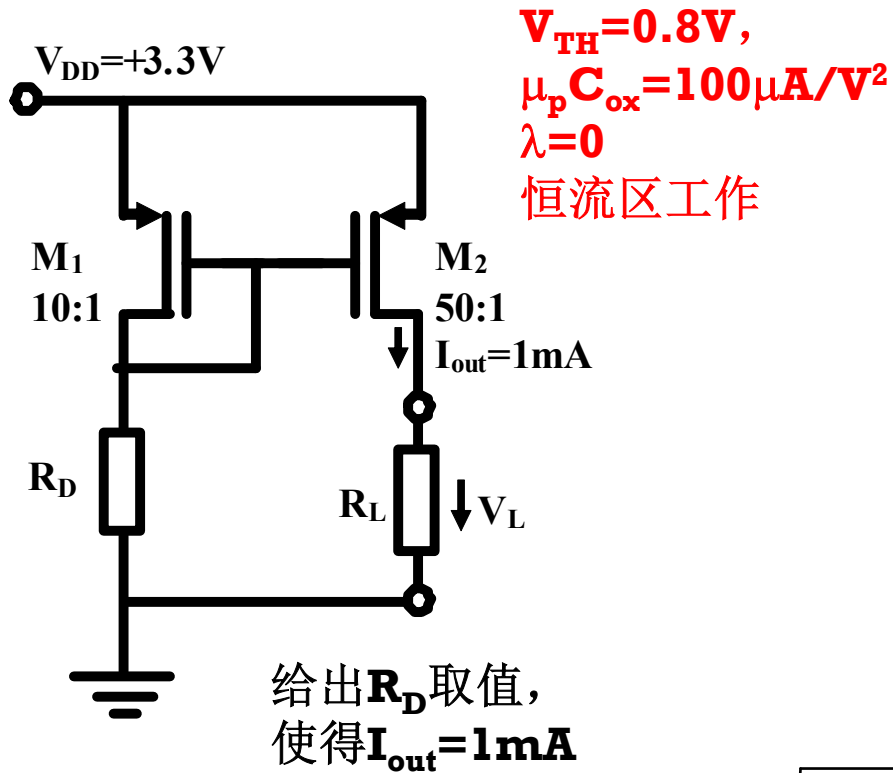
$$I_{D2} = \frac{1}{2} \mu_p C_{ox} \left(\frac{W}{L} \right)_2 (V_{SG2} - V_{TH})^2$$

$$V_{SG1} = V_{SG2}$$

$$\frac{I_{D2}}{I_{D1}} = \frac{\left(\frac{W}{L} \right)_2}{\left(\frac{W}{L} \right)_1} = \frac{50}{10} = 5$$

电流镜特点：镜像电流大小由晶体管尺寸决定

电流镜分析



$$\frac{I_{D2}}{I_{D1}} = \frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1} = \frac{50}{10} = 5$$

$$I_{D2} = I_{out} = 1mA$$

$$I_{D1} = \frac{I_{D2}}{5} = 200\mu A$$

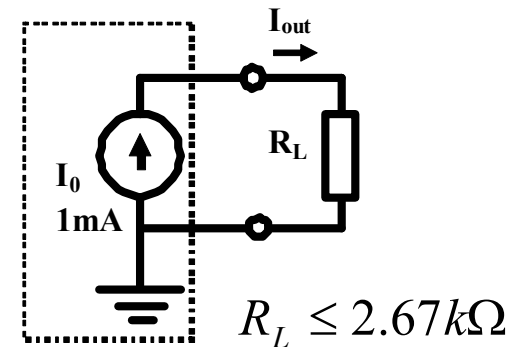
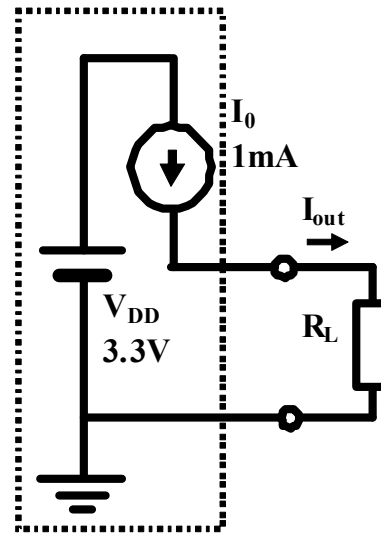
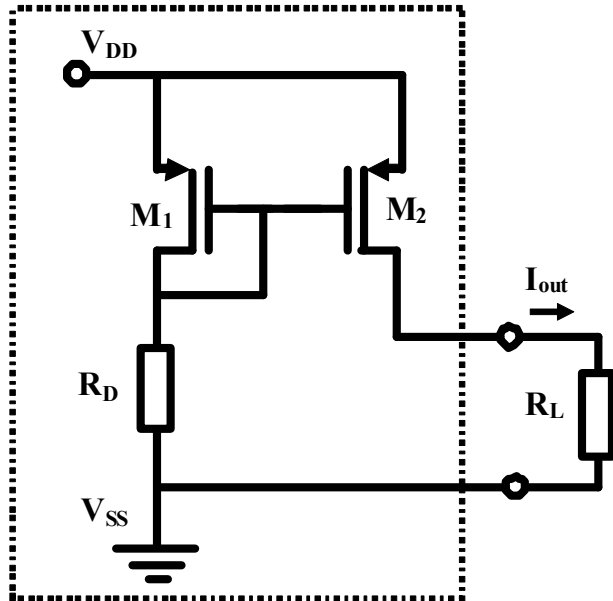
$$V_{od1} = V_{SG1} - V_{TH} = \sqrt{\frac{I_{D1}}{\frac{1}{2}\mu_p C_{ox} \left(\frac{W}{L}\right)_1}} = \sqrt{\frac{200}{\frac{1}{2} \times 100 \times 10}} = 0.63V$$

$$V_{SG1} = V_{od1} + V_{TH} = 0.63 + 0.8 = 1.43V$$

$$V_{G2} = V_{D1} = V_{G1} = V_{DD} - V_{SG1} = 3.3 - 1.43 = 1.87V$$

$$R_D = \frac{V_{D1}}{I_{D1}} = \frac{1.87V}{0.2mA} = 9.3k\Omega$$

恒流源等效的限定性条件

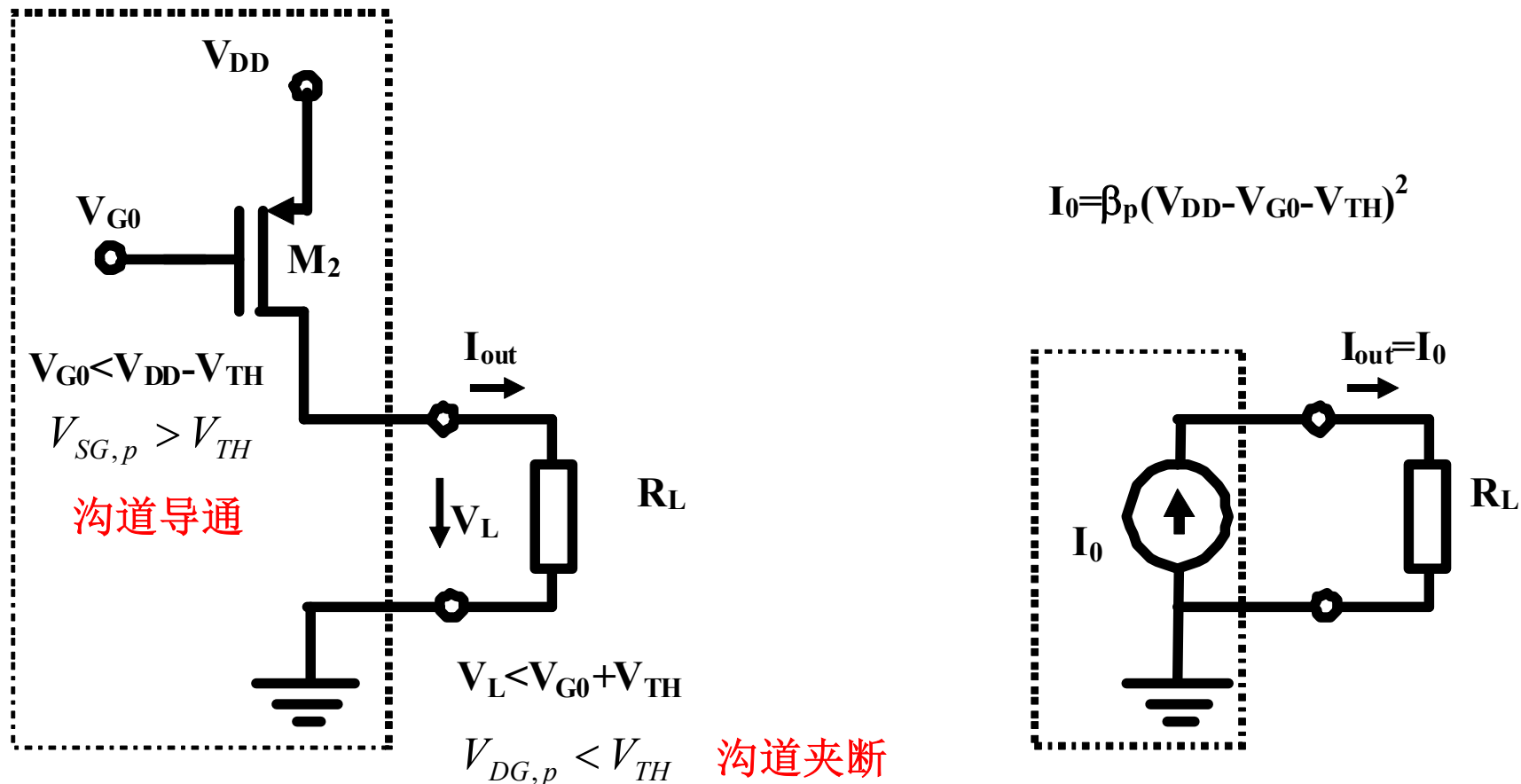


$$V_{SD2} \geq V_{SD2,sat} = V_{SG2} - V_{TH} = 0.63V$$

$$V_{D2} = V_{DD} - V_{SD2} \leq 3.3 - 0.63 = 2.67V$$

$$R_L \leq \frac{V_{D2,max}}{I_{out}} = 2.67k\Omega$$

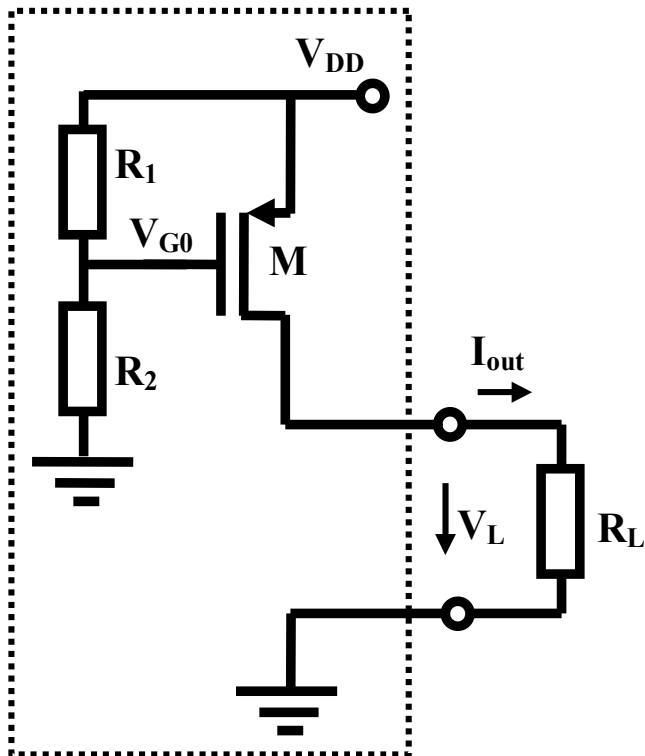
只需合适偏置，晶体管即可等效为恒流源



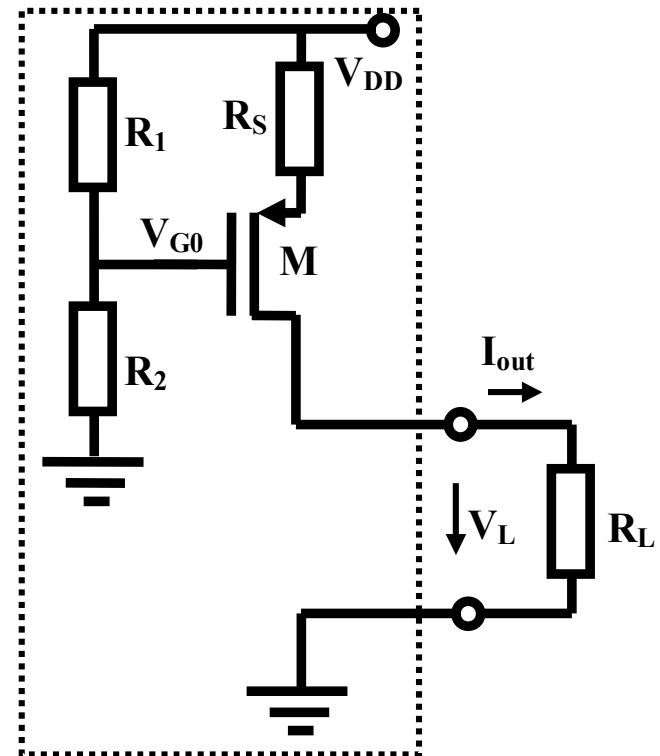
电流镜电路：采用**MOSFET**的二极管连接方式提供 **V_{G0}** 直流偏压，有什么好处？

值不稳定

分压偏置电路



通过电阻分压网络，实现直流偏置

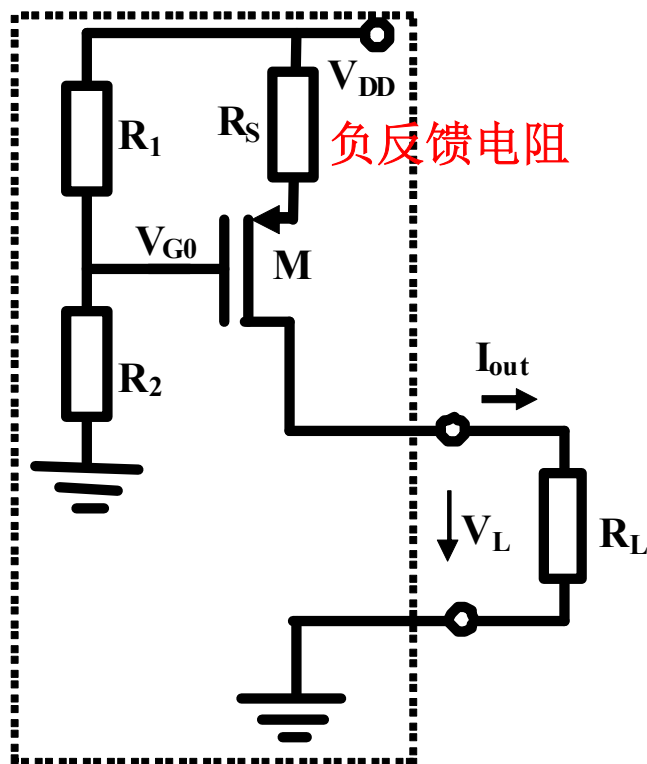


带负反馈电阻的分压偏置电路

负反馈

- 环路一周后，扰动影响降低，则为负反馈；扰动影响增强，则为正反馈
- 负反馈的作用就是稳定系统参量

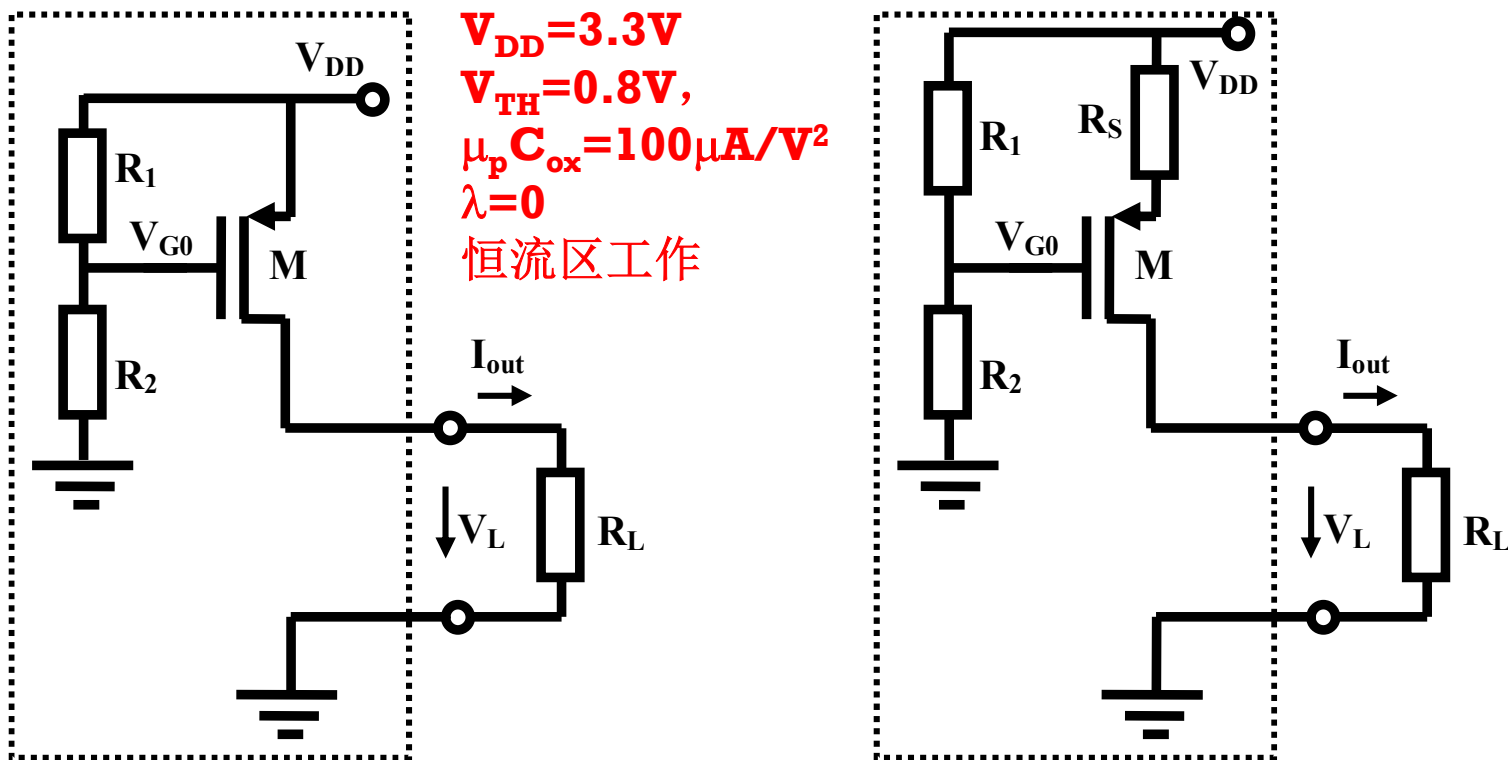
环路中任何一个量的决定者和决定对象呈相反的变化关系，如通过和为定值实现



假设有一个外来扰动使得晶体管**M**的漏极电流增加了，那么 **R_S** 电阻上的分压必然上升，导致**PMOS**晶体管源栅电压下降，由于漏极电流和源栅电压的平方律关系，漏极电流下降。

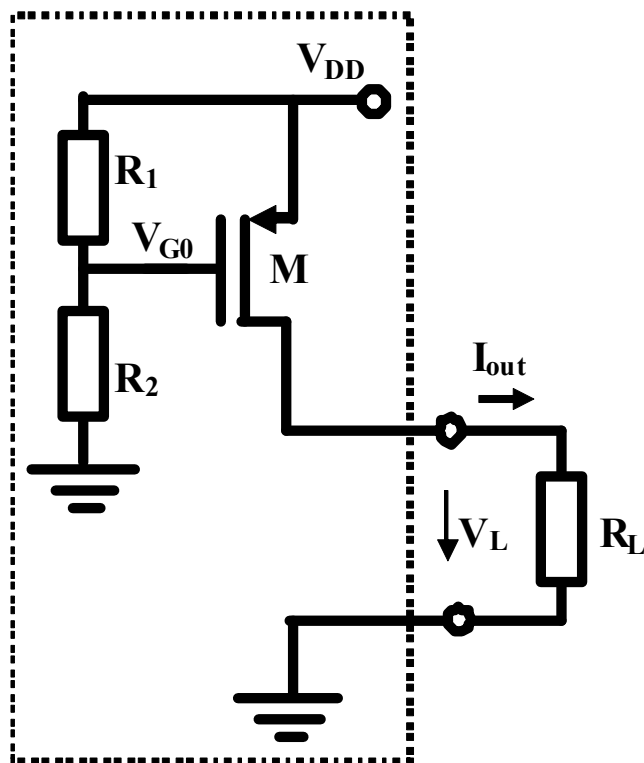
这就是负反馈：负反馈环路的存在，使得外加扰动的影响力降低，电路变得更加稳定。

例3 分压偏置电路设计



设计分压偏置电路，使得恒流输出 $I_{out}=1mA$
 已知 $W/L=50$

无负反馈设计



$$I_D = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{SG2} - V_{TH})^2$$

$$V_{SG2} = \sqrt{\frac{2I_D}{\mu_p C_{ox} \frac{W}{L}}} + V_{TH} = \sqrt{\frac{2 \times 1mA}{100 \mu A/V^2 \times 50}} + 0.8$$

$$= \sqrt{\frac{2 \times 1000}{100 \times 50}} + 0.8 = \sqrt{0.4} + 0.8 = 0.63 + 0.8 = 1.43V$$

$$\frac{R_1}{R_2} = \frac{V_{SG}}{V_{DD} - V_{SG}} = \frac{1.43}{3.3 - 1.43} = \frac{1.43}{1.87}$$

$$\frac{V_{DD}}{R_1 + R_2} \leq \frac{1}{10} I_{out} = 100 \mu A$$

$$R_1 + R_2 \geq \frac{3.3V}{100 \mu A} = 33k\Omega$$

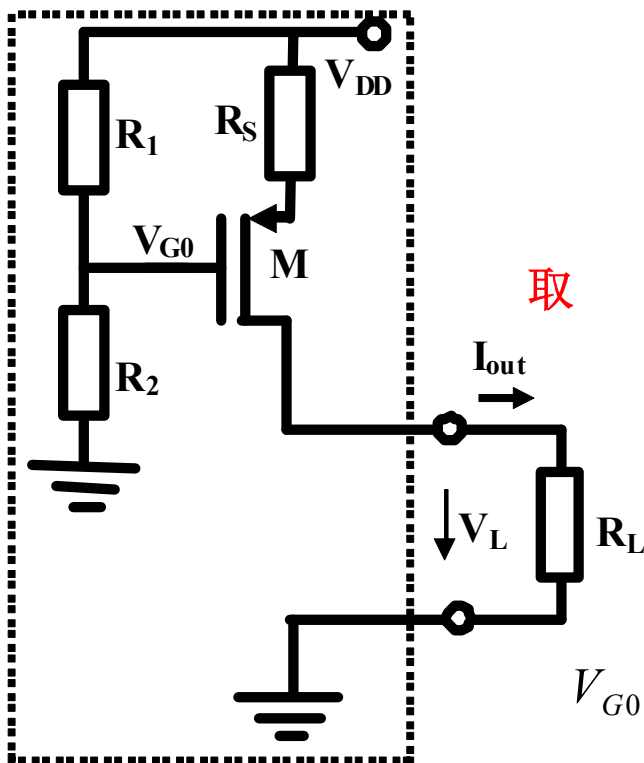
取 $R_1 = 14.3k\Omega$
 $R_2 = 18.7k\Omega$

同时要求 $V_L \leq 2.67V$
 $R_L \leq 2.67k\Omega$

SD大于饱和电压0.63V

确保晶体管工作在恒流区

负反馈设计



负反馈电阻 R_S 不宜取值过大，
否则输出端口电压空间过小

取 $R_S = 500\Omega$ 输出电压空间压缩**0.5V**

$V_L \leq 2.17V$ 代价：恒流源等
 $R_L \leq 2.17k\Omega$ 效适用范围降低

I_D 受控于 V_{GS} ，相互决定

$$V_{G0} = V_{DD} - I_S R_S - V_{SG} = 3.3 - 0.5 - 1.43 = 1.37V$$

$$\frac{R_2}{R_1 + R_2} V_{DD} = V_{G0} = 1.37V$$

$$\frac{R_2}{R_1} = \frac{1.37}{3.3 - 1.37} = \frac{1.37}{1.93}$$

添加负反馈电阻的优势
如何体现？

消除不确定性！电路变
得稳定可靠！

取 $R_1 = 19.3k\Omega$

$R_2 = 13.7k\Omega$

工艺参量是不确定的

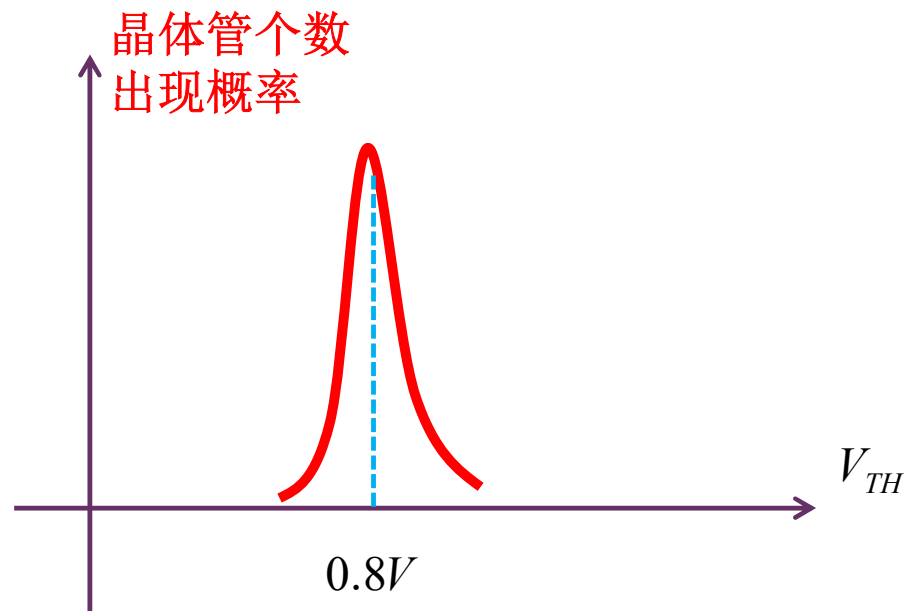
- 由于工艺参量的不确定性和环境温度的变化，实际制作的晶体管，其工艺参量将偏离设计值，提供的各种工艺参量大多是平均值（或有效值）

$$I_D = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{SG2} - V_{TH})^2$$

$$\mu_p C_{ox} = 100 \mu\text{A}/\text{V}^2$$

$$W/L = 50$$

$$V_{TH} = 0.8\text{V}$$



例4 负反馈可降低不确定性

- 由于工艺参数不确定及环境温度的变化，使得PMOSFET的阈值电压 V_{TH} 偏离设计值 $0.8V+5%$ ，请分析确认，有负反馈电阻的分压偏置电路较无反馈电阻的设计 **确定性更高**：实际输出电流偏离设计值小

特定问题方法：将新的 $V_{TH}=0.8V+5%=0.84V$ 代入设计电路，考察两个电流源电路输出电流偏离 **1mA** 大小

$$I_D = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{SG2} - V_{TH})^2$$

无负反馈电阻

原理性分析的通用方法：对非线性方程线性化，只考察线性误差项

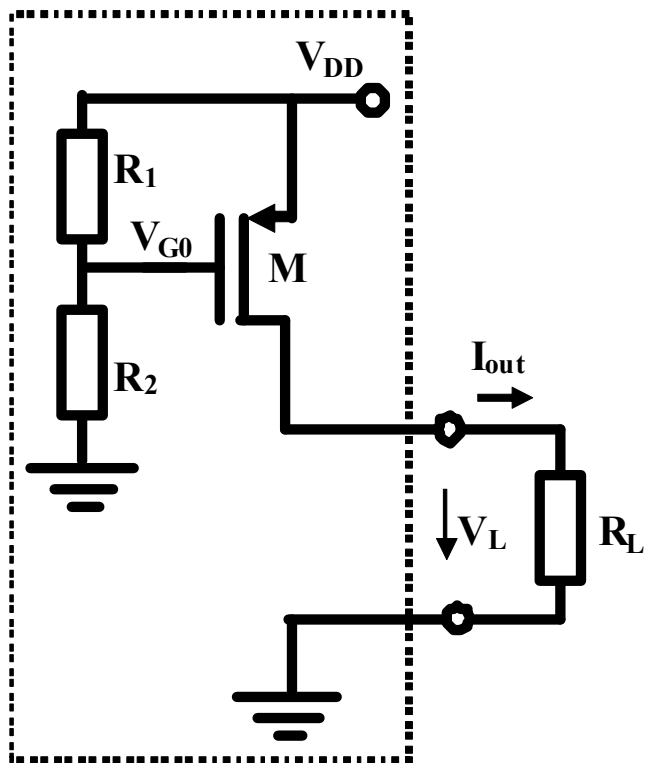
$$\begin{aligned} I_D &= f(V_{TH}) = f(V_{TH0} + \Delta V_{TH}) = f(V_{TH0}) + f'(V_{TH0}) \Delta V_{TH} + \dots \\ &\approx f(V_{TH0}) + f'(V_{TH0}) \Delta V_{TH} = I_{D0} + \Delta I_D \end{aligned}$$

良好的工艺确保偏差不会太大

$$\Delta I_D = I_D - I_{D0} \approx f'(V_{TH0}) \Delta V_{TH}$$

灵敏度越小，
电路越稳定

$$\frac{\Delta I_D}{I_{D0}} \approx \left(\frac{f'(V_{TH0})}{f(V_{TH0})} V_{TH0} \right) \frac{\Delta V_{TH}}{V_{TH0}} = S_{V_{TH}}^{I_D} \cdot \frac{\Delta V_{TH}}{V_{TH0}}$$



$$I_{out} = I_D = \beta_p V_{od}^2 = \beta_p (V_{DD} - V_{G0} - V_{TH})^2$$

$$= \frac{1}{2} \mu_p C_{ox} \frac{W}{L} \left(\frac{R_1}{R_1 + R_2} V_{DD} - V_{TH} \right)^2$$

都有可能存在偏差，导致输出电流偏离设计值

$$\frac{\partial I_{out}}{\partial V_{TH}} = \frac{\partial I_{out}}{\partial V_{od}} \cdot \frac{\partial V_{od}}{\partial V_{TH}}$$

$$= 2\beta_p V_{od} \times (-1) = -2\beta_p V_{od} = -\frac{\partial I_D}{\partial V_{SG}} = -g_m$$

阈值电压的偏差，可以等价于源栅电压的反向偏差，都会导致输出电流偏离设计值

$$g_m = \frac{\partial I_D}{\partial V_{SG}} = 2\beta_p V_{od} = 2 \times \left(\frac{1}{2} \times 100 \mu A/V^2 \times 50 \right) \times 0.63V = 3.17mS$$

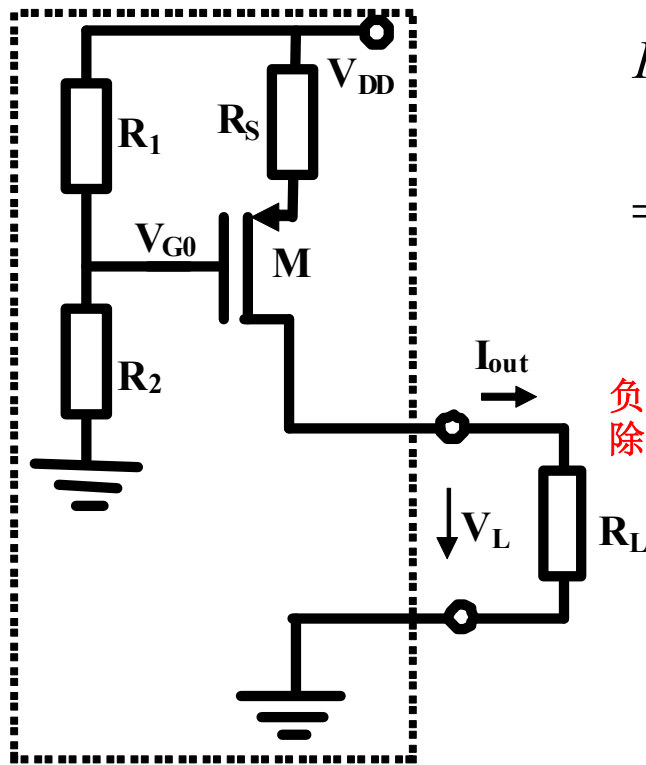
微分跨导增益

$$\frac{\Delta I_{out}}{I_{out}} \approx \frac{\partial I_{out}}{\partial V_{TH}} \frac{\Delta V_{TH}}{I_{out}} = -\frac{g_m V_{TH}}{I_{out}} \frac{\Delta V_{TH}}{V_{TH}} = \frac{-3.17 \times 0.8}{1} \times 5\% = -2.54 \times 5\% = -12.7\%$$

灵敏度-2.54

灵敏度分析

负反馈



$$I_{out} = I_D = \beta_p V_{od}^2 = \beta_p (V_{DD} - I_D R_S - V_{G0} - V_{TH})^2$$

$$= \frac{1}{2} \mu_p C_{ox} \frac{W}{L} \left(\frac{R_1}{R_1 + R_2} V_{DD} - I_{out} R_S - V_{TH} \right)^2$$

负反馈：检测输出电流变化，转换为负反馈电压，从输入电压中扣除后，作用于原放大器：输出电流中的不确定性因而降低

$$\frac{\partial I_{out}}{\partial V_{TH}} = \frac{\partial I_{out}}{\partial V_{od}} \cdot \frac{\partial V_{od}}{\partial V_{TH}}$$

$$= 2\beta_p V_{od} \times \left(-\frac{\partial I_{out}}{\partial V_{TH}} R_S - 1 \right) = -g_m \left(\frac{\partial I_{out}}{\partial V_{TH}} R_S + 1 \right)$$

$$\frac{\partial I_{out}}{\partial V_{TH}} = -\frac{g_m}{1 + g_m R_S} = -\frac{3.17mS}{1 + 3.17mS \times 0.5k\Omega} = -1.23mS$$

负反馈的存在，使得阈值电压变化导致的电流变化降低了

$$\frac{\Delta I_{out}}{I_{out}} = \frac{\frac{\partial I_{out}}{\partial V_{TH}} \Delta V_{TH}}{I_{out}} = -\frac{g_m}{1 + g_m R_S} \frac{V_{TH}}{I_{out}} \frac{\Delta V_{TH}}{V_{TH}} = -0.98 \times 5\% = -4.9\%$$

灵敏度-0.98
灵敏度降低了

灵敏度降低说明系统稳定性提高

$$\frac{\Delta I_{out}}{I_{out}} \approx \frac{\frac{\partial I_{out}}{\partial V_{TH}} \Delta V_{TH}}{I_{out}} = -g_m \frac{V_{TH}}{I_{out}} \frac{\Delta V_{TH}}{V_{TH}} \quad S_{V_{TH}}^{I_{out}} = -g_m \frac{V_{TH}}{I_{out}} \quad -2.54$$

无负反馈电阻

$$\frac{\Delta I_{out}}{I_{out}} \approx \frac{\frac{\partial I_{out}}{\partial V_{TH}} \Delta V_{TH}}{I_{out}} = -\frac{g_m}{1+g_m R_S} \frac{V_{TH}}{I_{out}} \frac{\Delta V_{TH}}{V_{TH}} \quad S_{V_{TH}}^{I_{out}} = -\frac{g_m}{1+g_m R_S} \frac{V_{TH}}{I_{out}} \quad -0.98$$

有负反馈电阻

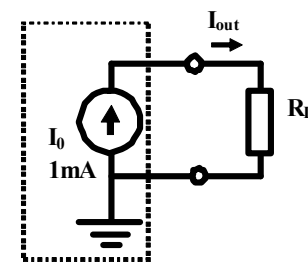
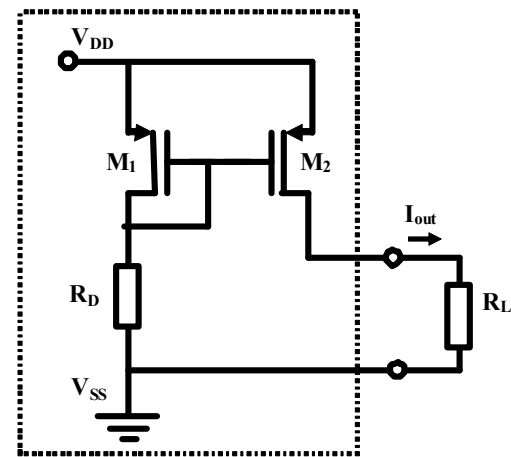
添加负反馈电阻后，灵敏度降低为原来的 $\frac{1}{1+g_m R_S}$ 倍

定义 $T = g_m R_S$ 为环路增益，环路增益越大，电路稳定性改善越明显

$$T = 3.17mS \times 0.5k\Omega = 1.59 \quad \text{本例有改善，但改善程度不高}$$

电流镜是模拟集成电路的特征电路

- 晶体管工艺参量偏差有会导致严重的设计偏差，但是采用电流镜结构，由于集成电路内部制作时，两个晶体管紧邻一起，其工艺偏差是一致的，而电流镜的两个支路电流之比为宽长比之比，因而这种设计可以确保实际输出偏离设计值很小
 - 参考源支路的电流可以通过某种方式确保稳定
 - 集成电路内部多采用电流镜结构，有一个稳定参考源，其他支路电流通过电流镜电路，确保都是这个参考源电流的倍数，倍数由晶体管尺寸决定



$$\frac{I_{D2}}{I_{D1}} = \frac{\frac{1}{2} \mu_p C_{ox} \left(\frac{W}{L}\right)_2 (V_{SG2} - V_{TH})^2}{\frac{1}{2} \mu_p C_{ox} \left(\frac{W}{L}\right)_1 (V_{SG1} - V_{TH})^2} = \left(\frac{W}{L}\right)_2$$

小结

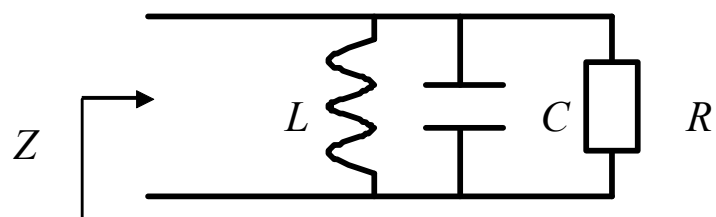
- 晶体管Transistor是受控的非线性电阻（Transfer Resistor）
- MOSFET是通过MOS电容控制沟道导电特性（沟道电阻大小）
- MOSFET沟道电阻是非线性的，其伏安特性可分三个区
 - 截止区：MOS控制电压低于阈值电压，沟道尚未形成
 - 导通区：MOS控制电压高于阈值电压，沟道形成了
 - 欧姆导通：沟道电阻两端电压低于饱和电压，沟道两侧通畅
 - 恒流导通：沟道电阻两端电压高于饱和电压，沟道漏极一端夹断
- MOSFET三个区分段线性电路模型
 - 截止区：开路模型
 - 欧姆区：受控线性电阻
 - 恒流区：受控电流源
- 只要MOSFET工作在恒流区，沟道端口恒流输出，可等效为恒流源
 - 电流镜：用二极管做偏置，可确保输出电流和参考电流比值精确
 - 分压偏置：采用负反馈可稳定输出电流

三、作业选讲

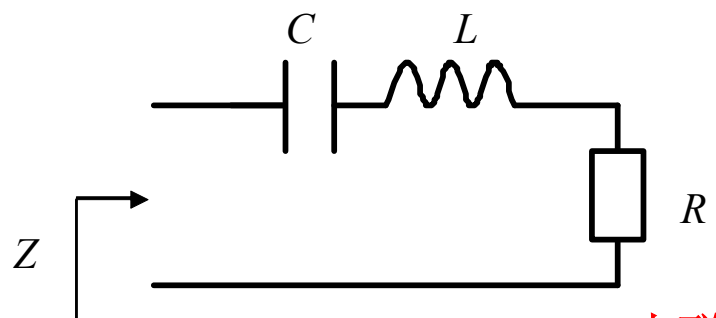
- 作业1.1 RLC串联谐振和并联谐振腔阻抗
- 复习上学期第9讲“RLC” P4-7页内容，研究教材 P655页“习题8.2”，仿照该习题，
 - 写出RLC并联谐振回路和RLC串联谐振回路的端口输入阻抗表达式
 - 自编matlab代码，画出端口输入电阻、输入电抗、输入阻抗幅度、输入阻抗相位随频率变化的特性曲线
 - 取 $Q=5, 0.5, 0.05$ 三种情况

$$Z(j\omega) = R(\omega) + jX(\omega)$$

$$= |Z(\omega)|e^{j\varphi(\omega)}$$

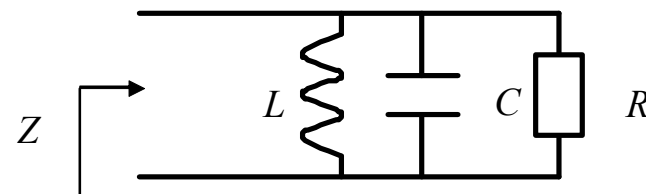


RLC并联谐振回路



RLC串联谐振回路

RLC并联谐振电路



$$Z(j\omega) = \frac{1}{\frac{1}{R} + j\omega C + \frac{1}{j\omega L}} = \frac{R}{1 + j\omega RC + \frac{R}{j\omega L}} = \frac{R}{1 + jQ\left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)}$$

$$= \frac{R}{\sqrt{1 + Q^2\left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)^2}} e^{-j\arctan Q\left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)} = |Z(\omega)| e^{j\varphi(\omega)}$$

$$= \frac{R}{1 + Q^2\left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)^2} + j \frac{-QR\left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)}{1 + Q^2\left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)^2}$$

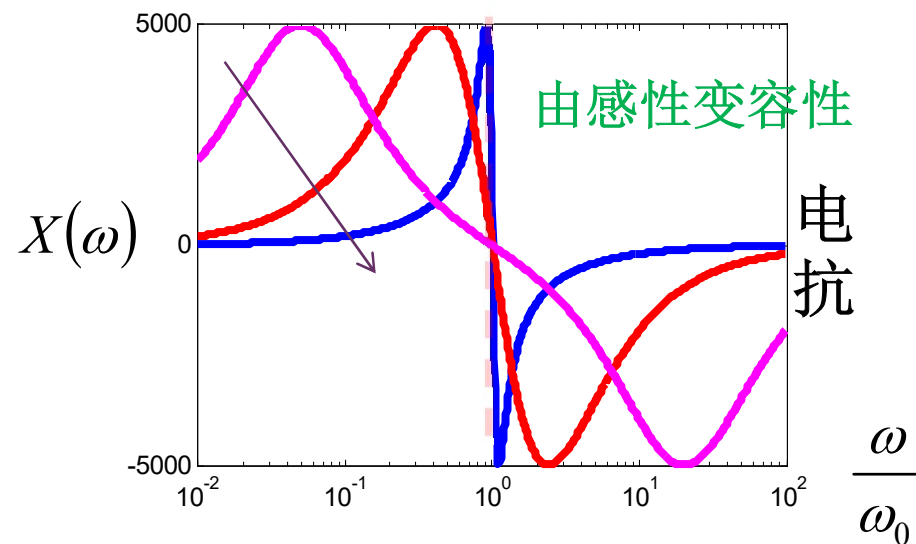
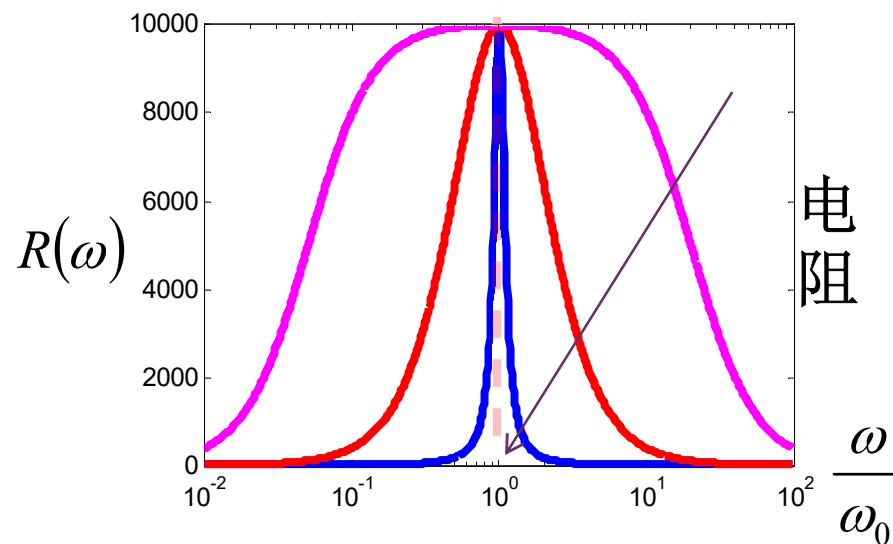
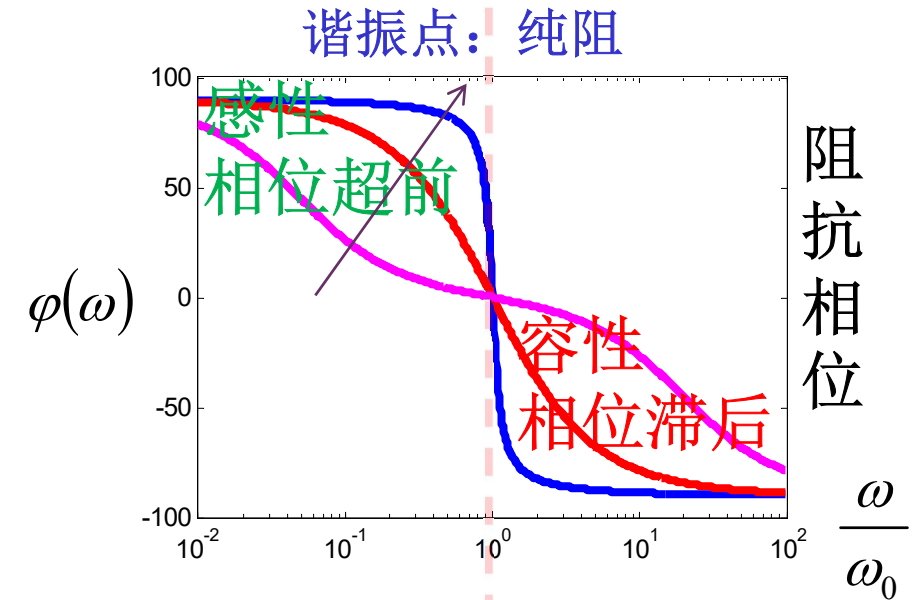
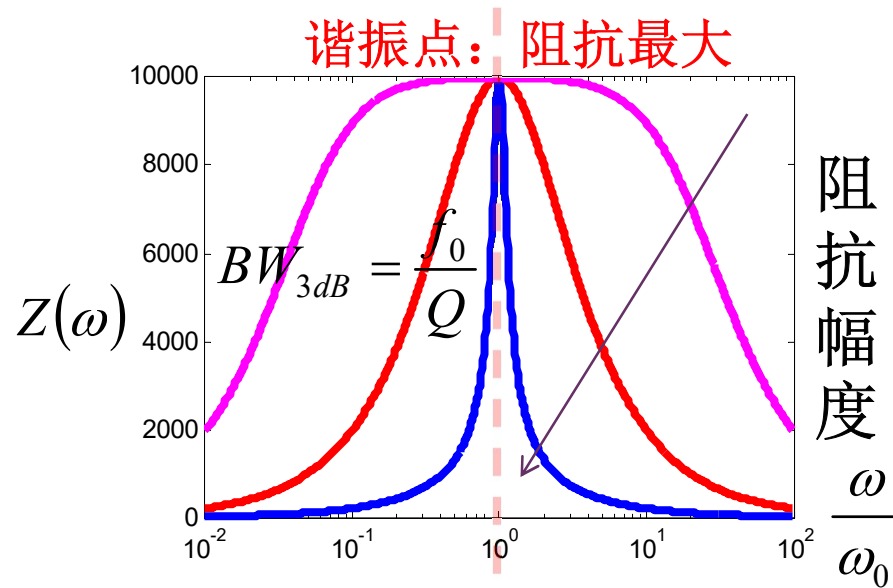
$$= R(\omega) + jX(\omega)$$

$$Q = \frac{Y_0}{G} = R\sqrt{\frac{C}{L}}$$

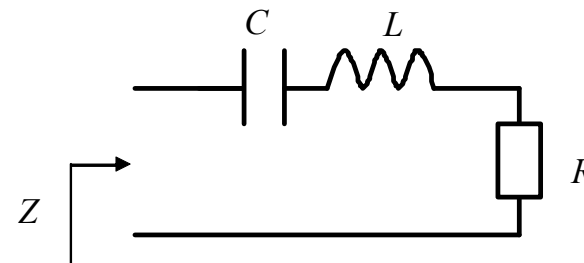
$$\omega_0 = \frac{1}{\sqrt{LC}}$$

并联谐振：电流源驱动，看端口电压

$$Q = 0.05, 0.5, 5$$



RLC串联谐振电路



$$Z(j\omega) = R + j\omega L + \frac{1}{j\omega C} = R \left(1 + j \frac{\omega L}{R} + \frac{1}{j\omega RC} \right) = R \left(1 + jQ \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) \right)$$

$$= R \sqrt{1 + Q^2 \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right)^2} e^{j \arctan Q \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right)} = |Z(\omega)| e^{j\varphi(\omega)}$$

$$= R + jQR \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right)$$

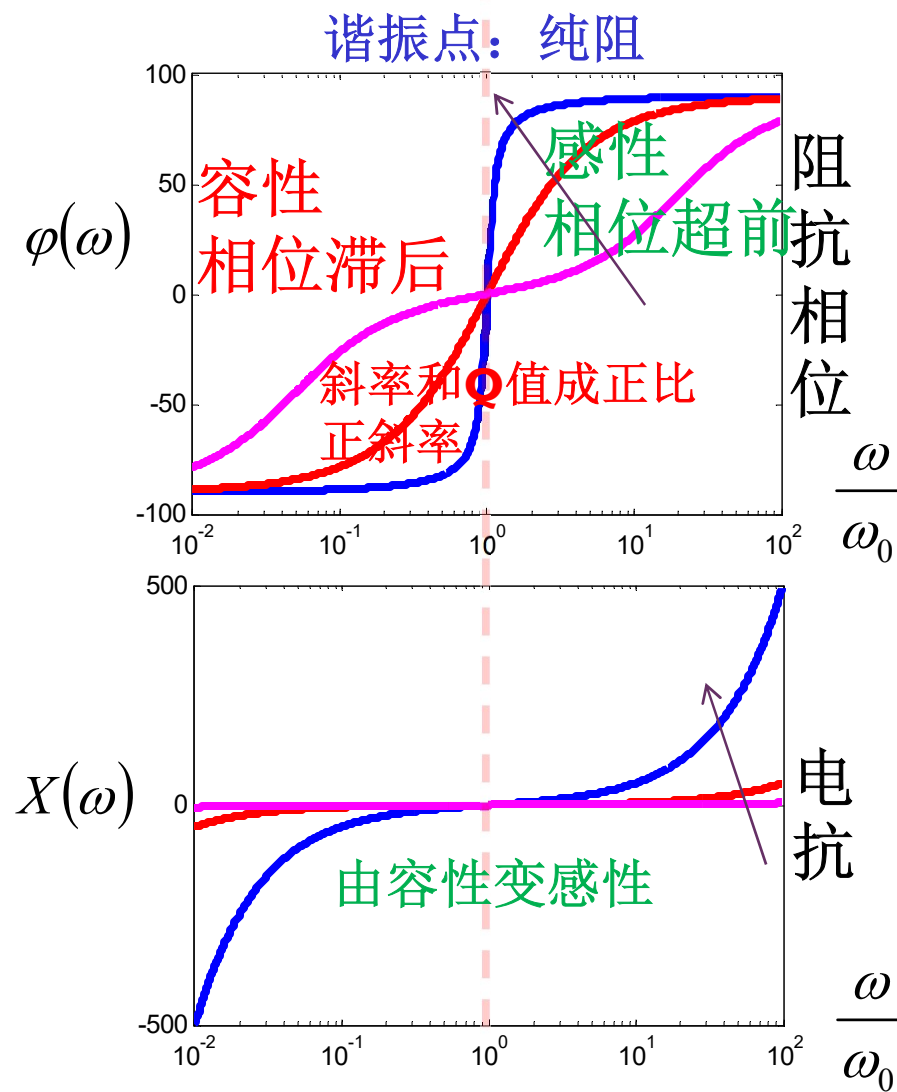
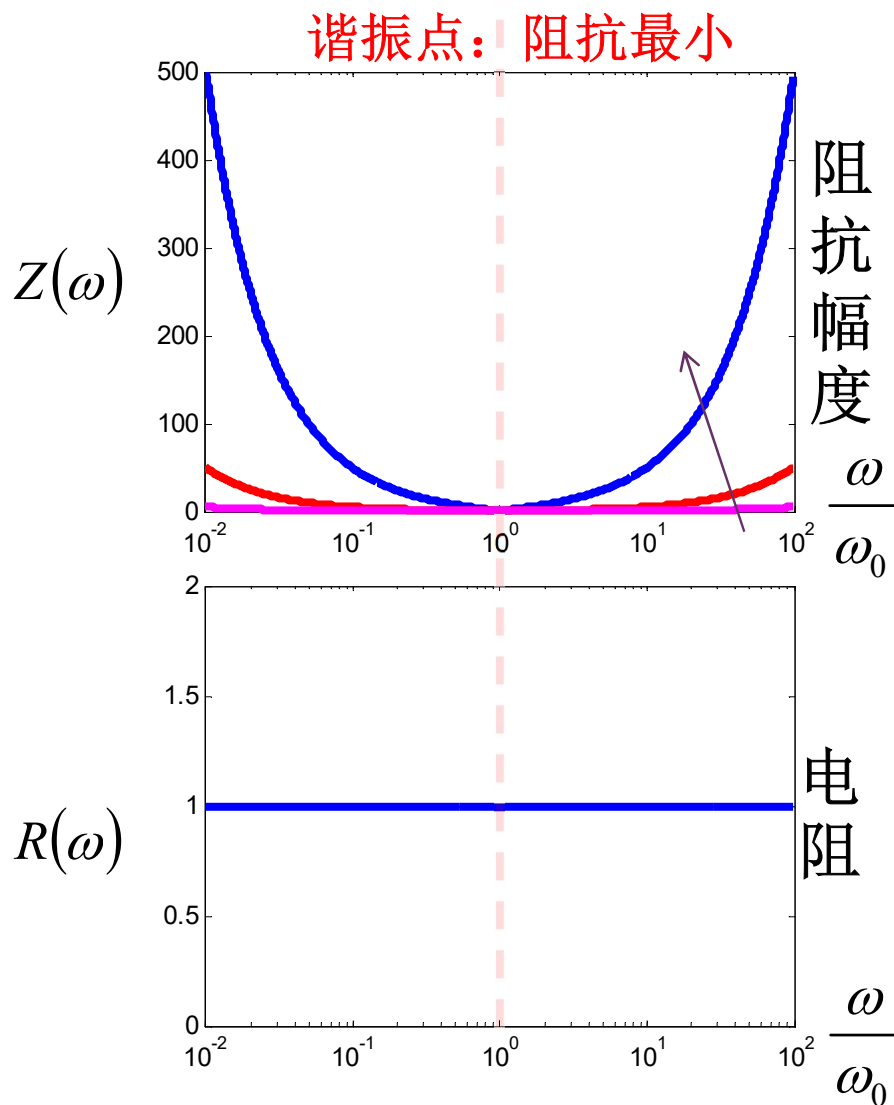
$$= R(\omega) + jX(\omega)$$

$$Q = \frac{Z_0}{R} = \frac{1}{R} \sqrt{\frac{L}{C}}$$

$$\omega_0 = \frac{1}{\sqrt{LC}}$$

串联谐振：电压源驱动，看端口电流

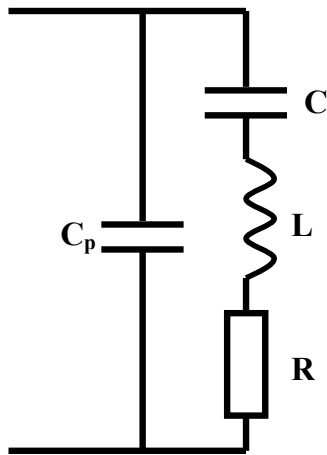
$$Q = 0.05, 0.5, 5$$



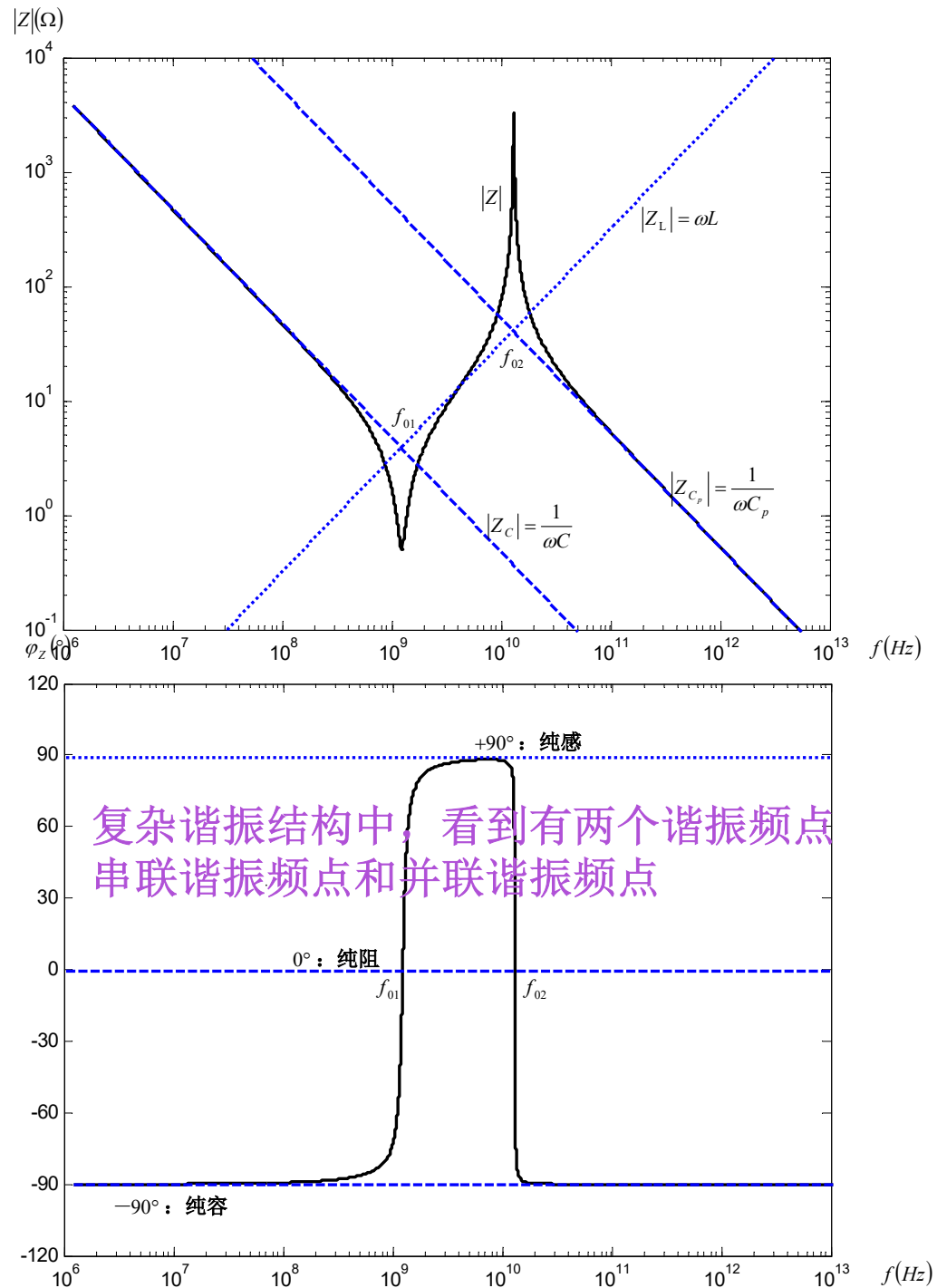
串并联谐振小结

- 对单端口网络，查看其阻抗频率特性
- $|Z|$
 - 极值点位置被认定为谐振频点（仪器测量时常用定义）
 - 峰值位置被认定为并联谐振频点
 - 谷值位置被认定为串联谐振频点
 - 峰值/谷值位置的变化越尖锐（剧烈），Q值越大
- φ_z
 - 零相位频点被认定为谐振频点（理论分析时常用定义）
 - 相频特性负斜率，并联谐振
 - 相频特性正斜率，串联谐振
 - 斜率越陡峭，Q值越大
- X
 - 电抗大于0为感性，小于0为容性，等于0为阻性（定义为谐振频点）
 - 斜率为负，并联谐振（随频率上升，感性转容性）
 - 斜率为正，串联谐振（随频率上升，容性转感性）

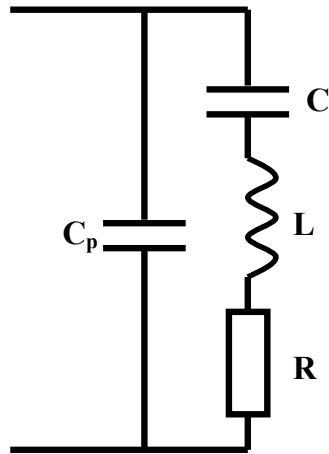
实际电容 频率特性



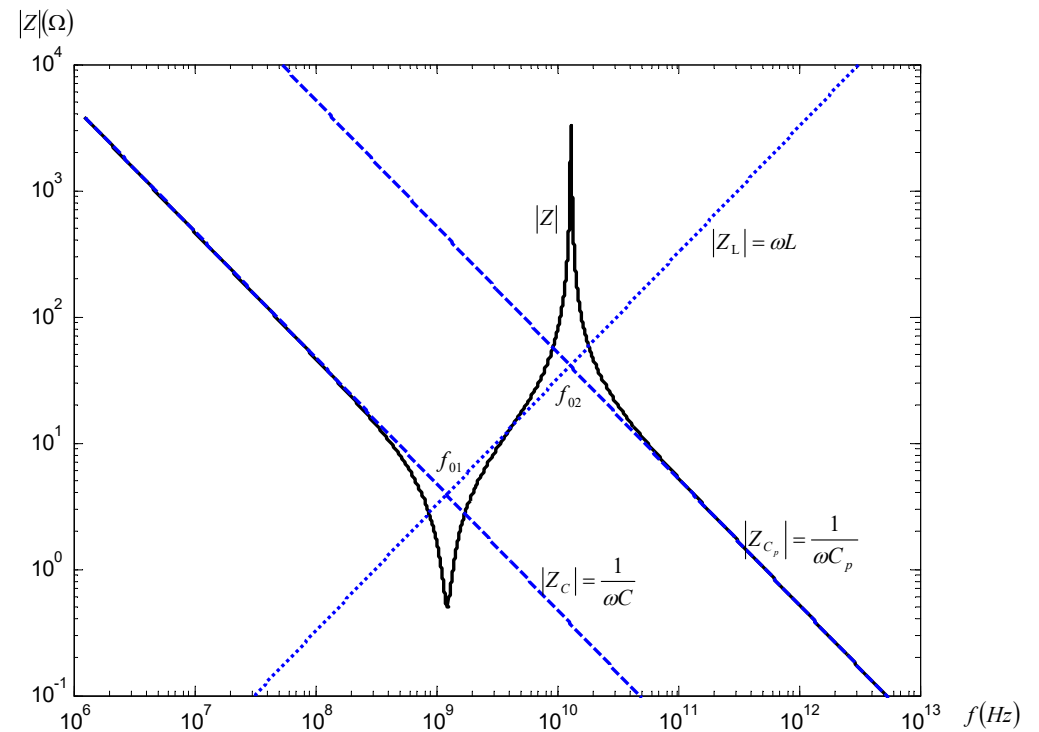
33pF电容器的等效电路，除了设计的**33pF**电容外，还包含**0.5Ω**寄生电阻是金属极板损耗和介质损耗的折合，**0.5nH**寄生电感和**0.3pF**寄生电容



谐振频点的估算



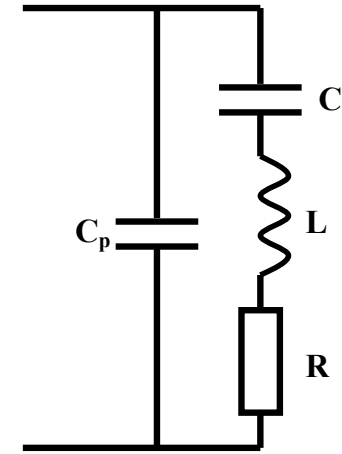
假设 $R=0$



$$f_q = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{0.5n \times 33p}} = 1.2390GHz$$

$$f_p = \frac{1}{2\pi\sqrt{L\frac{CC_p}{C+C_p}}} = \frac{1}{2\pi\sqrt{0.5n \times \frac{33p \times 0.3p}{33p + 0.3p}}} = 13.054GHz$$

谐振频点的计算



$$\begin{aligned}
 Z &= \frac{1}{j\omega C_p + \frac{1}{R + j\omega L + \frac{1}{j\omega C}}} = \frac{R + j\omega L + \frac{1}{j\omega C}}{j\omega C_p \left(R + j\omega L + \frac{1}{j\omega C} \right) + 1} \\
 &= \frac{R + j \left(\omega L - \frac{1}{\omega C} \right)}{1 + \frac{C_p}{C} - \omega^2 LC_p + j\omega C_p R} \\
 &= \frac{R \left(1 + \frac{C_p}{C} - \omega^2 LC_p \right) + \left(\omega L - \frac{1}{\omega C} \right) \omega C_p R + j \left(\left(\omega L - \frac{1}{\omega C} \right) \left(1 + \frac{C_p}{C} - \omega^2 LC_p \right) - \omega C_p R^2 \right)}{\left(1 + \frac{C_p}{C} - \omega^2 LC_p \right)^2 + (\omega R C_p)^2}
 \end{aligned}$$

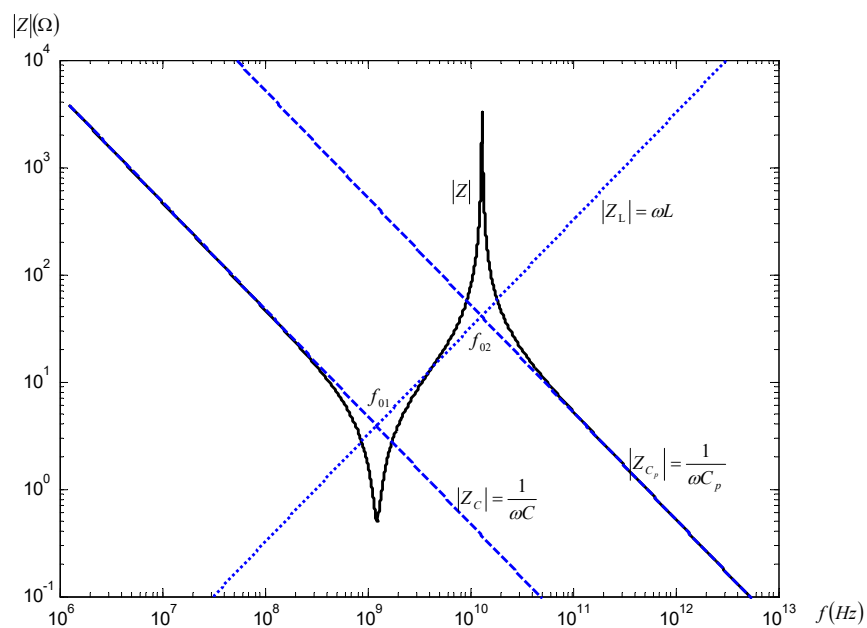
$$\omega^4 L^2 C C_p - \omega^2 (LC + 2LC_p - R^2 C C_p) + 1 + \frac{C_p}{C} = 0$$

$$\omega^2 = \frac{-b \pm \sqrt{b^2 - 4ac}}{2a} = \dots$$

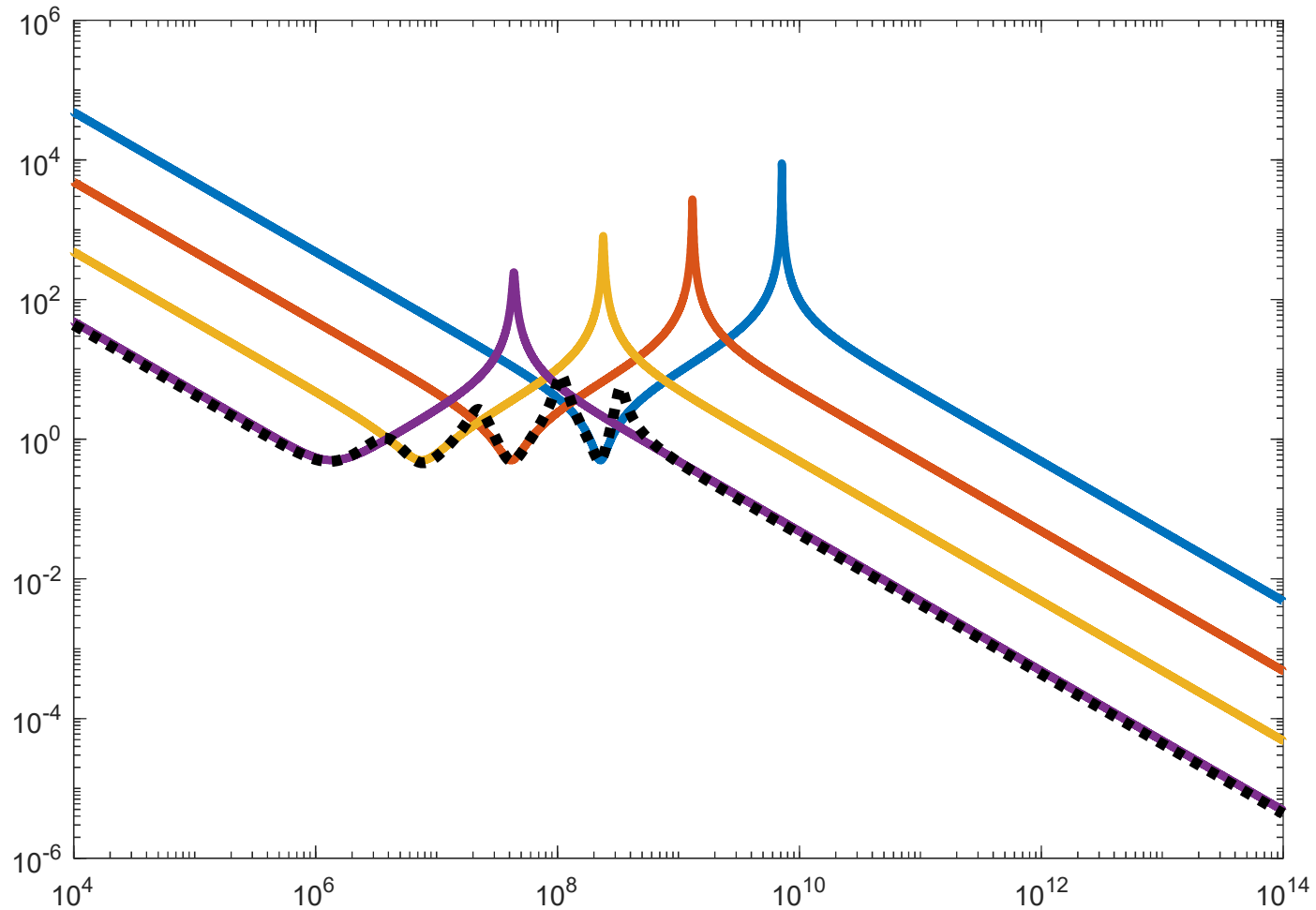
$$f_{01} = 1.2391 \text{GHz} = f_q + \delta_{fq}, \quad f_{02} = 13.053 \text{GHz} = f_p - \delta_{fp}$$

作业1.3 电容为何并联用？

- 在很多实际电路中，如PCB板上的电源和地之间往往并联数个不同容值的电容用于电源滤波，请分析说明为什么不用一个大电容替代这些并联电容？
 - 提示：实际电容器的自谐振频率随容值的上升而下降

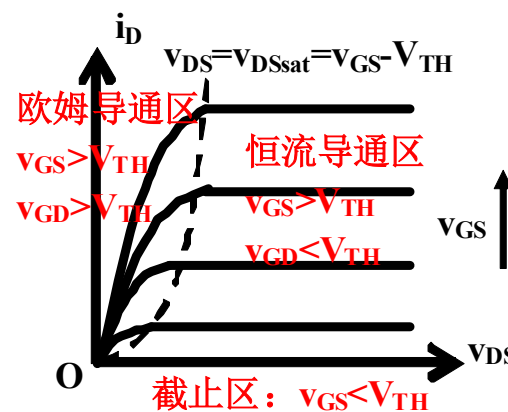
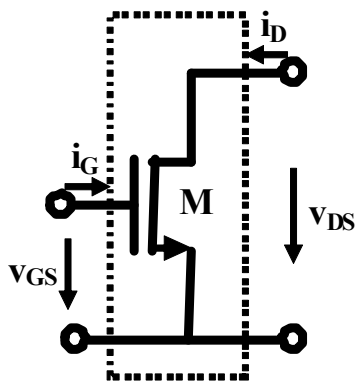
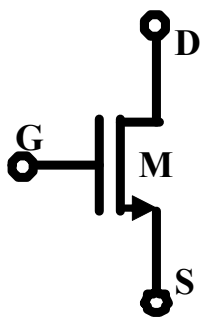


多个电容并联，实现高频短路功能

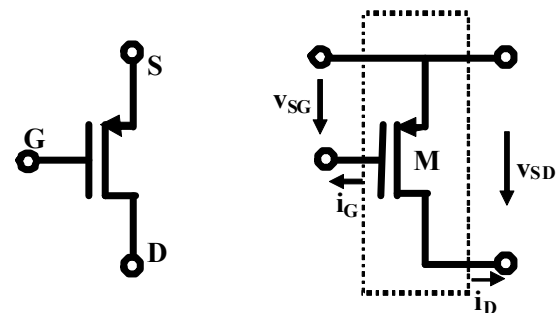


作业1 NMOS晶体管

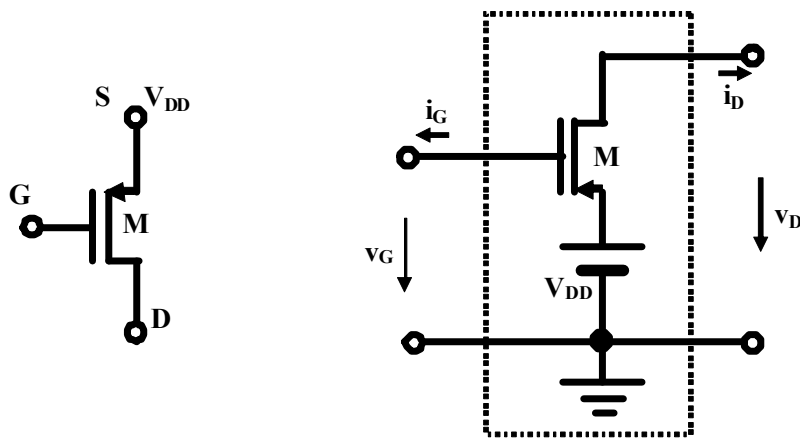
- (1) 某NMOSFET的过驱动电压为0.5V，其饱和电压为多少？
- (2) 该晶体管的 $\beta_n=2\text{mA}/\text{V}^2$ ，厄利电压为 $V_E=50\text{V}$ ，则在 $V_{DS}=1\text{V}$ 时，漏极电流为多少？
 - 必做：不考虑厄利效应；选作：考虑厄利效应
- (3) 其等效电路模型中的源电流为多少？源内阻为多少？



作业2 PMOS晶体管

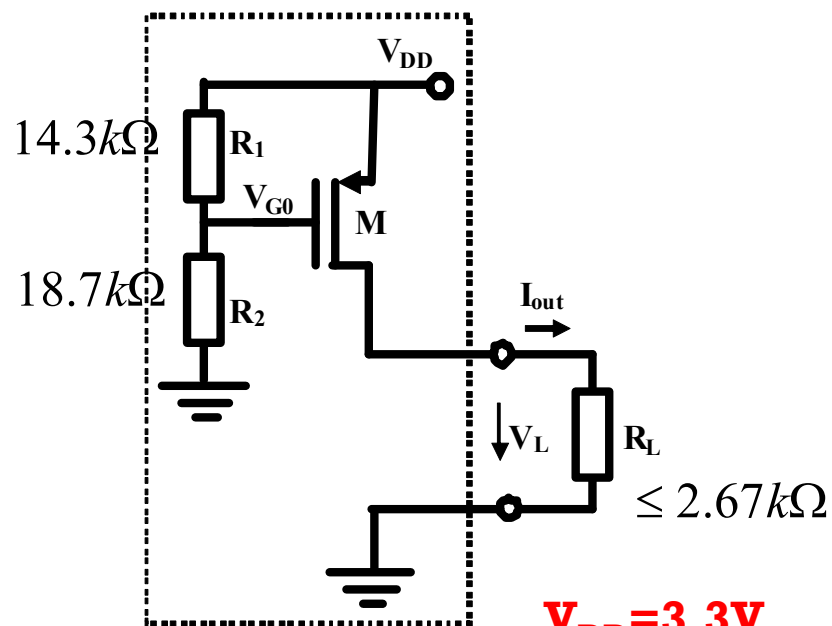


- 画表格，一侧NMOS，一侧PMOS
 - (1) 画出NMOS、PMOS晶体管电路符号，二端口网络定义（端口电压、端口电流）
 - (2) 写出NMOS、PMOS晶体管的元件约束方程
 - (3) 画出伏安特性曲线示意图
 - (4) 对于图示的PMOS连接，给出二端口网络的元件约束方程，画出输出端口伏安特性曲线示意图



作业 3 负反馈降低不确定性

- (1) 验证课件设计：确认两个电流源输出电流都是 1mA ；确认其等效电路为恒流源
- (2) 由于工艺参数不确定及环境温度的变化，使得 PMOSFET 的工艺参量 $\mu_p C_{ox}$ 偏离设计值 $100\mu\text{A}/\text{V}^2$ -5%，请分析确认，图示两个电路结构的等效恒流源输出，有负反馈电阻的输出电流比没有负反馈电阻的输出电流更稳定，更接近设计值 1mA

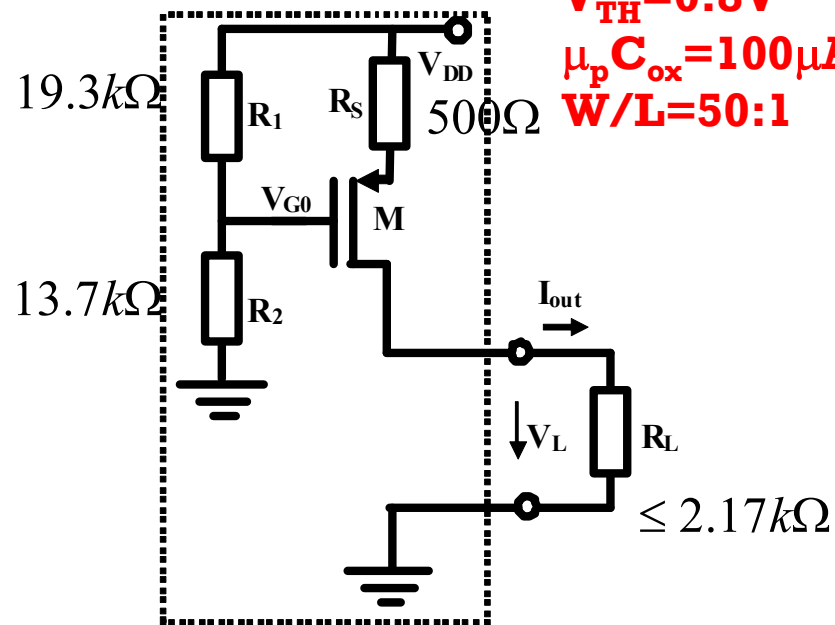


$$V_{DD} = 3.3\text{V}$$

$$V_{TH} = 0.8\text{V}$$

$$\mu_p C_{ox} = 100\mu\text{A}/\text{V}^2$$

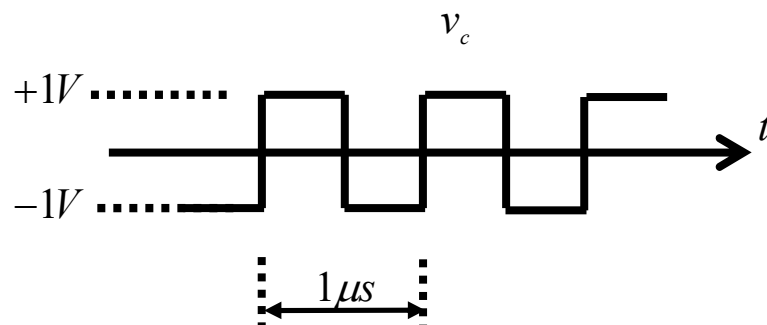
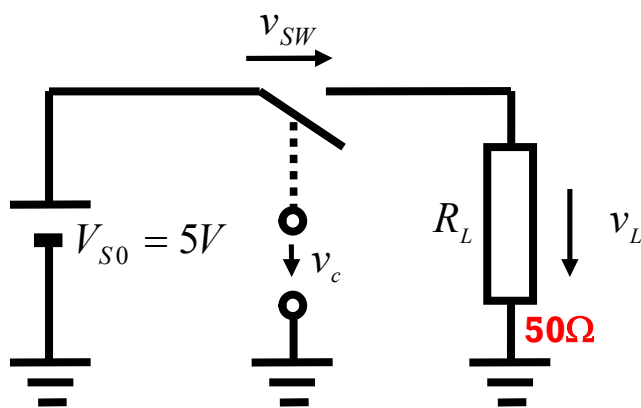
$$W/L = 50:1$$



作业4 开关逆变电路

逆变和整流对应，整流是将交流电能转换为直流电能，逆变则是将直流电能转换为交流电能

- 练习2.30: 假设直流电压源电压为+5V，开关控制电压 v_c 为1MHz频率的±1V幅度的方波信号。 $v_c=+1V$ 时开关闭合，5V电压全部加载到电阻 R_L 上， $v_c=-1V$ 时开关断开，5V电压全部加载到开关两端，电阻上没有电流流通。
 - (1) 画出电阻两端电压 $v_L(t)$ 和开关两端电压 $v_{SW}(t)$ 的时域波形。
 - (2) 电阻获得的直流电压为多少伏？
 - (3) 电阻获得的瞬时功率如何变化？
 - (4) 电阻获得的平均功率为多少？折合为有效值电压，为多少伏的电压？
 - (5) 开关消耗功率为多少？
 - (6) 负载电阻上消耗的直流功率和交流功率分别为多少？

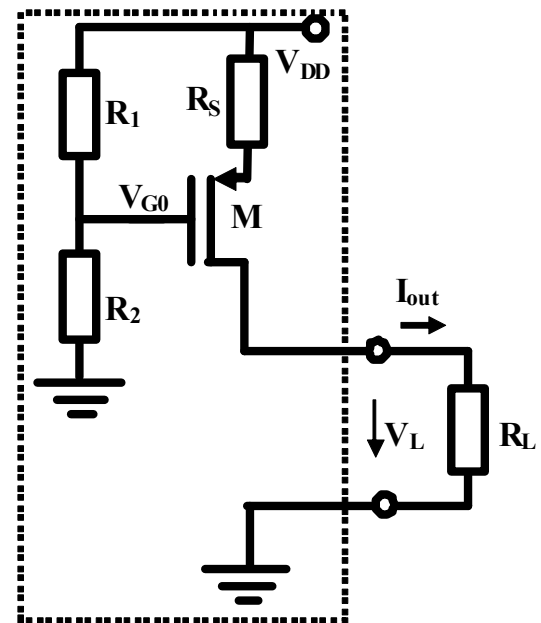
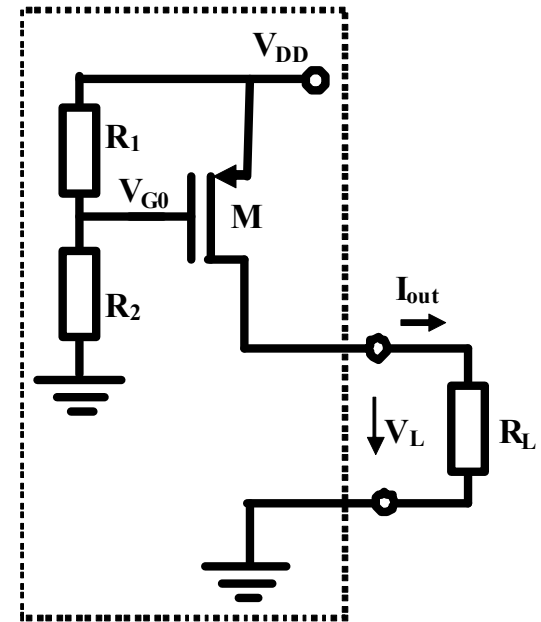


CAD作业

- 在库中找一个MOSFET，通过端口加压求流，获得其伏安特性曲线，由伏安特性曲线提取其参量

- 设计一个100 μ A电流源
 - 采用图中结构
 - $V_{DD}=1.8V$
 - 给出详尽的设计过程

- 仿真获得两种结构的输出电阻
 - 说明负反馈结构的输出电阻更大，更接近理想电流源



本节课内容在教材中的章节对应

- P989-991: A11 晶体管
- P991-1001: A12 MOSFET晶体管受控机制
- P267-284: 4.3.2 MOSFET分段线性化, MOS电流源分析
- P910: 10.6.2 DC-AC转换: 逆变器